

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ



А.Л. Андреев, В.В. Коротаев

ЭЛЕМЕНТЫ И УЗЛЫ ЭЛЕКТРОННЫХ И ОПТИКО-ЭЛЕКТРОННЫХ ПРИБОРОВ

Учебное пособие

Санкт-Петербург • 2015

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

УНИВЕРСИТЕТ ИТМО

А.Л. Андреев, В.В. Коротаев

**ЭЛЕМЕНТЫ И УЗЛЫ ЭЛЕКТРОННЫХ И
ОПТИКО-ЭЛЕКТРОННЫХ ПРИБОРОВ**

УЧЕБНОЕ ПОСОБИЕ

 **УНИВЕРСИТЕТ ИТМО**

**Санкт-Петербург
2015**

Андреев А.Л., Коротаев В.В. Элементы и узлы электронных и оптико-электронных приборов, Учебное пособие. – СПб: Университет ИТМО, 2015. – 150 с.

Рассматриваются базовые элементы и узлы, которые могут входить в структуру функциональных модулей предпроцессорной обработки аналоговых и бинарных сигналов, а также модулей управления различными исполнительными устройствами ОЭС. Приводятся различные примеры типовых модулей обработки, преобразования и сопряжения сигналов, которые могут применяться в структуре аппаратных средств ОЭС различного назначения.

Учебное пособие предназначено для студентов, обучающихся по направлению подготовки бакалавров 12.03.02 «ОпTOTехника» и специальности 12.05.01 «Электронные и оптико-электронные приборы и системы специального назначения».

Рекомендовано Учебно-методическим объединением вузов Российской Федерации по образованию в области приборостроения и опTOTехники для студентов высших учебных заведений, обучающихся по направлению подготовки бакалавров 12.03.02 «ОпTOTехника» и специальности 12.05.01 «Электронные и оптико-электронные приборы и системы специального назначения» протокол №5 от 01.09.2015.



Университет ИТМО – ведущий вуз России в области информационных и фотонных технологий, один из немногих российских вузов, получивших в 2009 году статус национального исследовательского университета. С 2013 года Университет ИТМО – участник программы повышения конкурентоспособности российских университетов среди ведущих мировых научно-образовательных центров, известной как проект «5 в 100». Цель Университета ИТМО – становление исследовательского университета мирового уровня, предпринимательского по типу, ориентированного на интернационализацию всех направлений деятельности.

© Университет ИТМО, 2015
©Андреев А.Л. Коротаев В.В., 2015

Содержание

Введение.....	4
1 Базовые элементы обработки аналоговых сигналов	5
1.1 Операционные усилители. Общие определения, параметры и характеристики.....	5
1.2 Типовые схемы включения операционного усилителя.....	11
1.3 Электронные ключи и коммутаторы аналоговых сигналов	22
1.4 Фотоприёмный узел на основе пары фотодиод – операционный усилитель.....	36
1.5 Координатно-чувствительный фотоприёмный узел на основе четырёхэлементного фотодиода.....	41
2 Базовые элементы и узлы обработки бинарных сигналов.....	47
2.1 Базовые логические элементы наиболее распространённых серий цифровых интегральных схем	47
2.2 Виды технико-экономических и эксплуатационных параметров, определяющих выбор элементной базы	52
2.3 Комбинационные логические схемы	53
2.4 Последовательные логические схемы.....	63
2.5 Программируемые логические интегральные схемы (ПЛИС).....	76
2.6 Устройства сопряжения узлов обработки аналоговых и бинарных сигналов в составе аппаратных средств ОЭС	79
3 Типовые модули обработки, преобразования и сопряжения сигналов в структуре аппаратных средств ОЭС	87
3.1 Управление светодиодами.....	87
3.2 Управление электромагнитными реле	91
3.3 Управление шаговыми двигателями.....	99
3.4 Оптроны и их применение в функциональных модулях электронного тракта ОЭП.....	104
3.5 Фиксаторы уровня и пиковые детекторы	115
3.6 Устройство выборки–хранения	121
3.7 Модуль предварительной обработки видеосигнала	123
3.8 Узлы сопряжения аппаратных средств ОЭС с цифровыми вычислительными устройствами.....	125
4 Пример использования некоторых модулей предварительной обработки сигналов в структуре оптического локатора.....	130
Заключение	141
Литература	142

Введение

Процесс проектирования современных оптико-электронных систем (ОЭС) обычно включает решение комплекса задач, связанных с разработкой аппаратных средств и соответствующего программного обеспечения. Возможные алгоритмы цифровой обработки сигналов, методы их моделирования и реализации с помощью встраиваемых или сопрягаемых вычислительных устройств рассматриваются в других учебных пособиях (смотри, например, [1 , 2]). Настоящее пособие посвящено вопросам реализации функциональных модулей электронного тракта ОЭС, обеспечивающих первичное формирование, а также преобразование аналоговых и цифровых электрических сигналов, подлежащих дальнейшей обработке с помощью цифрового вычислительного устройства.

В первом и втором разделах рассматриваются базовые элементы и узлы, которые могут входить в структуру функциональных модулей предпроцессорной обработки аналоговых и бинарных сигналов, а также модулей управления различными исполнительными устройствами ОЭС.

В третьем разделе приводятся различные примеры наиболее типовых модулей обработки, преобразования и сопряжения сигналов, которые могут применяться в структуре аппаратных средств ОЭС различного назначения.

Четвёртый раздел иллюстрирует пример аппаратной реализации одного из эффективных алгоритмов фильтрации помех на основе использования специализированных модулей предварительной (предпроцессорной) обработки сигналов в структуре оптического локатора.

Материал учебного пособия базируется на следующих предшествующих дисциплинах: «Общая электроника», «Электроника и микропроцессорная техника», «Источники и приёмники оптического излучения». С целью облегчения восприятия рассматриваемых вопросов и более глубокого усвоения материала авторы также рекомендуют обращаться к дополнительным изданиям (смотри, например, [3, 4, 5, 6, 7]), в которых более подробно излагаются общие основы электроники и особенности работы полупроводниковых приборов, составляющих структуру современной элементной базы аппаратных средств ОЭС.

1 Базовые элементы обработки аналоговых сигналов

1.1 Операционные усилители. Общие определения, параметры и характеристики.

Операционный усилитель (ОУ) – универсальный электронный прибор, предназначенный для выполнения различных операций над аналоговыми сигналами. ОУ по существу представляет собой усилитель постоянного тока (УПТ) с дифференциальным входом. На рис. 1.1 в качестве примера приведена принципиальная электрическая схема одного из отечественных ОУ К140УД1.

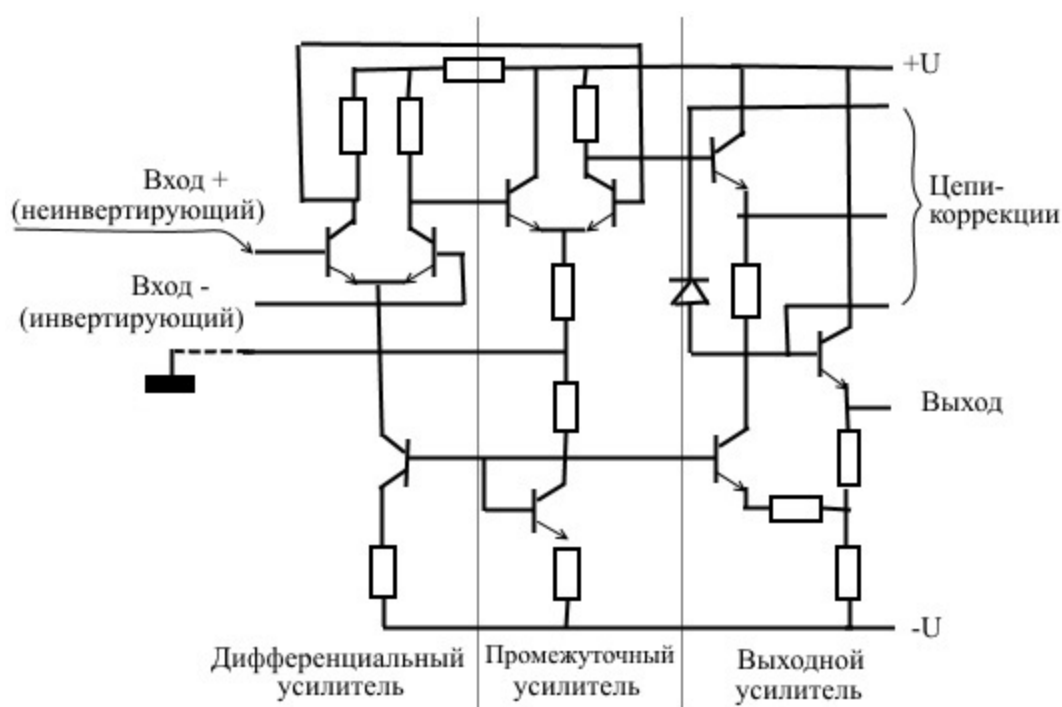


Рисунок 1.1– Принципиальная электрическая схема ОУ К140УД1

ОУ обладает *очень большим* коэффициентом усиления K_0 , *очень малыми* входными токами $I_{вх}$, *очень большим* входным сопротивлением $R_{вх}$, *очень малым* выходным сопротивлением $R_{вых}$, *очень большой* граничной частотой усиления $f_{гр}$, а также *очень малым* смещением нуля $U_{см}$. Здесь под *очень большими* и *очень малыми* следует понимать такие величины, которые в простых расчетах можно считать соответственно бесконечными или нулевыми, вводя, таким образом, понятие идеального операционного усилителя.

Итак, будем полагать, что у идеального ОУ

$$K_0 = \infty; R_{вх} = \infty; f_{гр} = \infty; I_{вх} = 0; R_{вых} = 0; U_{см} = 0. \quad (1.1)$$

В зависимости от параметров цепи обратной связи (заметим, что без обратной связи ОУ практически не используются) на базе ОУ возможно

построение схем с нужной передаточной функцией. Таким образом, можно реализовывать прецизионные масштабирующие усилители, генераторы функций, стабилизаторы напряжения или тока, активные фильтры, логарифмирующие и потенцирующие усилители, аналоговые интеграторы и дифференциаторы и т.д. Можно насчитать сотни других стандартных схем различных функциональных узлов, которые можно синтезировать на ОУ.

Операционные усилители обычно питаются от симметричных источников, обеспечивающих одинаковые по величине положительное и отрицательное напряжение $+U_{\text{п}}$, $-U_{\text{п}}$ относительно общего (нулевого) провода, так называемой «земли». Для большинства современных ОУ напряжение питания можно менять в достаточно широких пределах от ± 3 В до ± 18 В. В военном исполнении диапазон напряжения питания ОУ расширен до ± 22 В.

На рис. 1.2 а приведено условно-графическое обозначение ОУ, которое в соответствии с действующим ГОСТом следует использовать в конструкторской документации (NC – входы для дополнительной коррекции нуля). Однако в книгах, статьях и других изданиях допускается упрощённое обозначение ОУ (рис. 1.2б), на котором отсутствуют выводы для подключения питания и цепей коррекции. Кроме того в журнальных статьях, в интернет ресурсах, в неофициальных публикациях справочного характера, а также в изданиях зарубежных авторов можно встретить графическое обозначение ОУ, показанное на рис. 1.2 в,г.

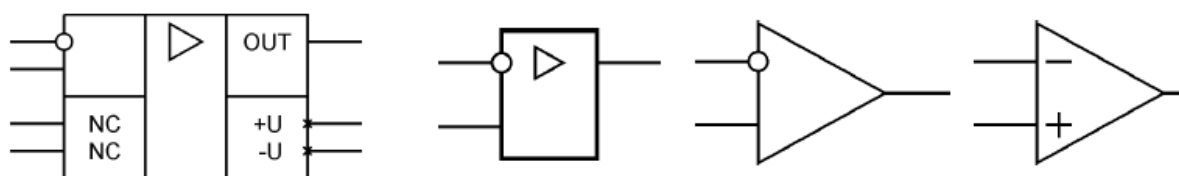


Рисунок 1.2 – Условно-графические обозначения ОУ

Выходное напряжение связано с входным дифференциальным сигналом простым выражением, которое, по существу является основным уравнением ОУ

$$U_{\text{вых}} = K_0 (U_{\text{вх}+} - U_{\text{вх}-}). \quad (1.2)$$

Здесь K_0 – собственный коэффициент усиления ОУ без обратной связи в области низких частот ($f \ll f_{\text{гр}}$). Это один из основных параметров реального операционного усилителя. Величина K_0 для разных типов ОУ изменяется в диапазоне $10^4 \dots 10^7$. Однако, разумеется, в любом случае выходное напряжение по абсолютной величине не может превышать напряжение питания $|U_{\text{вых}}| < |U_{\text{п}}|$.

Вследствие большого коэффициента усиления ОУ является высокочувствительным звеном электронного тракта, усиливающим как малые полезные сигналы, так и собственные шумы, а также внешние наводки и другие возможные помехи. При этом даже незначительная

асимметрия внутренних цепей и нестабильность параметров приводит к тому, что без отрицательной обратной связи ОУ просто непригоден для работы в линейном режиме, поскольку напряжение $U_{\text{вых}}$ под влиянием шумов, и даже незначительных наводок, температурных уходов может принимать значения, близкие к напряжению источников питания (режим насыщения выходного каскада). Но при наличии глубокой отрицательно обратной связи (ООС) именно благодаря большому собственному коэффициенту усиления K_0 удаётся добиться высокой стабильности параметров функциональных узлов на базе ОУ.

Ниже рассмотрим другие важные параметры и характеристики реальных операционных усилителей, во многом предопределяющие возможности их практического применения в структуре аппаратных средств электронного тракта оптико-электронных приборов.

Входное сопротивление ($R_{\text{вх}}$) определяется как отношение $\Delta U_{\text{вх}}/\Delta I_{\text{вх}}$ при заданной частоте сигнала. Фактически это сопротивление между входами ОУ. Необходимо помнить, что входное сопротивление ОУ и входное сопротивление схемы – это два разных понятия, величина их может отличаться на несколько порядков. Типовые значения $R_{\text{вх}}$ на низких частотах для ОУ на биполярных транзисторах – $10^4 \dots 10^8$ Ом, для полевых – $10^7 \dots 10^{12}$ Ом.

Частота единичного усиления (f_1) – это частота, на которой $|K_0(f_1)| = 1$. Характерная зависимость коэффициента усиления от частоты приведена на рис. 1.3.

Граничная частота ($f_{\text{гр}}$) определяется как частота, на которой коэффициент усиления уменьшается на 3 децибела: $|K_0(f_1)| = 0.707 \times |K_0(0)|$ (график 1 на рис. 1.3). Область частот $0 \dots f_{\text{гр}}$ называют полосой пропускания. Введение ООС приводит к уменьшению коэффициента передачи (коэффициента усиления) функционального узла на ОУ, но при этом расширяет его полосу пропускания (смотри, например график 2 на рис. 1.3). Для формирования необходимой частотной характеристики вводят специальные частотно-зависимые корректирующие цепи, которые снижают коэффициент усиления на высоких частотах, приближая характеристику ОУ к звену первого порядка. Частотная коррекция может быть как внутренняя (140УД7, 544УД1), так и внешняя (553УД2, 140УД5). Такая частотная коррекция необходима для предотвращения самовозбуждения схемы.

Входной ток смещения ($I_{\text{вх}}$) это ток, протекающий во входную цепь ОУ. Он необходим для нормальной работы входных биполярных транзисторов. Для ОУ на полевых транзисторах это ток утечки затвора. Под $I_{\text{вх}}$ подразумевают среднее арифметическое двух токов $I_{\text{вх}+}$ и $I_{\text{вх}-}$. У разных типов ОУ входной ток смещения изменяется в широких пределах. Так у ОУ на биполярных транзисторах $I_{\text{вх}} \approx 10^{-5} \dots 10^{-8}$ А, у ОУ на полевых транзисторах $I_{\text{вх}} \approx 10^{-9} \dots 10^{-12}$ А.

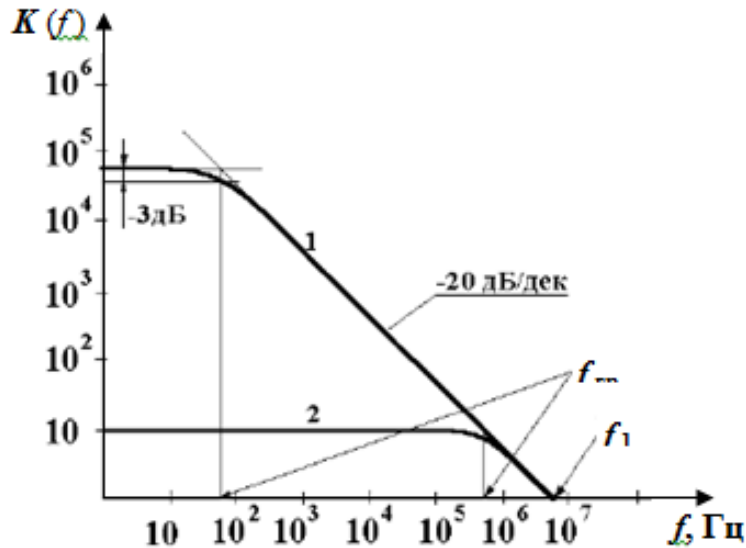


Рисунок 1.3 – Зависимость коэффициента усиления от частоты

Выходное сопротивление ($R_{\text{вых}}$) – внутреннее выходное сопротивление ОУ, которое можно определить как отношение $U_{\text{хх}}/I_{\text{кз}}$ (напряжение холостого хода/ток короткого замыкания), и составляет для разных ОУ величину от нескольких десятков до нескольких сотен Ом. Типовое значение $R_{\text{вых}}$ для ОУ широкого применения 100 ... 1000 Ом.

Разность входных токов (ток сдвига) $\Delta I_{\text{вх}} = |I_{\text{вх}+} - I_{\text{вх}-}|$ определяется при заданном значении входного напряжения. $\Delta I_{\text{вх}}$ вызывает на выходе ОУ некоторое смещение (приведенное ко входу оно составляет величину 1...5 мВ и зависит от величины резисторов, подключаемых ко входам).

Напряжение смещения ($U_{\text{см}}$) определяется как разность напряжений на входах, при котором $U_{\text{вых}}=0$ при оговоренных сопротивлениях резисторов, подключаемых ко входам. Если значения этих резисторов стремятся к нулю, то напряжение смещения называют *э.д.с. смещения* ($E_{\text{см}}$). Для ОУ с биполярными транзисторами на входе $U_{\text{см}}$ составляет 1...10 мВ. Для ОУ с полевыми транзисторами на входе $U_{\text{см}}$ обычно в несколько раз больше (до 30 мВ).

Таким образом, если на оба входа ОУ, не охваченного отрицательной обратной связью, подать точно равные напряжения, (например, оба входа заземлить), на выходе, скорее всего, будет наблюдаться уровень, близкий к одному из питающих напряжений (то есть ОУ войдет в режим ограничения). Так, например, при $U_{\text{см}} \approx 10$ мВ и $K_0 \approx 10^5$ $|U_{\text{вых}}| = |U_{\text{см}}| \times K_0 \approx 10^{-2} \times 10^5 = 1000$ В, что значительно больше $|U_{\text{п}}|$. Для того чтобы при подаче равного напряжения на оба входа усилителя выходное напряжение было близко к нулю, ОУ необходимо сбалансировать. Поэтому некоторые ОУ имеют специальные входы (входы НС – коррекция нуля, рис. 1.2 а).

Средний температурный дрейф напряжения смещения ($\Delta U_{\text{см}}/\Delta T$) – максимальное изменение $U_{\text{см}}$ при изменении температуры на 1°C в ого-

воренном диапазоне температур. Измеряется в мкВ/°С. Типовые значения для биполярных входов 5 ...20 мкВ/°С, для входов с полевыми транзисторами 20 ...100 мкВ/°С.

Скорость нарастания выходного напряжения определяется как $dU_{\text{вых}}/dt$ при воздействии импульса большой амплитуды. Измеряется в В/мкс. Для разных ОУ этот параметр меняется в пределах от 0,1 В/мкс (прецизионные ОУ) до 3000 В/мкс (быстродействующие ОУ). Этот параметр становится важным, если ОУ используется в качестве компаратора уровней сигналов в быстродействующих схемах.

Диапазон выходного напряжения ($\Delta U_{\text{вых}}$) – диапазон значений выходного напряжения, при котором параметры ОУ лежат в гарантированных пределах. $\Delta U_{\text{вых}}$ зависит от напряжения питания. Например, для ОУ 544УД2 $\Delta U_{\text{вых}} = 10$ В при $U_{\text{п}} = \pm 15$ В.

Диапазон синфазных входных напряжений ($U_{\text{вх.сф.}}$) – такой диапазон синфазных входных напряжений, в котором параметры ОУ лежат в гарантированных пределах. Он зависит от напряжения питания. $|U_{\text{вх.сф.}}|$ примерно на 2 ... 3 В меньше $|U_{\text{п}}|$.

Коэффициент ослабления синфазного сигнала равен отношению синфазного входного напряжения к дифференциальному входному напряжению, которые вызывают одно и то же $U_{\text{вых}}$. Измеряется в децибелах. Для разных ОУ изменяется в пределах от 50 дБ (например, у ОУ 140УД5А) до 120 дБ.

Максимальный выходной ток ($I_{\text{вых. max}}$). Это важный параметр, по существу определяющий нагрузочную способность ОУ. Для ОУ, имеющих внутреннюю защиту от короткого замыкания по выходу, это выходной ток короткого замыкания в режиме ограничения; для ОУ без защиты от короткого замыкания – предельный выходной ток, который нельзя превышать. У разных ОУ изменяется в диапазоне 1...1500 мА. У специализированных ОУ выходной ток может достигать нескольких ампер.

Кроме рассмотренных выше существуют также другие параметры, характеризующие ток потребления, шумовые, температурные, частотные, фазовые, временные и другие свойства ОУ. В конкретных применениях любой из этих параметров может стать самым важным и определяющим выбор типа ОУ. В таблице 1.1 приведены параметры некоторых ОУ отечественного производства.

Таблица 1.1 – Параметры некоторых ОУ отечественного производства

Тип ОУ	K_0 тыс.	$U_{см}$ [мВ]	$\Delta U_{см}/\Delta T$ [мкВ/°С]	$I_{вх}$ $\Delta I_{вх}$	f_1 [МГц]	$dU_{вых}/dt$ [В/мкс]	$K_{сф}$ [дБ]	$\Delta U_{вых}$ [В]	$R_{вых}$ [Ом]	$I_{пот}$ [мА]
140УД1Б	1,12	7	20	8000 1500	8	0,8	60	+6.7/ -5.0	700 2.5	8
140УД5Б	2,5	5	6	6000 3600	14	6	60	+6.4/ -4.0	700 3	13
140УД7Б	45	10	50	550 200	0,8	0,3	70	10	150 20/к3	3,5
140УД708	30	6	300	400 200	0,8	0,3	70	10,5	200 20/к3	3,5
140УД8А	50	20	50	0.2 0.15	1	5	64	10	200 -	5
140УД24	1000	0,005	0.05	0.01 0.005	1	2,5	120	4,7	- -	3.5
544УД1А	100	15	20	0.05 0.02	1	5	80	10	200 -	3.5
544УД2Б	10	50	100	0.5 0.5	15	20	70	10	200 8	7
551УД1А	500	1,5	10	150 20	0,8	0,01	100	5	- 5	5
К553УД2	20	7,5	20	1500 500	1	0,5	70	10	300 -	6

1.2 Типовые схемы включения операционного усилителя

Как уже было сказано выше, ОУ без обратной связи практически работать не может. В большинстве функциональных узлов, реализуемых на ОУ, используется глубокая отрицательная обратная связь (ООС). Исключения составляют схемы аналоговых компараторов и различные генераторы импульсов, в которых используется положительная обратная связь (ПОС). Влияние ООС на параметры функционального узла на ОУ более подробно рассмотрим ниже на примере *инвертирующего усилителя*.

Инвертирующий усилитель

Принципиальная схема инвертирующего усилителя показана на рис. 1.4. Здесь и далее мы будем пользоваться упрощённым графическим изображением ОУ, (рис 1.2 б).

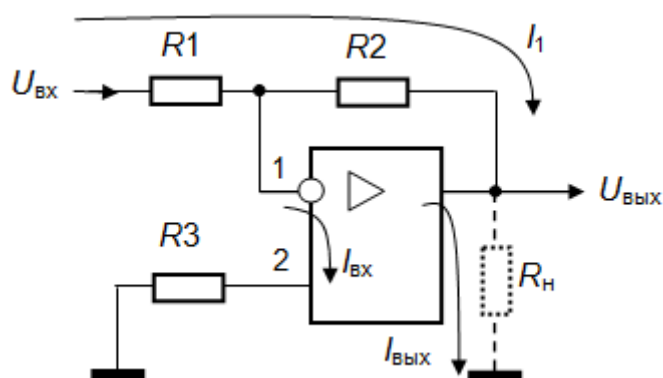


Рисунок 1.4 – Инвертирующий усилитель

Потенциал φ_2 на неинвертирующем входе (в точке 2) можно считать равным нулю (ток через резистор R_3 и, следовательно, падение напряжения на резисторе, ничтожно малы). Будем считать, что ОУ находится в линейном режиме усиления, т.е. не входит в режим насыщения ($|U_{\text{вых}}| < |U_{\text{п}}|$).

Из основного уравнения ОУ (1.2) следует

$$\varphi_2 - \varphi_1 = U_{\text{вых}} / K_0$$

Пусть, например, $U_{\text{вых}} \approx 5$ В, $K_0 \approx 2 \times 10^5$. Тогда получаем $\varphi_1 \approx 25$ мкВ. Такое малое напряжение невозможно измерить обычным цифровым вольтметром. Отсюда следует, что потенциалы на входах ОУ можно с допустимой погрешностью считать равными, т.е. $|\varphi_2 - \varphi_1| = |U_{1,2}| \approx 0$. На основе сказанного выше можно сделать важный с практической точки зрения вывод (он справедлив не только для рассматриваемой схемы, но и для схемы любого функционального узла на ОУ с ООС):

При наличии отрицательной обратной связи **разность потенциалов между дифференциальными входами ОУ близка к нулю.**

Если один из входов ОУ заземлить, на втором входе будет также поддерживаться нулевой потенциал, т.е. для внешней (по отношению к ОУ) цепи входы 1 и 2 как бы соединены, хотя в действительности входы ОУ гальванически не связаны, и ток между входами 1 и 2 практически отсутствует. Этот эффект называется **виртуальным** или **мнимым заземлением**.

Таким образом, поскольку $\varphi_2 = 0$, то и $\varphi_1 = 0$. А поскольку входной ток ОУ очень мал ($I_{вх} \ll I_1$), им можно пренебречь, тогда получим

$$I_1 = \frac{U_{вх}}{R1} = -\frac{U_{вых}}{R2}$$

Из этого следует, что для инвертирующего усилителя *коэффициент усиления*

$$K = \frac{U_{вых}}{U_{вх}} = -\frac{R2}{R1}, \quad (1.3)$$

и, соответственно,

$$U_{вых} = -\frac{R2}{R1} U_{вх}, \quad (1.4)$$

Примечание.

1. При выводе выражений (1.3, 1.4) предполагалось, что выходное сопротивление источника сигнала $R_{вых(и.с.)}$ (т.е. выходное сопротивление предшествующего звена электрической схемы) значительно меньше входного сопротивления рассматриваемого функционального узла. Если выходным сопротивлением источника сигнала пренебречь нельзя, то при выполнении расчётов величину этого сопротивления надо добавить к величине резистора $R1$, т.е. $R1_{экр.} = R1 + R_{вых(и.с.)}$.

2. Принципиально инвертирующий усилитель может работать и без резистора $R3$ (точка 2 может быть непосредственно «заземлена»). Резистор $R3$ используется для минимизации влияния токов смещения. Величина сопротивления этого резистора определяется из условия

$$R3 \approx R1 \parallel R2 = \frac{R1 \cdot R2}{R1 + R2} \quad (1.5)$$

Входное сопротивление этой схемы равно $R_{вх(у)} = R1$, так как $\varphi_1 = 0$ (мнимое заземление). Ещё раз подчеркнём, что входное сопротивление функционального узла на ОУ не равно входному сопротивлению собственно ОУ ($R_{вх(у)} \neq R_{вх}$).

Выходное сопротивление $R_{вых} \approx 0$, так как $R_{вых} = dU_{вых} / dI_{вых}$, а $U_{вых}$ в соответствии с выражением (1.4) от $I_{вх}$ не зависит. Таким образом, можно сделать ещё один важный с практической точки зрения вывод, справедливый для схемы любого функционального узла на ОУ с ООС:

При наличии отрицательной обратной связи **выходное сопротивление функционального узла на ОУ близко к нулю.**

Это не означает, конечно, что к выходу ОУ можно подключать нагрузку сколь угодно малого сопротивления, поскольку $I_{вых max}$ реального ОУ ограничен условием обеспечения линейности режима его работы. При этом минимально допустимое сопротивление нагрузки определяется выражением

$$R_{\text{н min}} = \frac{U_{\text{ВЫХ}}}{I_{\text{ВЫХ max}}} \quad (1.6)$$

т.е. минимально допустимое сопротивление нагрузки на выходе ОУ зависит от амплитуды выходного напряжения.

Таким образом, идеализация ОУ ($I_{\text{вх}} = 0$, $K_0 = \infty$) существенно облегчают анализ схем включения ОУ, а точный расчет добавляет только члены второго порядка малости. Например, более строгий вывод формулы для расчёта выходного сопротивления приводит к следующему результату

$$R_{\text{ВЫХ}} = \frac{R_{\text{ВЫХ}} \cdot (R1 + R2)}{R2 + (1 + K_0) \cdot R1} \approx \frac{R_{\text{ВЫХ}}}{K_0} \cdot \left(1 + \frac{R2}{R1}\right) \quad (1.7)$$

Пусть, например: $R_{\text{ВЫХ (ОУ)}} = 200 \text{ Ом}$; $K_0 = 2 \cdot 10^5$; $R2/R1 = 10$.

Тогда получим: $R_{\text{ВЫХ}} \approx 10^{-2} \text{ Ом}$ (примерно такое сопротивление имеет медный провод диаметром 0,3 мм и длиной всего 5 см!).

Очевидно, что в нашем случае таким сопротивлением можно пренебречь. Следовательно, $R_{\text{ВЫХ}} \approx 0$.

Неинвертирующий усилитель

Как видно из рис. 1.5 входной сигнал подаётся на неинвертирующий вход (точка 2), а на инвертирующий вход (точка 1) подаётся напряжение, снимаемое с делителя на резисторах $R2$, $R1$.

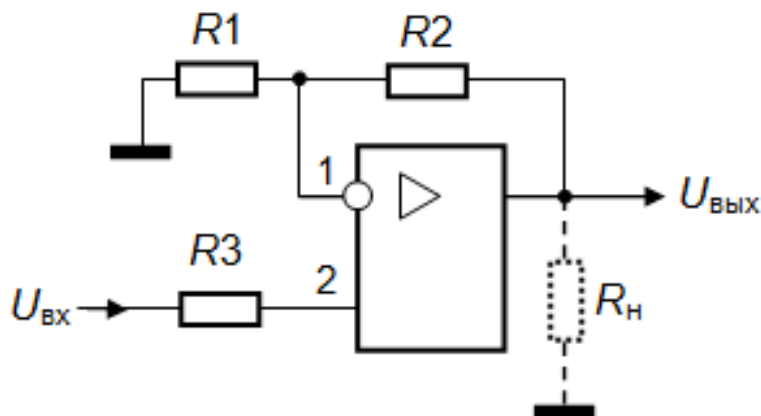


Рисунок 1.5 – Неинвертирующий усилитель

Обозначим через U_1 напряжение между точкой 1 и общим проводом («землёй»).

$$U_1 = \frac{U_{\text{ВЫХ}} \cdot R1}{(R1 + R2)}$$

Поскольку, как было показано выше, потенциалы точек 1 и 2 при наличии ООС практически равны, то входное напряжение $U_{\text{вх}} = U_1$. Из этого следует, что коэффициент усиления неинвертирующего усилителя равен

$$K = \frac{U_{\text{ВЫХ}}}{U_{\text{вх}}} = 1 + \frac{R2}{R1} \quad (1.8)$$

Входное сопротивление неинвертирующего усилителя

$$R_{\text{вх}} = R_{\text{ex}(OY)} \cdot K_0 \cdot \frac{R1}{(R1 + R2)}$$

т.е. значительно больше входного сопротивления ОУ.

Выходное сопротивление $R_{\text{вых}} \approx 0$.

Аналоговый сумматор

В соответствии с первым законом Кирхгофа можно считать, что $I_1 + I_2 + I_3 = I$ (напомним, что входным током ОУ можно пренебречь), и с учётом выражения (1.4) можно записать

$$U_{\text{вых}} = -R5 \cdot \left(\frac{U_{\text{вх1}}}{R1} + \frac{U_{\text{вх2}}}{R2} + \frac{U_{\text{вх3}}}{R1} \right) \quad (1.9)$$

При этом очевидно, что если $R1 = R2 = R = R$, то выходной сигнал будет пропорционален сумме входных сигналов

$$|U_{\text{вых}}| = \frac{R5}{R} |U_{\text{вх1}} + U_{\text{вх2}} + U_{\text{вх3}}| \quad (1.10)$$

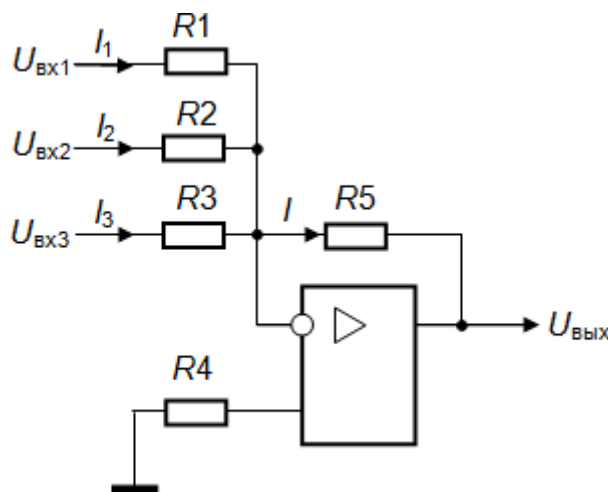


Рисунок 1.6 – Аналоговый сумматор

Дифференциальный усилитель (схема вычитания)

Дифференциальный усилитель представляет собой сочетание инвертирующего и неинвертирующего усилителей. Можно доказать, что

$$U_{\text{вых}} = \frac{U_{\text{вх1}} \cdot R2}{R1 + R2} \left(1 + \frac{R4}{R3} \right) - U_{\text{вх2}} \frac{R4}{R3} \quad (1.11)$$

Если $R1 = R3$ и $R2 = R4$, то получим более простую формулу

$$U_{\text{вых}} = (U_{\text{вх1}} - U_{\text{вх2}}) \frac{R4}{R3} \quad (1.12)$$

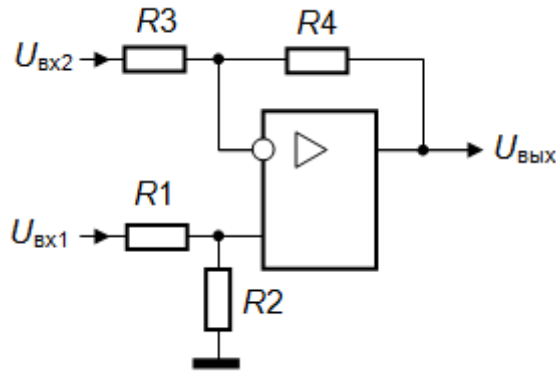


Рисунок 1.7 – Дифференциальный усилитель

Таким образом, дифференциальный усилитель увеличивает разность входных напряжений в $R4/R3$ раз.

Буферный каскад (повторитель)

Коэффициент передачи буферного каскада равен 1. Это означает, выходной сигнал повторяет входной $U_{\text{вых}} = U_{\text{вх}}$.

На первый взгляд простое повторение входного сигнала не имеет смысла. В действительности такая схема включения ОУ используется довольно часто. Причина в том, буферный каскад одновременно обладает очень большим входным сопротивлением и практически нулевым выходным сопротивлением.

$$R_{\text{вх}} \approx \infty, R_{\text{вых}} = 0. \quad (1.13)$$

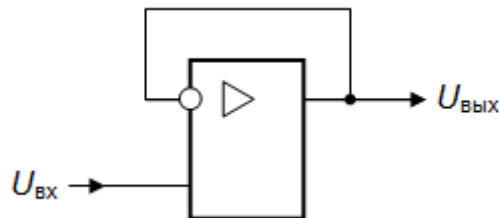


Рисунок 1.8 – Буферный каскад

Таким образом, буферный каскад фактически играет роль не усилителя напряжения, а усилителя мощности источника сигнала. И, следовательно, позволяет подключать выход функционального узла, обладающего высоким выходным сопротивлением, ко входу функционального узла с низким входным сопротивлением.

Преобразователь ток-напряжение

Схема преобразователя ток-напряжение напоминает схему инвертирующего усилителя (см. рис. 1.4), в котором отсутствует входной резистор (на рис. 1.4 он обозначен $R1$). Отсутствие входного резистора превращает схему инвертирующего усилителя в принципиально другой

функциональный узел – преобразователь входного тока в выходное напряжение. Нетрудно доказать, что коэффициент преобразования входного сигнала (в виде тока) в выходной сигнал (в виде напряжения) определяется приближённым выражением

$$|U_{\text{ВЫХ}}| \approx |I_{\text{ВХ}}| \cdot R_{\text{ООС}} \text{ [В/А]} \quad (1.14)$$

где $R_{\text{ООС}} = R1$ – сопротивление обратной связи.

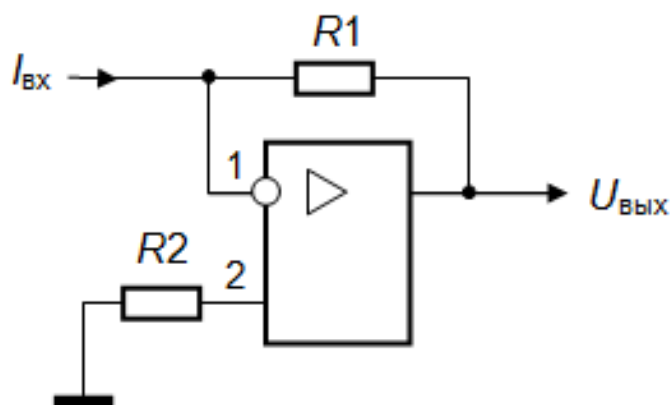


Рисунок 1.9 – Преобразователь ток-напряжение

Входное сопротивление такой схемы очень мало

$$R_{\text{ВХ}} \approx R_{\text{ООС}} / K_0 \quad (1.15)$$

Применение преобразователя ток-напряжение целесообразно в тех случаях, когда источник сигнала обладает очень большим выходным сопротивлением, и поэтому его выгодно рассматривать не как источник напряжения (при $R_{\text{ВЫХ}} \approx 0$), а как источник тока (при $R_{\text{ВЫХ}} \approx \infty$). Хорошим примером является фотоприёмный узел на основе пары фотодиод – операционный усилитель (см. раздел 1.3).

Схема включения ОУ с обращением входов

Такая схема может быть полезной, когда требуется управлять большим током нагрузки (резистор R_n), т.е. током, который превышает нагрузочную способность ОУ. В данном случае напряжение обратной связи, снимаемое с коллектора транзистора $VT 1$, подаётся на неинвертирующий вход ОУ. Таким образом, входы ОУ как бы меняются ролями. Однако и в данной схеме включения реализуется не положительная, а отрицательная обратная связь, поскольку функцию инвертора выполняет транзистор, включённый по схеме с общим эмиттером. В целом рассматриваемая схема функционирует как повторитель, в котором напряжение на коллекторе $VT 1$ следует за напряжением на входе.

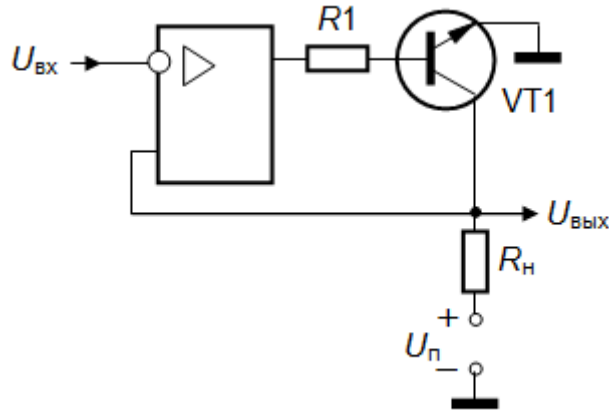


Рисунок 1.10 – Схема с обращением входов

Аналоговый компаратор

Простейший аналоговый компаратор (схема сравнения напряжений) показан на рис. 1.11 а. Он представляет собой ОУ без обратной связи. Принцип его работы поясняет рис. 1.11 б.

Однако на практике такой компаратор используется крайне редко. Основной его недостаток – неустойчивая работа при медленном приближении входного сигнала к опорному напряжению, т.к. из-за наличия шумов во входном сигнале возможны ложные переключения.

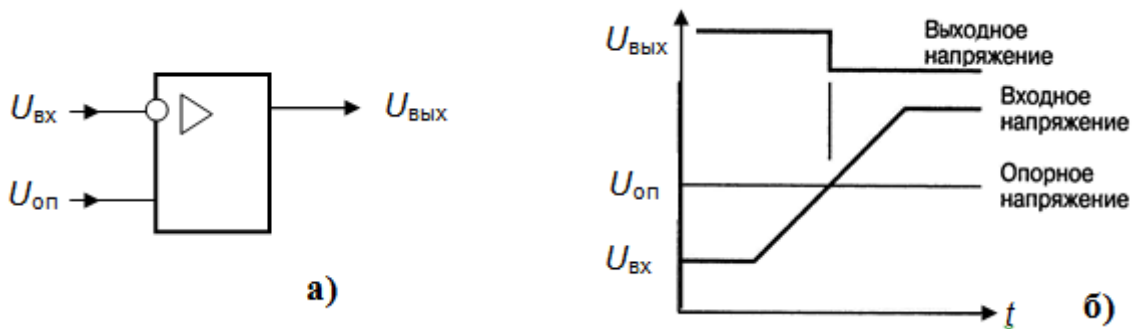


Рисунок 1.11 – Простейший аналоговый компаратор (а); временные диаграммы, поясняющие принцип его работы (б)

На рис. 1.12 а приведена схема компаратора с добавлением цепи **гистерезиса**.

Как видно из рис. 12 б переключение выходного напряжения происходит при различных уровнях (точки 1 и 2) в зависимости от характера изменения входного сигнала (возрастание или убывание). Это позволяет исключить ложные срабатывания компаратора, если уровень шумов во входном сигнале не превышает величины ΔU .

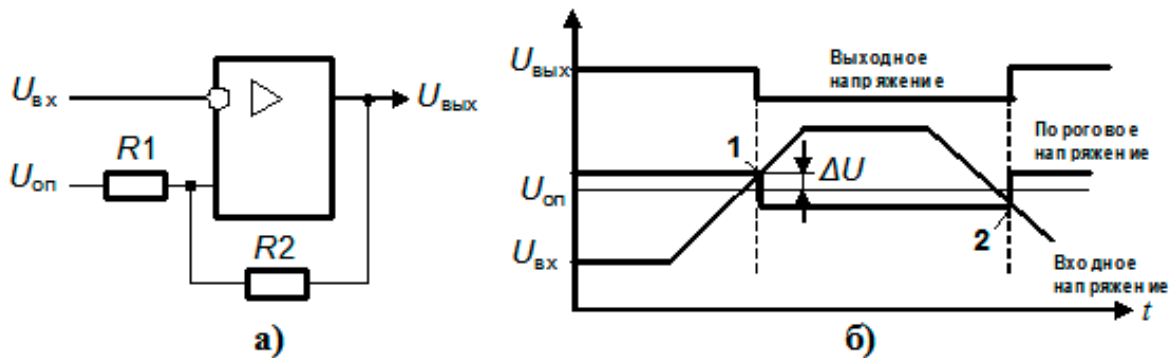


Рисунок 1.12 – Аналоговый компаратор с гистерезисом (а); временные диаграммы, поясняющие принцип его работы (б)

Нетрудно показать, что, например, при однополярном питании ОУ величина ΔU определяется выражением

$$|\Delta U| = \frac{(U_{\text{вых max}} - U_{\text{оп}}) \times R1}{R1 + R2} \quad (1.16)$$

где $U_{\text{вых max}}$ – максимальное значение выходного напряжения, соответствующее уровню насыщения ОУ.

Пусть, например, $U_{\text{вых max}} = 5 \text{ В}$; $U_{\text{оп}} = 2,5 \text{ В}$; $R1 = 1 \text{ кОм}$; $R2 = 100 \text{ кОм}$. Тогда $\Delta U = 0,0247 \text{ В}$. А полная «ступенька» гистерезиса ($U1 - U2$, рис. 1.12) составит приблизительно $0,05 \text{ В}$.

При двухполярном питании ($U_{\text{вых max}} = 5 \text{ В}$; $U_{\text{вых min}} = -5 \text{ В}$) и таких же величинах $R1$, $R2$ получим $\Delta U_+ = 0,0247$; $\Delta U_- = -0,074 \text{ В}$. Однако асимметрия «ступеньки» гистерезиса при двухполярном питании ОУ на практике не всегда является существенным недостатком.

Заметим, что среди рассмотренных в данном разделе возможных схем включения ОУ это единственная схема, в которой используется **не отрицательная, а положительная обратная связь**. В данном случае положительная обратная связь не только позволяет реализовать функцию гистерезиса, но и увеличивает скорость переключения, способствуя повышению быстродействия аналогового компаратора.

Интегрирующий усилитель (аналоговый интегратор)

Рассмотрим схему, приведённую на рис.1.13. С учётом мнимого заземления (см. выше) можно записать

$$I_{\text{вх}} = I_{R1} = U_{\text{вх}} / R1 = I_{C1} = C1 \cdot dU_{C1} / dt.$$

Тогда с учетом полярности U_{C1} , получим

$$U_{\text{вых}} = -\frac{1}{R1 \cdot C1} \int U_{\text{вх}} \cdot dt + U_0, \quad (1.17)$$

где U_0 – напряжение на выходе при $t = 0$. ($U_0 \neq 0$, если емкость $C1$ была заряжена перед началом интегрирования).

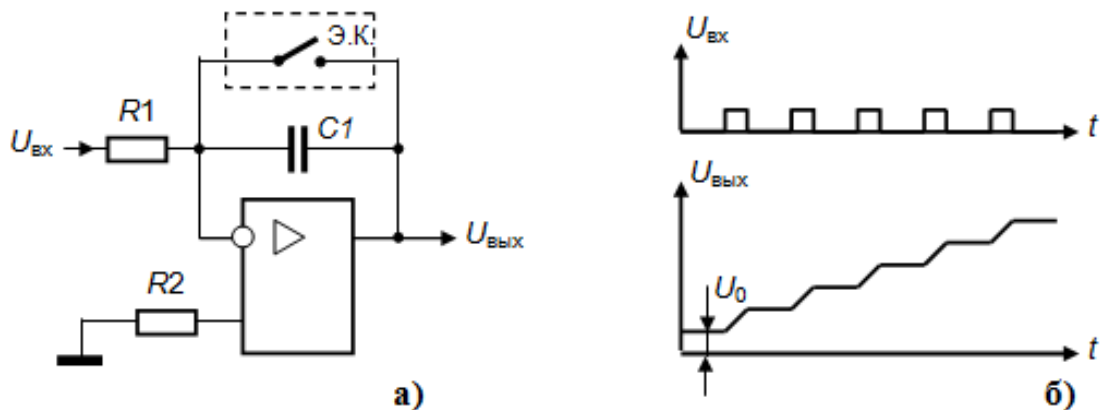


Рисунок 1.13 – Аналоговый интегратор (а); пример временных диаграмм, поясняющих принцип его работы (б)

Нулевое начальное условие ($U_0 = 0$) можно задать при помощи управляемого электронного ключа (Э.К.). Обычно $R1 \gg r_{\text{кл}}$ ($r_{\text{кл}}$ —сопротивление замкнутого электронного ключа, от единиц до десятков Ом). Таким образом, при замкнутом ключе $U_{\text{вых}} = U_{C1} = 0$, а при разомкнутом идет интегрирование. Точность вычисления интеграла зависит от коэффициента усиления K_0 , от величины входных токов, от напряжением смещения $U_{\text{см}}$ и других параметров ОУ. Для интеграторов обычно используются ОУ с полевыми транзисторами на входе и конденсаторы с малыми токами утечки.

Интеграторы могут использоваться в качестве функциональных узлов электронного тракта ОЭП или входить в состав аналоговых вычислительных машин. С их помощью можно решать обыкновенные дифференциальные уравнения, в том числе нелинейные.

Дифференцирующий усилитель

Если на схеме, показанной на рис 1.13 поменять местами $R1$ и $C1$, то получим узел, выполняющий обратную операцию функцию – функцию дифференцирования входного сигнала.

$$U_{\text{вых}} = -R1 \cdot C1 \cdot \frac{dU_{\text{вх}}}{dt} \quad (1.18)$$

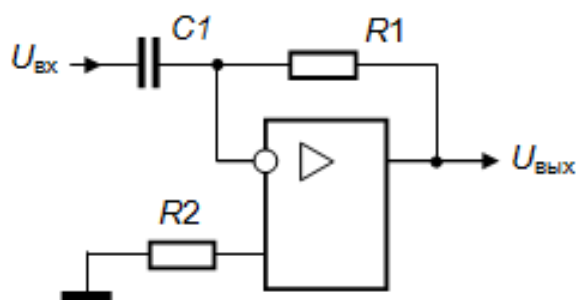


Рисунок 1.14 – Дифференцирующий усилитель

Однако в таком упрощённом виде (без специальных цепей коррекции) эта схема сравнительно редко используется на практике, так как обладает слишком большим коэффициентом передачи на высоких частотах и потому заметно усиливает импульсные наводки и собственные шумы.

Логарифмический усилитель

Логарифмический усилитель (рис. 1.15) может использоваться для получения логарифмической зависимости $U_{\text{ВЫХ}} \sim \lg(U_{\text{ВХ}})$. Для этого в цепь отрицательной обратной связи ОУ вводят нелинейный элемент – диод или биполярный транзистор.

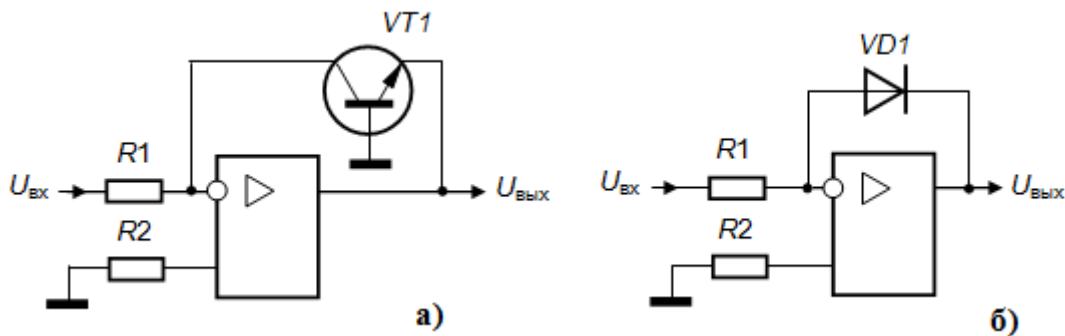


Рисунок 1.15 – Логарифмический усилитель с использованием транзистора (а) или диода (б) в цепи отрицательной обратной связи

Рассмотри подробнее схему, показанную на рис 1.15 а.

Ток, протекающий в цепи отрицательной обратной связи, при $I_{\text{ВХ}} = 0$, равен коллекторному току транзистора и определяется равенством

$$I_{\text{ВХ}} = \frac{U_{\text{ВХ}}}{R1} = I_{\text{К}} = I_{\text{К0}} \left[\exp\left(\frac{q_e \cdot U_{\text{эб}}}{\eta \cdot k \cdot T}\right) - 1 \right] \quad (1.19)$$

где $I_{\text{К0}}$ – тепловой ток p - n перехода (обратный ток коллектора); $U_{\text{эб}}$ – напряжение на переходе эмиттер-база; k – постоянная Больцмана; T – температура в градусах Кельвина; q – заряд электрона; η – постоянная рекомбинации.

Величина $\eta kT/q_e = \varphi_{\text{T}}$ называется температурным потенциалом; (например, для германия $\varphi_{\text{T}} \approx 26$ мВ, для кремния $\varphi_{\text{T}} \approx 30$ мВ). Заметим, что для большинства биполярных транзисторов малой мощности $I_{\text{К0}} < 10^{-8}$ А, т.е. $I_{\text{К0}} \ll I_{\text{К}}$, и, следовательно, «единицей» в квадратных скобках в выражении (1.19) можно пренебречь. С учётом вышесказанного и принимая во внимание, что $U_{\text{ВЫХ}} = U_{\text{эб}}$ можно записать

$$U_{\text{ВЫХ}} \approx \varphi_{\text{m}} \left[\ln(I_{\text{К}}) - \ln(I_{\text{К0}}) \right] = \varphi_{\text{m}} \left[\ln\left(\frac{U_{\text{ВХ}}}{K}\right) - \ln(I_{\text{К0}}) \right] \quad (1.20)$$

Логарифмический усилитель часто применяются для расширения диапазона измеряемых токов и потому в них используются ОУ с полевыми

транзисторами, которые тщательно балансируют. Это позволяет к тому же свести к нулю и второй член в выражении (1.20). С помощью логарифмического усилителя можно также возводить в произвольную степень и перемножать аналоговые сигналы. Однако схемы, приведенные на рис. 1.15 работают только с однополярными (в данном примере положительными) сигналами.

Погрешность логарифмического усилителя может достигать порядка нескольких процентов. Снижения погрешности можно добиться путём компенсации температурного дрейфа и стабилизации температуры.

Потенцирующий усилитель

Потенцирующий усилитель может использоваться для получения степенной зависимости $U_{\text{ВЫХ}} \sim \exp(U_{\text{ВХ}})$. Он получается, если резистор и транзистор (диод) в цепи обратной связи поменять местами (рис. 1.16). При этом все рассуждения аналогичны рассуждениям, сделанным выше.

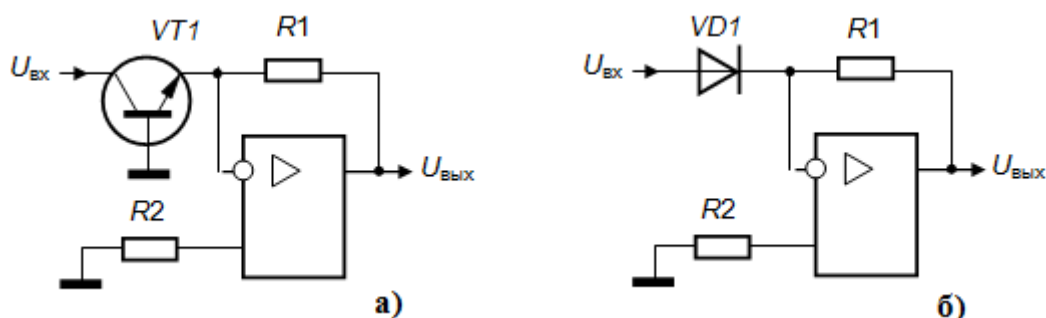


Рисунок 1.16 – Потенцирующий усилитель с использованием с транзистора (а) или диода (б) в цепи отрицательной обратной связи

Рассмотренные типовые схемы представляют лишь небольшую часть возможных вариантов использования ОУ при реализации узлов обработки аналоговых сигналов. Приведённые выше функциональные зависимости в большинстве случаев основаны на упрощённом представлении о параметрах почти идеального ОУ (1.1). Во многих случаях такое упрощение вполне допустимо. Однако при оценке предельных возможностей тех или иных функциональных узлов, а также при обосновании ограничений, возникающих при выборе элементов электрической схемы, часто необходим более точный учёт параметров реального ОУ. Ниже это проиллюстрировано в частности на примере фотоприёмного узла, входящего в структуру оптико-электронного датчика, решающего задачу измерения координат изображения целевой марки (разделы 1.4 – 1.5). Более подробно вопросы учёта параметров реального ОУ при построении различных функциональных узлов освещены, например, в работах [3, 4, 5].

1.3 Электронные ключи и коммутаторы аналоговых сигналов

1.3.1 Общие определения

Электронные ключи и коммутаторы входят в состав различных функциональных узлов и модулей аппаратных средств электронного тракта оптико-электронных приборов и систем. С их помощью осуществляется управление источниками излучения, электромагнитными реле, шаговыми двигателями; они являются основными компонентами аналоговых мультиплексоров и демультимплексоров, цифро-аналоговых преобразователей, узлов выборки и хранения и др.

Электронные ключи, которые в зависимости от управляющего сигнала обеспечивают один из двух уровней выходного напряжения, относятся к категории *цифровых* или *бинарных* коммутаторов. Электронные ключи и коммутаторы, которые служат для включения, выключения или переключения непрерывно изменяющихся электрических сигналов в виде токов или напряжений – к категории *аналоговых*.

Если электронный коммутатор находится в состоянии «включено», его выходное напряжение должно, по возможности, быть равным входному; если же коммутатор находится в состоянии «выключено», выходное напряжение должно быть как можно ближе к нулю. Существуют различные схемные решения коммутаторов, удовлетворяющие указанным условиям. Их принцип действия показан на рис. 1.17 на примере механических переключателей.

На рис. 1.17 а представлен последовательный коммутатор. Пока контакт замкнут, $U_{\text{вых}} = U_{\text{вх}}$. Когда контакт размыкается, выходное напряжение становится равным нулю. Это справедливо, если источник сигнала имеет нулевое выходное сопротивление, а емкость нагрузки равна нулю. При значительном выходном сопротивлении источника сигнала напряжение $U_{\text{вых}}$ делится между этим сопротивлением и резистором R . Поэтому данную схему не следует применять в случае, если источником сигнала является источник тока, например, фотодиод. При существенной емкости нагрузки во время разряда этой емкости при размыкании ключа S выходное напряжение коммутатора падает до нуля с задержкой.

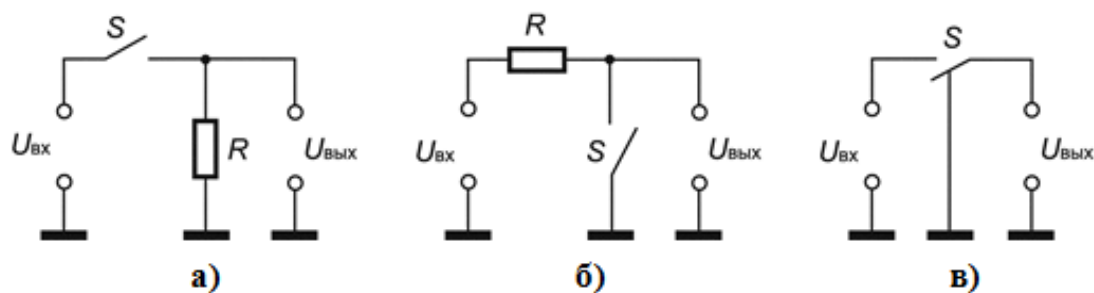


Рисунок 1.17 – Схемные решения коммутаторов

В схеме параллельного коммутатора (рис. 1.176) $U_{\text{вых}}=U_{\text{вх}}$ при разомкнутом ключе, если входное сопротивление нагрузки коммутатора бесконечно велико. Если же оно соизмеримо с сопротивлением резистора R , то на резисторе будет падать часть выходного напряжения источника сигнала. При наличии емкостной нагрузки выходное напряжение будет устанавливаться после размыкания ключа относительно медленно. Последовательно-параллельный коммутатор, показанный на рис. 1.17 в, не имеет недостатков двух предыдущих схем. В любом рабочем состоянии он имеет выходное сопротивление, близкое к нулю.

Разновидности электронных коммутаторов, показанные на рис. 1.17, могут быть реализованы на электронных элементах с управляемым сопротивлением, имеющим малое минимальное и высокое максимальное значения. Для этих целей могут использоваться *биполярные* и *полевые* транзисторы.

Сравнивая электронные ключи на биполярных и полевых транзисторах, следует отметить преимущества и недостатки каждого из них.

Ключи на биполярных транзисторах требуют большей мощности по цепям управления и имеют сравнительно большое остаточное напряжение, составляющее единицы милливольт. Это вносит заметную погрешность при коммутации слабых сигналов (менее 100 мВ). Однако благодаря малому времени переключения такие ключи широко используются для построения быстродействующих коммутаторов при переключении сигналов с уровнем более 100 мВ.

По быстродействию ключи на полевых транзисторах обычно уступают ключам на биполярных транзисторах. Кроме того у них наблюдается проникновение в коммутируемую цепь импульсных помех от управляющих сигналов. К числу преимуществ следует отнести: меньшее остаточное напряжение на ключе в проводящем состоянии при достаточно высоком сопротивлении в непроводящем состоянии, малую потребляемую мощность от источника управляющих сигналов, а также хорошую электрическую развязку между источником управления и источником коммутируемого сигнала. Указанные достоинства делают возможным использование ключей на полевых транзисторах для коммутации электрических сигналов низкого уровня (порядка микровольт).

1.3.2 Особенности работы ключей на биполярных транзисторах

Ключ на биполярном транзисторе по схеме включения подобен однокаскадному транзисторному усилителю с общим эмиттером [5]. Однако по выполняемым функциям и режимам работы активного элемента он существенно отличается усилительного каскада.

Транзисторный ключ (ТК) имеет два основных состояния: *режим отсечки*, когда транзистор заперт, и *режим насыщения*, при котором

транзистор полностью открыт или находится в состоянии близком к этому. В течение короткого процесса переключения транзистор работает в активном линейном режиме. В целом же процессы в ключевом каскаде носят нелинейный характер.

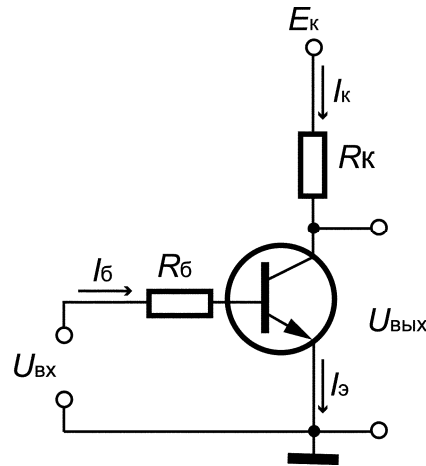


Рисунок 1.18 – Простой ключ на биполярном транзисторе

Поведение ТК определяется его статическими характеристиками. При их анализе обычно используется семейство выходных $I_k(U_{кэ})$ и входных $I_b(U_{бэ})$ характеристик транзистора (рис. 1.19 а, б).

В режиме отсечки коллекторный и эмиттерный переходы биполярного транзистора должны быть смещены в обратном направлении (т.е. заперты для основных носителей заряда). В этом режиме через транзистор протекают лишь очень малые токи неосновных носителей. На выходных характеристиках такому состоянию транзистора соответствует точка «а». При этом напряжение на коллекторе

$$U_{кэ(a)} = E_k - I_{кб0} \cdot R_k \approx E_k,$$

где $I_{кб0}$ – обратный ток коллекторного перехода (ток неосновных носителей).

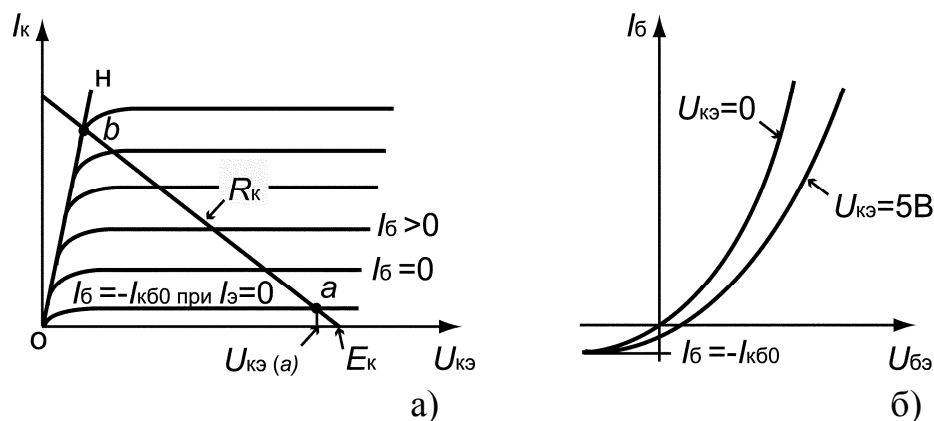


Рисунок 1.19 – Выходные (а) и входные (б) характеристики транзистора

Поскольку ток эмиттера в данном случае очень мал и практически равен нулю [5], сопротивление транзистора в режиме отсечки

$$R_T = U_{кэ(a)} / I_{кб0} \approx E_K / I_{кб0}.$$

Это сопротивление, как правило, достаточно велико (> 100 кОм).

В быстродействующих ключах сопротивление R_K в цепи коллектора берут небольшим (порядка единиц кОм) для уменьшения постоянной времени, связанной с перезарядкой паразитных ёмкостей. Поэтому выходное сопротивление ТК в основном определяется именно коллекторным сопротивлением транзистора

$$R_{\text{вых ТК}} = R_K \parallel R_T \approx R_K. \quad (1.21)$$

При приближении к нулю запирающего входного управляющего напряжения ($U_{\text{вх}} \rightarrow 0$) транзистор продолжает оставаться запертым, хотя и выходит из режима глубокой отсечки, однако его токи несколько изменяются. При этом ток базы изменяется очень мало и практически остаётся на уровне $I_b \approx -I_{кб0}$, в то время как ток эмиттера на границе отсечки существенно увеличивается и меняет знак. Изменение трёх токов на границе режима отсечки показаны на рис. 1.20.

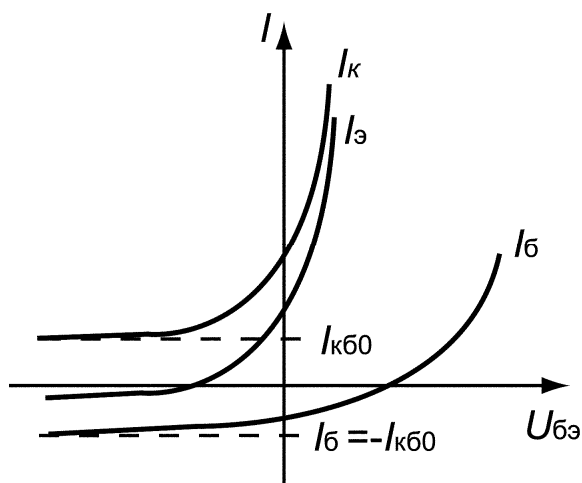


Рисунок 1.20– Токи транзистора на границе режима отсечки

С практической точки зрения важно иметь в виду, что глубина отсечки зависит не только от уровня управляющего сигнала $U_{\text{вх}}$ но и от сопротивления резистора, включённого в цепь базы. Это связано с тем, что ток обратных смещенных переходов, протекающий в базовой цепи, создаёт дополнительное падение напряжения на сопротивлении R_b . При этом напряжение между базой и эмиттером транзистора отличается от $U_{\text{вх}}$

$$U_{бэ} = U_{\text{вх}} + I_{кб0} \cdot R_b. \quad (1.22)$$

Таким образом, даже при некотором отрицательном напряжении источника управляющего сигнала $U_{\text{вх}} < 0$ (сигнал запираения ключа) напряжение $U_{бэ}$ может оказаться > 0 , и транзистор перейдёт в активный режим, сопровождающийся появлением значительных токов I_K и $I_Э$. Поэтому для

надёжного запираания транзистора в режиме отсечки сопротивление резистора в цепи базы следует выбирать из условия

$$|I_{кбо}| \cdot R_б < |U_{вх}|. \quad (1.23)$$

В свою очередь сопротивление резистора в цепи коллектора должно удовлетворять неравенству

$$I_{кбо} \cdot R_к \ll E_к. \quad (1.24)$$

Причём в выражениях (1.23) и (1.24) следует принимать в расчет максимальную величину тока $I_{кбо}$, соответствующую наивысшей рабочей температуре.

В режиме насыщения оба $p-n$ перехода транзистора смещены в прямом направлении (т.е. открыты для основных носителей заряда). При этом напряжение $U_{кэ}$ ТК мало по сравнению с $E_к$ и обычно составляет десятки мВ. На выходных характеристиках (рис. 1.19) линия ОН характеризует область насыщения транзистора. Каждой точке этой линии соответствует некоторое граничное значение напряжения $U_к = U_{к\text{нас}}$, тока $I_к = I_{к\text{нас}}$, и тока $I_б = I_{б\text{нас}}$. Токи $I_{к\text{нас}}$ и $I_{б\text{нас}}$ называются соответственно коллекторным и базовым токами насыщения. Таким образом, $U_{к\text{нас}}$ и $I_{к\text{нас}}$ связаны между собой линейной зависимостью

$$R_{\text{нас}} = U_{к\text{нас}} / I_{к\text{нас}}, \quad (1.25)$$

где $R_{\text{нас}}$ – сопротивление насыщенного транзистора, которое характеризуется крутизной линии насыщения ОН. Обычно величина $R_{\text{нас}}$ достаточно мала и составляет десятки или сотни Ом.

Режим насыщения транзистора обусловлен тем, что максимальный ток коллектора ТК ограничен напряжением источника питания и сопротивлением $R_к$.

$$I_{к\text{max}} = I_{к\text{нас}} \leq E_к / R_к. \quad (1.26)$$

Так как в режиме насыщения напряжение $U_{кэ}$ ТК мало по сравнению с $E_к$, то

$$I_{к\text{max}} = I_{к\text{нас}} \approx E_к / R_к. \quad (1.27)$$

Для оценки глубины насыщения используют понятие *коэффициента насыщения*, который показывает, во сколько раз реальный ток базы превышает ток, необходимый для достижения режима насыщения

$$S = I_б / I_{б\text{нас}}. \quad (1.28)$$

Заметим, что в режиме насыщения сопротивление транзистора $R_т$ минимально и практически не зависит от $I_б$ и $R_б$. Это сопротивление и является выходным сопротивлением ТК в замкнутом состоянии. Начиная от значений $S = 2$ и выше, сопротивление ТК мало зависит от тока базы, поэтому более высокую степень насыщения применять нецелесообразно.

Очень слабая зависимость тока коллектора от температуры является большим преимуществом режима насыщения.

$$I_б = (U_{вх} - U_{бэ}) / R_б = S \cdot I_{к\text{нас}} / \beta = S(E_к - U_{к\text{нас}}) / \beta \cdot R_к, \quad (1.29)$$

где $U_{бэ} = (0,7 \dots 0,8)$ В – напряжение база-эмиттер открытого транзистора (имеются в виду кремниевые транзисторы); S – коэффициент насыщения; $\beta = (50 \dots 300)$ – коэффициент усиления транзистора по току; $U_{к\text{нас}} = (0,1 \dots 0,2)$ В – напряжение на коллекторе открытого транзистора.

Пусть в качестве примера ТК управляется сигналом, снимаемым с выхода микросхемы транзисторно-транзисторно логики (ТТЛ) и использует то же питающее напряжение $E_k = 5$ В. Для микросхем ТТЛ минимальное выходное напряжение, соответствующее уровню логической единицы (сигнал отпираания для ТК) составляет $U_{вх(1)} = 2,4$ В. Тогда при наихудшем сочетании параметров микросхемы ТТЛ требуемое сопротивление резистора в цепи базы составит

$$R_б = \beta \cdot R_к (U_{вх} - U_{бэ}) / S(E_k - U_{к\text{нас}}) = 0,17\beta \cdot R_к. \quad (1.30)$$

Важным параметром ТК является время включения и выключения, после поступления соответствующего управляющего сигнала. Оно характеризует быстродействие, т.е. максимальную частоту следования импульсов управляющего сигнала. Время переключения ТК зависит от общей длительности переходного процесса, который в свою очередь определяется инерционностью процессов, протекающих в транзисторе (например, рекомбинация основных носителей заряда), а также перезарядом паразитных ёмкостей. Уменьшить влияние последнего фактора можно путём подключения конденсатора параллельно резистору $R_б$ (рис. 1.21 а). Этот конденсатор, называемый ускоряющим, увеличивает отпирающий базовый ток в момент появления сигнала логической единицы, ускоряя процесс отпираания. Он же ускоряет процесс запираания транзистора при поступлении сигнала логического нуля, поскольку в этом случае в процессе перезаряда конденсатор будет создавать на базе запирающее напряжение отрицательной полярности.

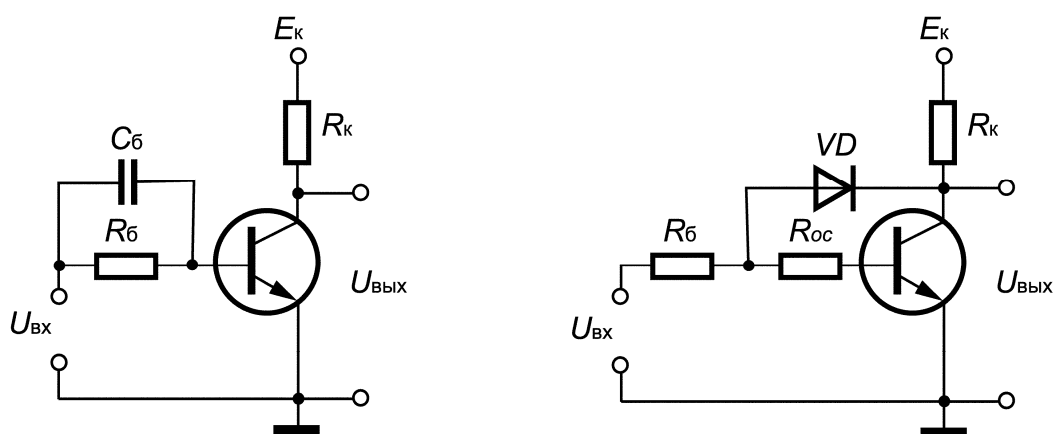


Рисунок 1.21 – Примеры ТК с ускоряющим конденсатором (а); с отрицательной обратной связью (б)

Другой эффективный способ повышения быстродействия ТК заключается в применении диода VD в цепи нелинейной отрицательной

обратной связи, предотвращающей насыщение транзистора (рис. 21б). Пока транзистор заперт, и, следовательно, напряжение база-коллектор больше падения напряжения на сопротивлении R_{oc} диод заперт и отрицательная обратная связь не действует. При увеличении входного сигнала увеличивается ток коллектора и уменьшается напряжение на коллекторе. Диод VD отпирается и начинает действовать отрицательная обратная связь. Дальнейший рост входного тока перестаёт влиять на режим работы транзистора, т.к. основная его часть протекает через диод и транзистор, который хотя и открыт, но не переходит в режим насыщения. Существенного повышения быстродействия удаётся достичь только при использовании диодов, имеющих малое время восстановления. В случае применения низкочастотных диодов эффект от введения нелинейной обратной связи будет незначителен. К основным недостаткам ненасыщенного транзисторного ключа следует отнести:

- большее падение напряжение на открытом ключе ($\approx 0,5$ В);
- меньшую помехоустойчивость;
- значительно большую, чем у насыщенного ключа, температурную нестабильность.

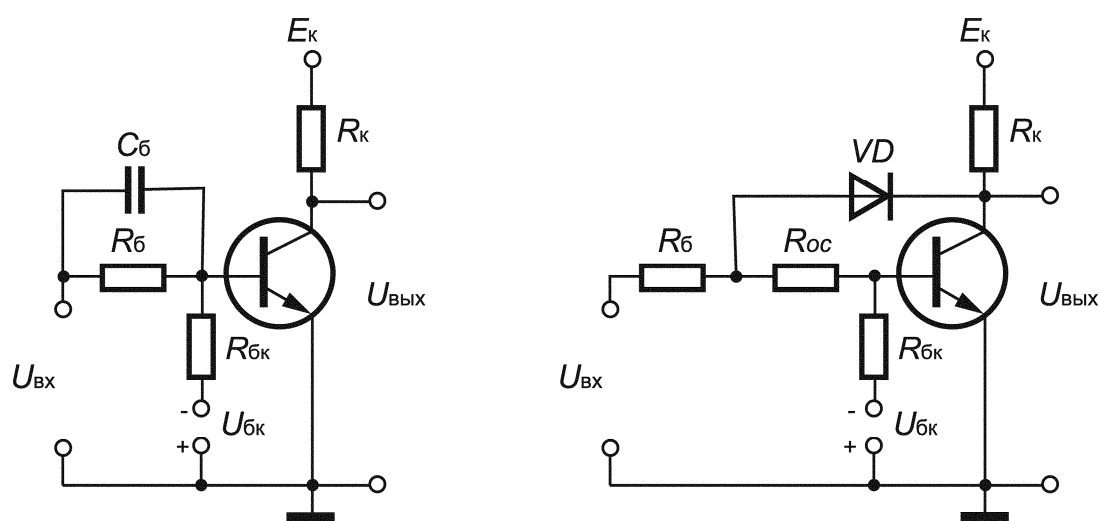


Рисунок 1.22 – Примеры ТК с компенсирующим источником базового тока

Заметим, что максимальное напряжение, соответствующее логическому нулю на выходе микросхемы ТТЛ (сигнал запираения для ТК) в худшем случае может достигать $+0,2$ В. К этому добавляется падение напряжения на резисторе $R_б$, обусловленное прохождением коллекторного теплового тока $I_{кбо}$. Поэтому транзистор будет закрыт не полностью. В результате величина тока, протекающего через ТК в режиме запираения может в $3 \dots 5$ раз превышать $I_{кбо}$ (см. рис.1.20). В некоторых случаях это не вызывает проблем, например, при управлении электромагнитными реле или шаговыми двигателями, т.к. для их срабатывания требуются значительно большие токи. При необходимости же достижения режима глубокой

отсечки, в схеме ТК следует использовать дополнительный компенсирующий источник $U_{бк} \approx 0,3 \dots 0,5$ В совместно с резистором $R_{бк} \approx R_{б}$ для обеспечения условий надёжного запирания транзистора (рис. 1.22) при воздействии на его управляющий вход сигнала логического нуля с выхода микросхемы ТТЛ.

Электронный ключ, рассмотренный выше, обеспечивает один из двух уровней выходного напряжения. Он относится к категории цифровых или бинарных коммутаторов. На его основе можно реализовать ключевую цепь для коммутации аналоговых, в том числе разнополярных, сигналов (рис. 1.23а).

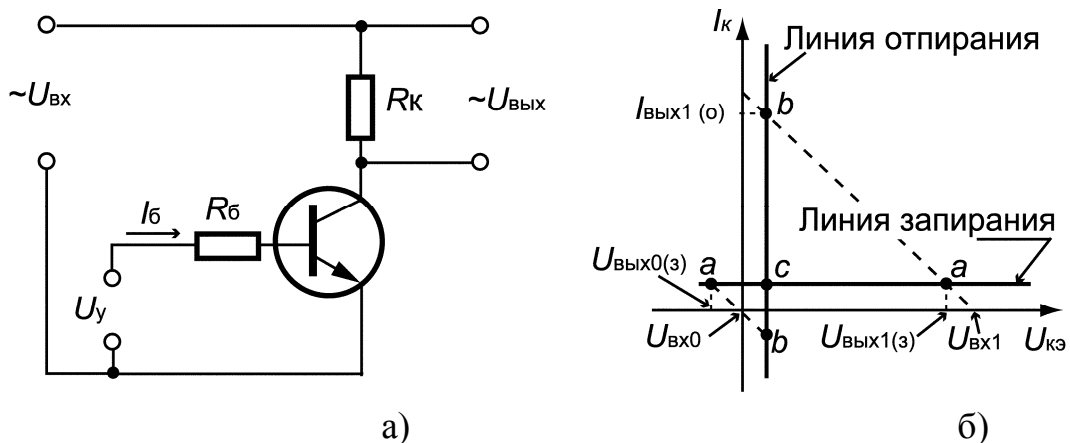


Рисунок 1.23 – Схема (а) и характеристики (б) аналогового ключа

В приведённой выше схеме роль источника питающего напряжения E_k играет коммутируемое напряжение $U_{вх}$. Чтобы при любых изменениях полярности и допустимой величины входного коммутируемого сигнала $p-n$ переходы транзистора оставались запертыми необходимо, чтобы при подаче запирающего управляющего напряжения U_y выполнялось условие

$$|U_y| > |U_{вх max}|.$$

Если ключ заперт по цепи базы отрицательным управляющим напряжением ($U_{бэ} = U_y < 0$), то при всех значениях входного напряжения, при которых $|U_{кэ}| < U_y$, в выходной цепи протекает ток, близкий к $I_{кб0}$, и характеристика $I_k(U_{кэ})$ идёт почти горизонтально (рис. 1.23 б). Назовём эту линию, по которой перемещается точка «а» линией запирания.

При изменении полярности управляющего напряжения ($U_{бэ} = U_y > 0$) транзистор откроется. Если при этом $I_б > I_{б нас} = const$, то падение напряжение на транзисторе мало, и характеристика $I_k(U_{кэ})$ идёт почти вертикально. Назовём эту линию, по которой перемещается точка «b» линией отпираания. В идеальном аналоговом ключе линии запирания и отпираания совпадали бы с осями координат. В реальном ключе эти линии имеют небольшой наклон, а точка их пересечения «с» не совпадает с началом координат

$$\begin{aligned} I_c &\approx I_{к60} + (U_y/R_3); \\ U_c &= I_c \cdot R_H, \end{aligned} \quad (1.31)$$

где R_3 – сопротивление закрытого ключа.

Пунктирная линия, проходящая через точки «а» и «b» (рис. 23б), является своего рода условной «траекторией», по которой перемещается рабочая точка во время переходного процесса переключения ТК. Тангенс угла наклона этой линии по отношению к оси абсцисс $\text{tang } \varphi = 1/R_H$.

Наклон линии запираения обусловлен конечностью величины сопротивления закрытого ключа R_3 , которое учитывает ток утечки, токи термогенерации в $p-n$ переходе и др. Наклон линии запираения, как правило, весьма мал, поскольку обычно величина $R_3 > 1 \text{ Мом}$. Наклон линии отпираения определяется сопротивлением транзистора в режиме насыщения, которое у маломощных транзисторов не превышает нескольких десятков Ом.

Таким образом, реальному транзисторному ключу свойственны два вида погрешностей: сдвига и наклона. Степень влияния этих погрешностей уменьшается с увеличением входного сигнала.

На рис. 1.24 показан один из вариантов построения балансной схемы аналогового ключа на двух биполярных транзисторах. По сравнению с вышерассмотренной схемой погрешности такого ключа могут быть снижены в 5–10 раз. К тому же в таком ключе обеспечена полная гальваническая развязка цепей управления и коммутации, благодаря использованию в цепи управления малогабаритного импульсного трансформатора.

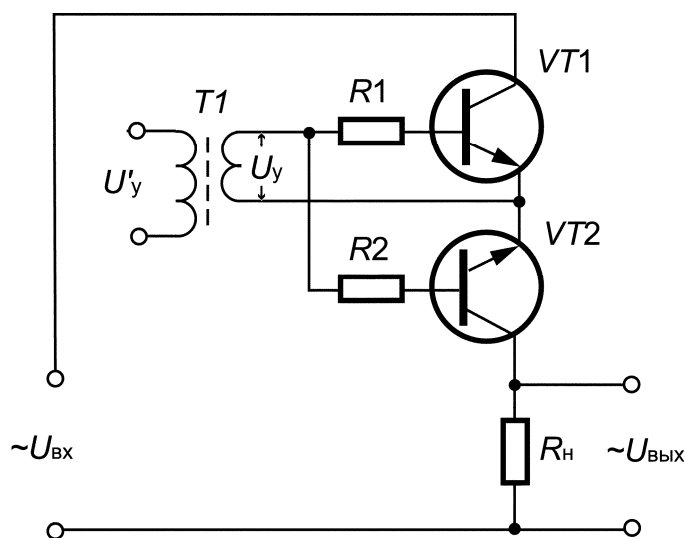


Рисунок 1.24 – Пример балансной схемы аналогового ключа

В закрытом состоянии (если выполняется условие 1.23), токи, протекающие через транзисторы, направлены в противоположные стороны. Если коллекторные токи обоих транзисторов равны, то и результирующий ток, протекающий через источник сигнала и сопротивление нагрузки R_H ,

равен нулю. Поскольку в открытом состоянии ТК остаточное напряжение $U_{кэ}$, как это видно из положения линии отпираания (рис. 1.23б) не зависит от направления тока, протекающего через транзистор, то при идеальном подборе транзисторов остаточные напряжения U_c (напряжения в точке «с») компенсируют друг друга. Следовательно, $U_{вых} \approx U_{вх}$. Величину сопротивлений резисторов $R1$ и $R2$ следует выбирать исходя из требуемого тока базы и величины управляющего напряжения U_y в режиме насыщения.

Балансная схема, приведенная на рис. 1.24, может быть, например, рекомендована в составе узлов выборки-хранения, фиксаторов уровня и др.

В качестве примера ниже приводим параметры серийно выпускаемой российской промышленностью микросхемы балансного компенсированного аналогового ключа 162КТ1:

- сопротивление ключа в открытом состоянии $R_{отк} \approx 100 \text{ Ом}$;
- остаточное напряжение открытого ключа $U_c < 300 \text{ мкВ}$;
- ток закрытого ключа $I_c < 50 \text{ мкА}$;
- входное напряжение для обеспечения открытого состояния ключа $U_{вх} < 30 \text{ В}$;
- сопротивление ключа в закрытом состоянии $R_{зак} \approx 6 \cdot 10^5 \text{ Ом}$;
- максимально допустимый ток базы $I_{б max} = 10 \text{ мА}$;
- максимально допустимый ток коллектора $I_{к max} = 10 \text{ мА}$.

1.3.3 Особенности работы ключей на полевых транзисторах

Полевой транзистор в области малых напряжений сток-исток ведет себя как резистор, сопротивление которого может изменяться во много раз при изменении управляющего напряжения затвор-исток $U_{зи}$. Упрощенная схема последовательного ключа на полевом транзисторе с управляющим $p-n$ переходом показана на рис. 1.25 а.

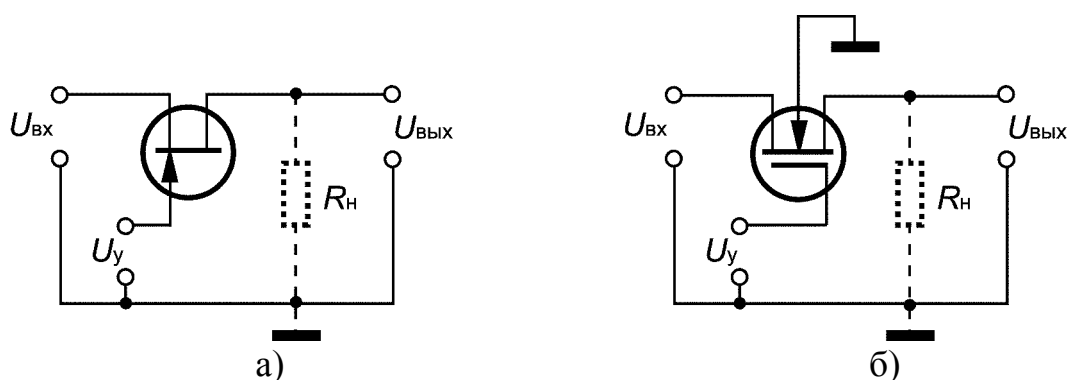


Рисунок 1.25– Схема ключа на полевом транзисторе с управляющим $p-n$ переходом (а), на МОП-транзисторе (б)

Если управляющее напряжение U_y установить меньшим, чем минимально возможное входное напряжение, транзистор закроется, и выходное напряжение станет равным нулю. Чтобы транзистор был открыт,

напряжение затвор-исток $U_{зи}$ следует поддерживать равным нулю, обеспечивая тем самым минимальное сопротивление канала. Если же это напряжение станет больше нуля, управляющий $p-n$ переход откроется, и выход коммутатора окажется соединенным с цепью управления. Однако равенство нулю $U_{зи}$ реализовать непросто, поскольку потенциал истока изменяется в соответствии с изменением входного потенциала.

Проблемы подобного рода не возникают, когда роль ключа выполняет полевой транзистор с изолированным затвором (МОП-транзистор). Такой транзистор переводится в открытое состояние, когда управляющее напряжение U_y больше, чем максимальное входное положительное напряжение. Важно заметить, что даже в таком случае ток затвора равен нулю. Схема ключа на МОП-транзисторе приведена на рис. 1.25б. В данной схеме ключом является n -канальный МОП-транзистор обогащенного типа [5]. При $U_{зи} < 0$ сопротивление канала достигает единиц или даже десятков ГОм. Подача на затвор значительного положительного напряжения относительно истока приводит канал в проводящее состояние с небольшим сопротивлением 20...200 Ом. Приведенная схема будет работать при положительных входных сигналах, которые, по крайней мере, на 5 В меньше, чем U_y . При более высоком уровне сигнала напряжение затвор-исток будет недостаточно, для удержания транзистора в открытом состоянии (сопротивление канала в открытом состоянии $R_{отк}$ начнет расти); отрицательные входные сигналы вызовут включение транзистора при заземленном затворе. Поэтому, если надо переключать сигналы обеих полярностей (например, в диапазоне от -10 до $+10$ В), то можно использовать такую же схему, соединив подложку с источником -15 В и подавая на затвор напряжение $+15$ В (включено) или -15 В (выключено).

Лучшими характеристиками обладают ключи на комплементарных МОП-транзисторах (КМОП-ключи), показанные на рис. 1.26.

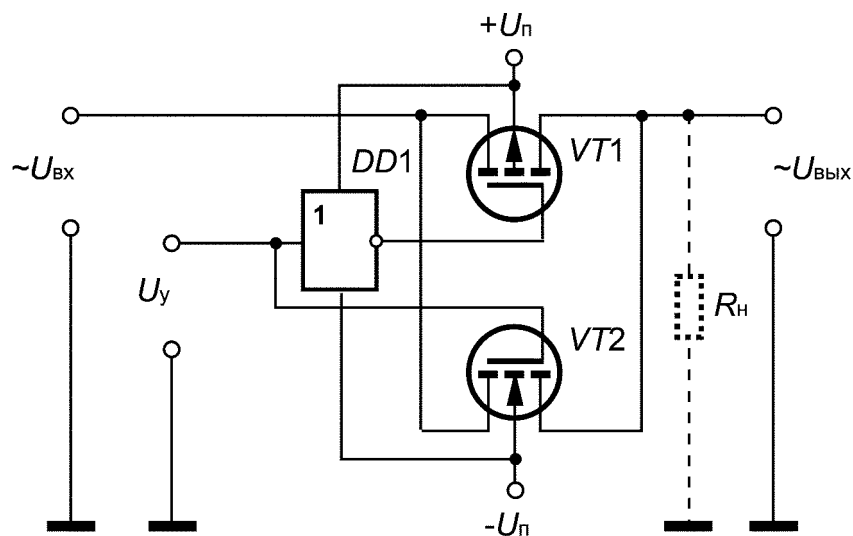


Рисунок 1.26 – Схема ключа на комплементарных МОП-транзисторах

На подложку транзистора $VT1$ подается положительное питающее напряжение $+U_{п}$, а на подложку транзистора $VT2$ – отрицательное питающее напряжение $-U_{п}$. При высоком уровне управляющего сигнала напряжение на затворе n -канального транзистора $VT2$ практически равно $+U_{п}$. В таком случае транзистор $VT2$ проводит сигналы с уровнями от $-U_{п}$ до $+U_{п}$ без нескольких вольт, хотя по мере приближения входного сигнала к верхнему пределу сопротивление $R_{отк}$ растёт (зависимость сопротивления между стоком и истоком $U_{си}$ показана на рис. 1.27). В это время на затворе $VT1$ напряжение, снимаемое с выхода инвертора $DD1$, имеет противоположное значение, близкое к $-U_{п}$. Транзистор $VT1$ пропускает сигналы с уровнями от $+U_{п}$ до значения, на несколько вольт выше $-U_{п}$. Таким образом, все сигналы в диапазоне от $-U_{п}$ до $+U_{п}$ проходят через открытый ключ, который представляет собой двухполюсник с малым сопротивлением $R_{отк}$ (рис. 1.17 в).

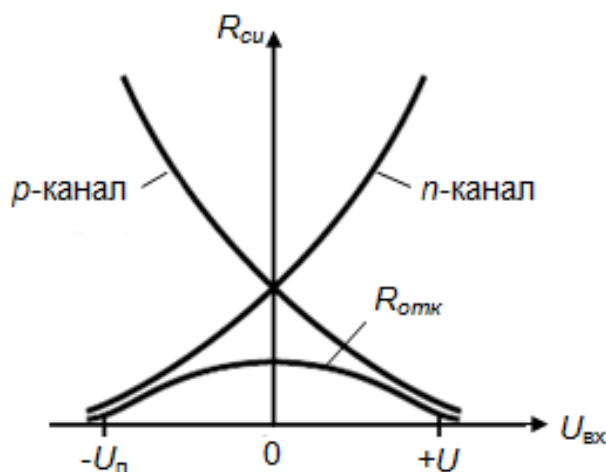


Рисунок 1.27 – Зависимость сопротивлений каналов КМОП-ключа от напряжения входного сигнала

При переключении управляющего сигнала на низкий уровень напряжение на затворе n -канального транзистора $VT2$ устанавливается близким к $-U_{п}$, а напряжение на затворе p -канального транзистора $VT1$ устанавливается близким к $+U_{п}$. Тогда при всех значениях входного сигнала в диапазоне от $-U_{п}$ до $+U_{п}$ оба транзистора заперты, и цепь коммутатора разомкнута. Эта схема работает в двух направлениях: любой ее зажим может служить входным. Она является основой практически для всех ИМС аналоговых коммутаторов, выпускаемых в настоящее время.

Хорошим применением ключей на полевых транзисторах являются аналоговые мультиплексоры и демультимплексоры (см. раздел 2.6).

Ниже остановимся на некоторых недостатках, свойственных ключам на полевых транзисторах, которые в определенной степени ограничивают сферу их практического применения.

Реальные ключи на полевых транзисторах обладают заметными межэлектродными ёмкостями (рис. 1.28), которые оказывают влияние на динамические характеристики аналоговых коммутаторов и определяют требования к источнику входного сигнала.

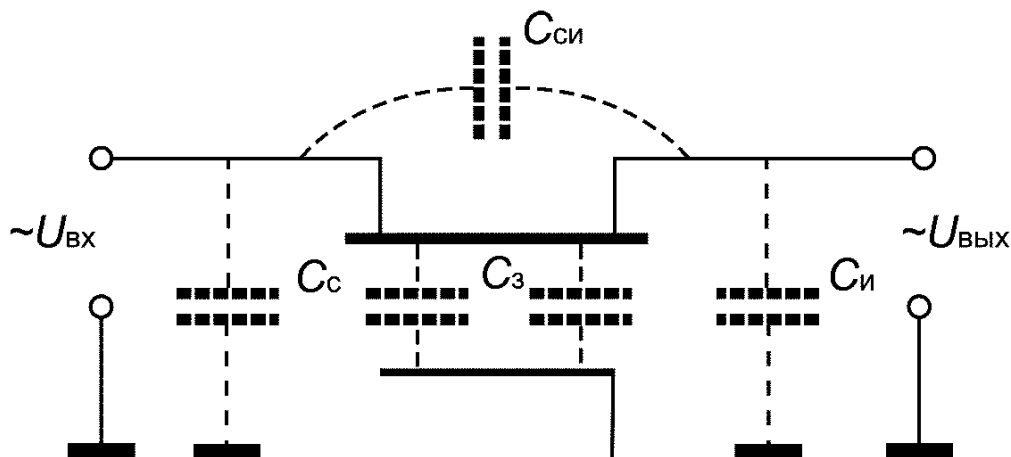


Рисунок 1.28 – Межэлектродные ёмкости ключа на полевом транзисторе

Ёмкость между стоком и истоком $C_{си}$ фактически представляет собой паразитную ёмкость между входом и выходом. Наличие этой ёмкости является причиной прохождения сигнала через разомкнутый ключ. На низких частотах влияние этой ёмкости не вызывает проблем, однако поскольку ёмкостное сопротивление обратно пропорционально частоте, то влияние этой ёмкости особенно заметно на высоких частотах в спектре входного сигнала. Одним из эффективных методов уменьшения сквозного прохождения сигнала является использование пары последовательно включённых ключей (рис. 1.29 а) или ещё лучше использование схемы последовательно-параллельного коммутатора (рис. 1.29 б).

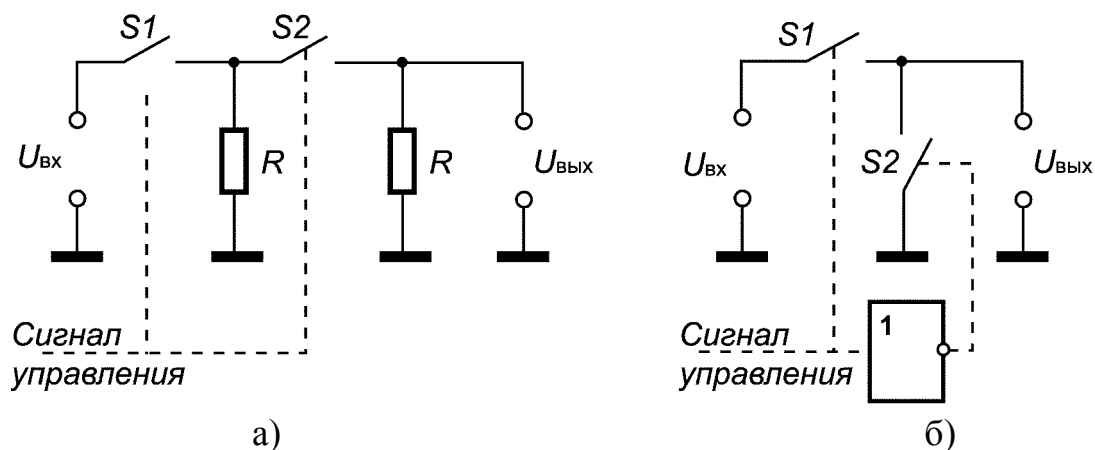


Рисунок 1.29 – Возможные методы уменьшения сквозного прохождения сигнала

Построение последовательно-параллельных коммутаторов наиболее просто реализуется при использовании специально выпускаемых интегральных микросхем, содержащие по два нормально замкнутых (т.е. замкнутых при низком уровне управляющего сигнала) и два нормально разомкнутых ключа (например, MAX314, DG414, 590KH4 и др.).

Ёмкости стока C_c и истока $C_{и}$ относительно земли выполняют шунтирующее действие, которое приводит к спаду частотной характеристики в области высоких частот. Нежелательное влияние этих ёмкостей тем сильнее, чем больше выходное сопротивление источника входного сигнала и сопротивление замкнутого ключа. Совместно с этими сопротивлениями ёмкости C_c и $C_{и}$ образуют фильтр нижних частот.

Ёмкость затвор-канал C_3 распределена по всей длине канала. Её влияние проявляется во время перехода ключа в противоположное состояние, т.е. в период замыкания и размыкания ключа. Дело в том, что каждый скачок управляющего напряжения U_y , на затворе вызывает изменение заряда в цепи канала. В качестве примера на рис. 1.30 показана типичная форма сигнала, которая наблюдается на выходе n -канального ключа (рис. 13 б) при нулевом уровне входного сигнала и при нагрузке, которую можно представить сопротивлением 10 кОм с параллельно включённой ёмкостью 20 пФ.

Наблюдаемый паразитный сигнал вызван процессом переноса заряда в канале через ёмкость C_3 , (примерно равную 5 пФ) при изменении U_y . Величина переносимого заряда $q = \pm C_3 \cdot (U_{y+} - U_{y-})$. Важно подчеркнуть, что величина переносимого заряда зависит от величины $U_{y+} - U_{y-}$ и совершенно не зависит от времени переходного процесса. При более плавном изменении управляющего напряжения U_y наблюдается помеха меньшая по амплитуде, но большая по длительности (с такой же площадью под графиком).

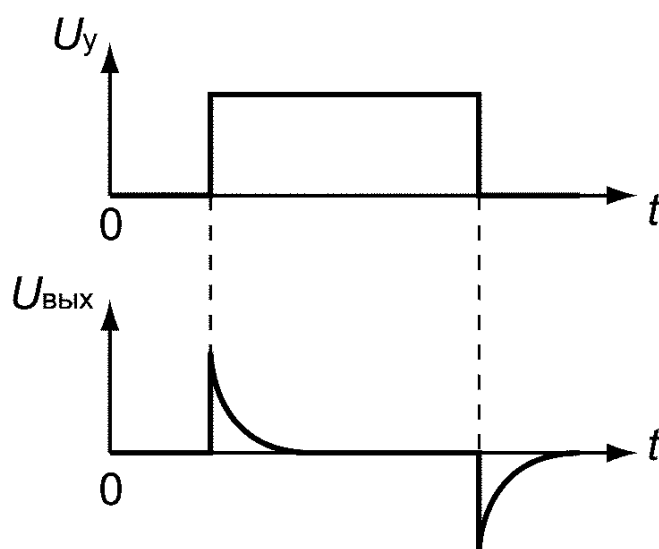


Рисунок 1.30 – Управляющий сигнал U_y и помеха, вызванная переносом заряда в канале

Частично эта помеха попадает на вход ключа и вызывает нежелательные переходные процессы в выходной цепи источника коммутируемого сигнала. Минимизировать влияние этой помехи можно, обеспечивая минимальное (близкое к нулю) выходное сопротивление источника коммутируемого сигнала, а также уменьшая сопротивление нагрузки (однако последнее связано с увеличением нагрузки на источник входного сигнала).

1.4 Фотоприёмный узел на основе пары фотодиод – операционный усилитель

При реализации быстродействующих опико-электронных измерительных систем в качестве фотоприёмников до сих пор широко используются фотодиоды. С некоторой долей условности их можно отнести к фотоприёмникам «мгновенного» действия. При этом имеют в виду характерную для таких фотоприёмников зависимость выходного электрического сигнала (фототока) от текущих значений входного оптического сигнала (оптического потока), в отличие от фотоприёмников, работающих в режиме накопления, т.е. временного интегрирования энергии сигнала (например, ФПЗС, КМОП и др.).

На рис. 1.31 показан классический способ включения фотодиода, который часто используется в опико-электронных датчиках обнаружения оптического потока (оптические локаторы, импульсные дальномеры и др.). В таких случаях обычно не предъявляется серьёзных требований к линейности свет-сигнальной характеристики фотоприёмного узла по сравнению с требованиями достижения его максимальной обнаружительной способности.

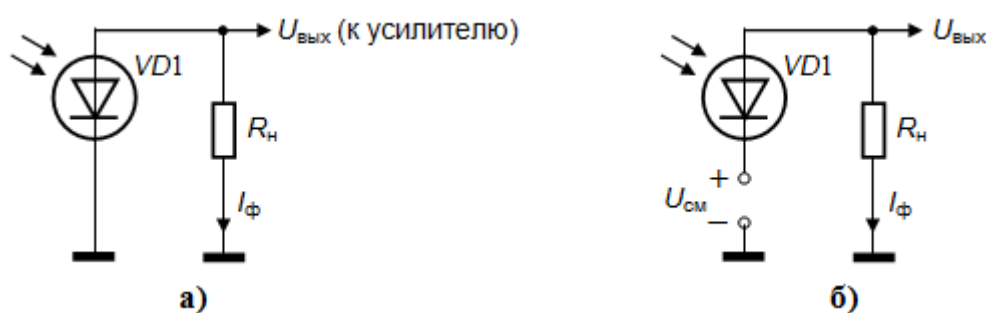


Рисунок 1.31 – Схемы включения фотодиода в фотогоальваническом (а) и диодном (б) режимах

Нагрузочный резистор R_n (рис. 1.31) фактически играет роль преобразователя фототока I_ϕ в напряжение выходного сигнала U_ϕ : $U_\phi = I_\phi \cdot R_n$. При этом увеличение величины сопротивления нагрузочного резистора, с одной стороны способствует увеличению чувствительности фотоприёмного

узла, а с другой приводит к увеличению нелинейности свет-сигнальной характеристики. Это объясняется тем, что при значительных величинах сопротивления нагрузки ($R_n > 10^4$ Ом) падение напряжения на фотодиоде существенно зависит величины фототока, и от падения напряжения на резисторе.

В задачах, так или иначе связанных с необходимостью измерения оптических сигналов, требование обеспечения линейности свет-сигнальной характеристики имеет большое значение, поскольку оно в значительной мере предопределяет метрологические параметры оптико-электронного прибора. В подобных случаях наиболее предпочтительным представляется другой способ реализации фотоприёмного узла, который заключается в сопряжении фотодиода с преобразователем ток-напряжение на операционном усилителе (рис. 1.32, см. также раздел 1.1).

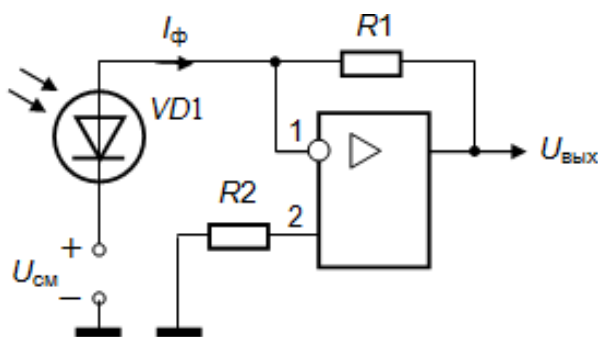


Рисунок 1.32 – Схема сопряжения фотодиода с преобразователем ток-напряжение

В данном примере фотодиод работает при запертом $p-n$ переходе (диодный режим включения). Запирание $p-n$ перехода обеспечивается с помощью напряжения смещения $U_{см}$. Напомним, что потенциал точки 1 (ϕ_1) практически равен нулю (виртуальный ноль).

Фототок $I_{ф}$, пропорциональный потоку оптического излучения, падающего на фотодиод, образуют неосновные носители заряда, концентрация которых мала и, следовательно, внутреннее сопротивление фотодиода велико. Можно считать, что фототок, являющийся одновременно входным током преобразователя, замыкается через резистор обратной связи R_1 , поскольку входной ток собственно ОУ (ток через точки 1 и 2) пренебрежимо мал. Тогда с учётом того, что $\phi_1 \approx 0$ можно записать

$$U_{вых} \approx I_{ф} \cdot R_1 = \Phi_e \cdot S_I \cdot R_1 = \Phi_e \cdot S_U, \quad (1.32)$$

где S_I – токовая чувствительность фотодиода [А/Вт]; Φ_e – поток оптического излучения [Вт], воздействующий на фоточувствительную площадку; $S_U = S_I \cdot R_1$ – вольтовая чувствительность фотоприёмного узла.

Важно заметить, что при такой схеме включения фотодиод как бы «испытывает» очень малое сопротивление нагрузки, которым фактически

является входное сопротивление преобразователя ток-напряжение (см. раздел 1.1)

$$R_{\text{вх}} \approx R1 / K_0. \quad (1.33)$$

При этом напряжение на $p-n$ переходе практически не зависит от фототока, что при высокой вольтовой чувствительности позволяет добиться хорошей линейности свет-сигнальной характеристики фотоприёмного узла. К тому же, как видно из выражения (1.32), напряжение выходного сигнала практически не зависит ни от коэффициента ОУ, ни от напряжения питания, что способствует достижению высокой стабильности метрологических характеристик оптико-электронной измерительной системы.

Пусть, например, $I_\phi = 1$ мкА; $R1 = 1$ Мом; $K_0 = 10^5$. Тогда получим: $U_{\text{вых}} = 1$ В; $R_{\text{вх}} = 10$ Ом. Таким образом, достаточно высокую чувствительность фотоприёмного узла удаётся получить при хорошей линейности свет-сигнальной характеристики. Изменяя в широких пределах величину сопротивления резистора обратной связи $R1$, можно пропорционально изменять вольтовую чувствительность фотоприёмного узла. Это позволяет использовать данную схему в большом динамическом диапазоне Φ_e .

Однако следует иметь в виду, что максимальная величина сопротивления в цепи обратной связи не должна превышать

$$R1 \leq U_{\text{max ОУ}} / (S_I \cdot \Phi_{e \text{ max}}), \quad (1.34)$$

где $U_{\text{max ОУ}}$ – максимально допустимое напряжение на выходе ОУ, при котором сохраняется линейность усиления (даётся в справочнике); $\Phi_{e \text{ max}}$ – максимальная величина оптического потока в рабочем диапазоне.

Выбирая сопротивление резистора в цепи обратной связи, выполнение условия (1.34) является необходимым, но не всегда достаточным. Так при работе с очень малыми потоками, когда стремятся обеспечить максимально возможную чувствительность фотоприёмного узла, верхний предел величины сопротивления $R1$ следует помимо выражения (1.33) определять с учётом следующих обстоятельств.

При больших значениях сопротивления $R1$ (более 1 Мом) напряжение сигнала на выходе ОУ и входное сопротивление преобразователя ток-напряжение (являющееся фактически эквивалентным сопротивлением нагрузки фотодиода) должны определяться с помощью более точных выражений, учитывающих параметры реального ОУ

$$U_{\text{вых}} = \frac{\Phi_e S_I R1}{1 + R1 / (K_0 R_{\text{вх ОУ}}) + 1 / K_0} \quad (1.35)$$

$$R_{\text{вх}} = \frac{R1}{1 + K_0 + R1 / R_{\text{вх ОУ}}} \quad (1.36)$$

Очевидно, что при $R1 / R_{\text{вх ОУ}} \ll K_0$ выражения (1.34) и (1.35) приводятся к виду (1.32) и (1.33).

Продифференцировав выражение (1.35) по K_0 и пренебрегая членами второго порядка малости, получим зависимость относительного изменения

сигнала на выходе фотоприёмного узла от нестабильности коэффициента усиления ОУ ΔK_0 .

$$\delta = \Delta U_{\text{ВЫХ}} / U_{\text{ВЫХ}} = (R1 / R_{\text{ВХ ОУ}} + 1) \frac{\Delta K_0}{K_0} \quad (1.37)$$

С помощью последнего выражения, а также с учётом параметров реального ОУ K_0 , $R_{\text{ВХ ОУ}}$ можно при заданной предельной относительной погрешности измерения определить максимальное сопротивление $R1$ в цепи обратной связи в диапазоне рабочих температур фотоприёмного узла.

При работе с модулированным потоком оптического излучения следует учитывать зависимость входного сопротивления и коэффициента передачи преобразователя ток-напряжение от частоты. При этом выражения (1.35) и (1.36) могут быть представлены в виде

$$\dot{U}_{\text{ВЫХ}} = \frac{\Phi_e S_I Z1}{1 + Z1 / (\dot{K}_0 Z_{\text{ВХ ОУ}}) + 1 / \dot{K}_0} \quad (1.38)$$

$$Z_{\text{ВХ}} = \frac{Z1}{1 + \dot{K}_0 + Z1 / Z_{\text{ВХ ОУ}}} \quad (1.39)$$

Здесь $\dot{U}_{\text{ВЫХ}}$, $Z1$, $Z_{\text{ВХ ОУ}}$, \dot{K} – соответственно выходное напряжение, сопротивление в цепи обратной связи, входное сопротивление и коэффициент усиления ОУ, записанные в комплексном виде.

$Z_{\text{ВХ ОУ}}$ и \dot{K} зависят от цепей коррекции частотной характеристики реального ОУ. Комплексное сопротивление в цепи обратной связи определяется следующим выражением

$$Z1 = R1 / (1 - j \omega C_{\text{о.с.}}) \quad (1.40)$$

где $C_{\text{о.с.}}$ – паразитная ёмкость монтажа в цепи обратной связи; ω – угловая частота в спектре сигнала; $\omega = 2\pi f$ (f – циклическая частота, Гц).

Заметим, что при правильно выбранном ОУ, обладающим достаточным усилением в заданном диапазоне частот, наибольшее влияние на частотную характеристики фотоприёмного узла оказывает именно цепь обратной связи. При этом вольтовую чувствительность фотоприёмного узла можно представить как функцию частоты

$$S_U(f) \approx \frac{S_I R1}{\sqrt{1 + (2\pi \cdot f \cdot R1 \cdot C_{\text{о.с.}})^2}} \quad (1.41)$$

Последнее обстоятельство следует иметь в виду при выборе схемы, обеспечивающей возможность управления чувствительностью по цепи обратной связи. Необходимо принимать меры для уменьшения монтажной ёмкости $C_{\text{о.с.}}$. В этой связи хорошим решением может быть использование в цепи обратной связи фоторезисторного оптрона (см. раздел 3.4).

При работе в режиме малых оптических сигналов существенное значение приобретают шумовые характеристики рассматриваемого фотоприёмного узла. На рис. 1.33 показана эквивалентная схема пары фото-

диод – операционный усилитель. Фотодиод можно рассматривать как источник тока сигнала $i_{с.д.}$ и тока шума $i_{ш.д.}$, обладающий внутренним динамическим сопротивлением $R_{д.}$. Напряжение шума на выходе ОУ в полосе частот $\Delta f = 1$ Гц определяется выражением

$$U_{ш.вых} = \sqrt{e_{ш.оу}^2 + (i_{ш.оу}^2 + i_{ш.фд}^2 + i_{R_{о.с.}}^2)R_{о.с.}^2} \quad [\text{В/Гц}^{1/2}], \quad (1.42)$$

где $e_{ш. оу}$, $i_{ш. оу}$, $i_{ш. фд}$, $i_{R_{о.с.}}$ - спектральные плотности, напряжения шума ОУ, шумового тока ОУ, шумового тока фотодиода и шумового тока резистора в цепи обратной связи соответственно.

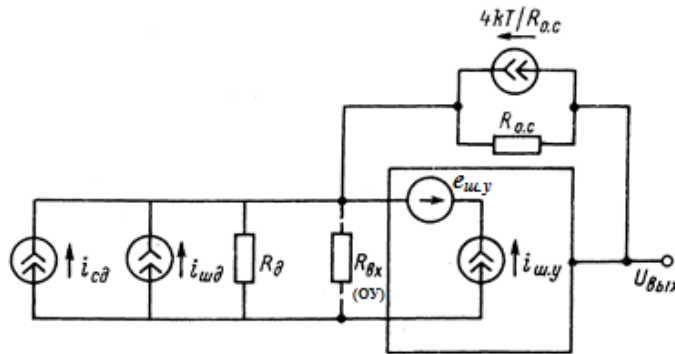


Рисунок 1.33 – Эквивалентная схема фотоприёмного узла на основе пары фотодиод – операционный усилитель

Шумовые параметры ОУ даются в справочнике. Например, для большинства современных отечественных ОУ спектральные плотности шумового напряжения и шумового тока находятся соответственно в следующих пределах: $e_{ш.оу} = (1 \dots 7) \cdot 10^{-8}$ В/Гц^{1/2}; $i_{ш.оу} = (1 \dots 2) \cdot 10^{-14}$ А/Гц^{1/2}. Плотность шумового тока фотодиода, работающего в диодном режиме, $i_{ш.фд} = \sqrt{2eI_T}$. Плотность шумового тока фотодиода, работающего в фотогальваническом режиме, $i_{ш.фд} = \sqrt{4kT/R_{д.}}$. Плотность шумового тока резистора в цепи обратной связи (R_1 на рис. 1.32), $i_{R_{о.с.}} = \sqrt{4kT/R_{о.с.}}$. Здесь I_T – темновой ток фотодиода; k – постоянная Больцмана; T – абсолютная температура p - n перехода.

При использовании малозумящих ОУ преобладающую роль играют шумы фотодиода и шумы резистора в цепи обратной связи. Поэтому выражение (1.42) можно упростить

$$U_{ш.вых} \approx \sqrt{(i_{ш.фд}^2 + i_{R_{о.с.}}^2)R_{о.с.}^2} \quad [\text{В/Гц}^{1/2}]$$

При этом отношение сигнал/шум на выходе фотоприёмного узла в единичной полосе частот можно оценить по формуле

$$(U_c / U_{ш})_{вых} \approx S_I \Phi_e / \sqrt{i_{ш.фд}^2 + i_{R_{о.с.}}^2} \quad (1.43)$$

При работе фотодиода в фотогальваническом режиме сопротивление резистора в цепи обратной связи выбирается обычно больше, чем

эквивалентное динамическое сопротивление несмещённого фотодиода ($R_{o.c.} > R_d$). В этом случае спектральная плотность шума фотодиода намного больше спектральной плотности шума сопротивления $R_{o.c.}$ и отношение сигнал/шум в единичной полосе частот преобразуется к виду

$$(U_c / U_{ш})_{\text{вых}} \approx S_I \Phi_e / \sqrt{4kT / R_d} \quad (1.44)$$

Ниже дан пример использования рассмотренной схемы включения фотодиода в составе быстродействующего датчика координат изображения целевой марки.

1.5 Координатно-чувствительный фотоприёмный узел на основе четырёхэлементного фотодиода

Данный пример одновременно является иллюстрацией применения некоторых рассмотренных выше типовых узлов на основе ОУ в структуре своего рода аналогового вычислительного устройства. По метрологическим параметрам подобные структуры могут уступать структурам, основанным на цифровых методах обработки сигналов, снимаемых с многоэлементных матричных фотоприёмников (ФПЗС, КМОП и др.). Однако зачастую решающим фактором, предопределяющим выбор подобных технических решений, является возможность их использования в быстродействующих системах оптической пеленгации и в оптико-электронных системах управления быстро движущимися объектами.

Рабочая площадка фотодиода состоит из четырех квадратных элементов A, B, C, D . Приборная система координат XU обычно совмещается с центром рабочей площадки. Чтобы облегчить задачу независимого измерения смещений центра изображения по двум координатам ΔX и ΔY , а также обеспечить линейность статической характеристики изображение целевой марки целесообразно формировать квадратной формы со стороны, равной стороне одного элемента фотодиода (рис. 1.34).

При равномерном распределении освещённости координаты центра изображения ΔX , ΔY можно вычислить путём выполнения простейших арифметических операций

$$\Delta X \div (U_A + U_B) - (U_C + U_D); \quad \Delta Y \div (U_A + U_C) - (U_B + U_D), \quad (1.45)$$

где U_A, U_B, U_C, U_D – сигналы, снимаемые с фоточувствительных элементов, которые пропорциональны оптическим потокам, а, следовательно, площадям соответствующих освещенных участков.

Возможная электрическая принципиальная схема измерения координаты ΔX показана на рис. 1.35. В схеме использованы микросхемы российского производства КФ1407УД4 ($DA1, DA2$). В каждой микросхеме содержится по четыре операционных усилителя.

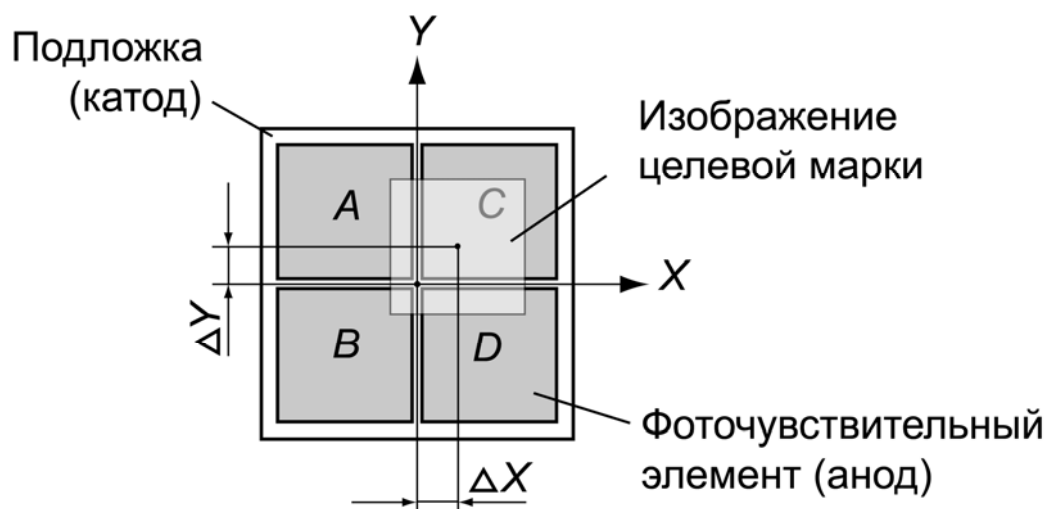


Рисунок 1.34 – Изображение целевой марки на рабочей площадке четырёхэлементного фотодиода

Аноды фотодиода $VD1$ (A, B, C, D) подключены к входам преобразователей ток-напряжение (ПТН I...ПТН IV), на ОУ $DA1-1...DA1-4$.

На ОУ $DA2-1$ и $DA2-2$ реализованы аналоговые сумматоры сигналов, снимаемых со смежных элементов фотоприёмника CD и AB соответственно. С выхода сумматоров сигналы $(U_A + U_B)$ и $(U_C + U_D)$ поступают на входы схемы вычитания, в которой используется ОУ $DA2-3$. Разностный сигнал $(U_A + U_B) - (U_C + U_D)$ на выходе схемы вычитания в соответствии с выражением (1.45) и является выходным сигналом, пропорциональным измеряемой координате ΔX .

Очевидно, что разностный сигнал $(U_A + U_C) - (U_B + U_D)$, пропорциональный координате ΔY может быть получен с помощью дополнительных аналогичных схем сложения и вычитания на ОУ (СУIII, СУIV и ДУII на рис. 1.35 не показаны). При этом в качестве исходных сигналов могут использоваться в нужных сочетаниях сигналы с выходов той же микросхемы $DA2$ (точки «с» на выходах ПТНИ...ПТНIV).

Рассмотрим более подробно назначение и критерии выбора параметров остальных элементов предложенной схемы.

Резисторы $R1-1(..4)$ служат для увеличения динамического диапазона преобразователей ток-напряжение. Это достигается путём задания исходного (при отсутствии оптического сигнала) положительного напряжения на выходе ОУ, для этого регулируемое положительное напряжение с подвижного контакта резисторов $R1-1(..4)$ подаётся на неинвертирующий вход. Очевидно, что при наличии оптического сигнала выходное напряжение ОУ смещается в область отрицательных значений.

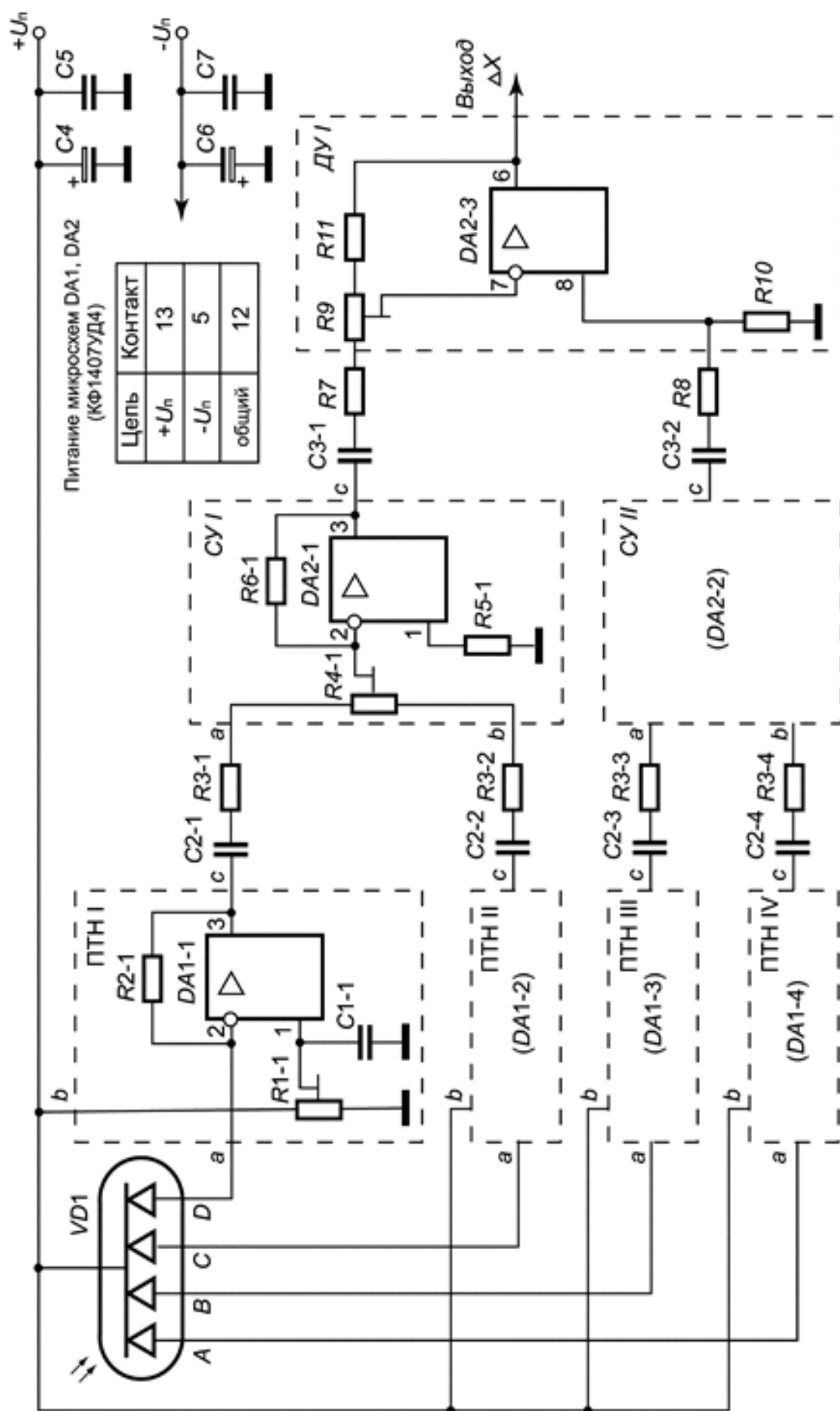


Рисунок 1.35 – Электрическая принципиальная схема измерения координаты ΔX

Таким образом удаётся использовать практически весь диапазон выходных напряжений ОУ от $U_{\max+}$ до $U_{\max-}$. Кроме того регулируемое положительное напряжение на подвижном контакте резисторов $R1-1(..4)$ позволяет компенсировать влияние темновых токов фотодиода и фототоков, обусловленных возможной фоновой засветкой, что также может способствовать уменьшению динамического диапазона фотоприёмного узла. Ёмкости конденсаторов $C1-1(..4)$ должны быть достаточными, чтобы для нижней граничной частоте в спектре полезного сигнала реактивное сопротивление конденсаторов были малы по сравнению с сопротивлением резисторов $R1-1(..4)$: $X_{C1} = 1/(2\pi f_n C1) \leq 0,1R1$, т.е.

$$C1 \geq 10/(2\pi f_n R1), \quad (1.46)$$

где f_n – нижняя граничная частота в спектре сигнала.

Примечание.

Заметим, что в измерительных оптико-электронных системах использование модулированного излучения позволяет избавиться от влияния так называемого «избыточного шума», проявляющегося в виде заметного дрейфа постоянной составляющей, а также позволяет ослабить влияние непрерывных фоновых засветок.

При модуляции оптического излучения импульсами прямоугольной формы f_n можно найти из условия

$$f_n \approx \sigma/(2\pi\tau_{\text{имп}}), \quad (1.47)$$

где σ – максимально допустимый относительный спад вершины импульса, возникающий при ограничении спектра сигнала в области низких частот, обычно принимают $\sigma \leq 0,1$; $\tau_{\text{имп}}$ – длительность излучаемых импульсов.

Разделительные конденсаторы $C2-1(..4)$ также как и $C3-1(2)$ необходимы для обеспечения «развязки» между функциональными узлами по постоянному току, что позволяет исключить влияние дрейфа постоянных составляющих выходных напряжений ОУ.

Резисторы $R3-1(..4)$ служат для ослабления взаимного влияния сигналов $U_A \dots U_D$, которые могут использоваться также в другой части схемы, решающей задачу измерения координаты ΔY . Рекомендуемая величина сопротивления резисторов $R2-1(..4)$ порядка 100 кОм. Резисторы $R4-1(2)$ используются при настройке аналоговых сумматоров (СУ I и СУ II). С их помощью выравнивают коэффициенты передачи суммируемых сигналов. Величина сопротивления этих резисторов обычно составляет 0,3 ... 0,5 от сопротивления $R3$. Коэффициент передачи сумматором каждого из входных сигналов определяется соотношением сопротивлений резисторов $R3, R4, R6$

$$K_{\Sigma} \approx R6/(R3 + 0,5R4). \quad (1.48)$$

Чтобы обеспечить достаточно высокую точность суммирования, не следует стремиться к получению большого коэффициента передачи. Рекомендуемые значения $K_{\Sigma} = 1 \dots 3$. Резисторы $R5-1(2)$ служат для повышения стабильности работы сумматоров при изменении температуры. Оптимальная величина сопротивлений этих резисторов определяется соотношением

$$R5 \approx \frac{0,5(R3 + 0,5R4)R6}{0,5(R3 + 0,5R4) + R6} \quad (1.49)$$

Дифференциальный усилитель ДУИ на ОУ D2-3 выполняет функции схемы вычитания сигналов $(U_A + U_B) - (U_C + U_D)$. Для точной настройки схемы вычитания используют переменный резистор R9, сопротивление которого должно составлять 0,3 ... 0,5 от сопротивления R7. Величина сопротивления резистора R8 должна быть примерно равна $R7 + 0,5R9$. Коэффициенты передачи, т.е. масштабные коэффициенты сравниваемых сигналов, определяются соотношениями

$$K_{(A+B)} = \frac{R11 + 0,5R9}{R7 + 0,5R9}, \quad K_{(C+D)} = \frac{R10}{R8} \quad (1.50)$$

Чтобы обеспечить условия стабильной работы схемы следует стремиться к тому, чтобы $R10 \approx R11 + 0,5R9$. При этом конкретное значение сопротивлений резисторов R7...R11 определяются с учётом требуемого усиления (1.12). Однако следует иметь в виду, что для ОУ КФ1407УД4 величины сопротивлений R10 и R11 не должны превышать единиц мегаом.

При выборе ёмкостей разделительных конденсаторов необходимо соблюдать условие

$$X_{C2} = 1/(2\pi f_n C2) \leq 0,1R3; \quad X_{C3} = 1/(2\pi f_n C3) \leq 0,1R7, \quad (1.51)$$

где f_n – нижняя граничная частота спектра сигнала, определяемая в соответствии с выражением (1.47).

Конденсаторы C4...C7 выполняют роль фильтров в цепях питания. Причём в приведённой схеме C4 и C6 – электролитические конденсаторы значительно большей ёмкости, чем конденсаторы C5 и C7. Керамические конденсаторы C5 и C7 в отличие от электролитических являются практически безиндуктивными и потому более эффективно подавляют высокочастотные помехи, в то время как электролитические – низкочастотные. Ёмкости этих конденсаторов выбирают максимально большими с учётом допустимых рабочих напряжений и ограничений на габаритные размеры. В данном примере рекомендуемые величины ёмкостей конденсаторов C4 и C6 могут составлять 10...100 мкФ, а конденсаторов C5 и C7 – 0.1...1 мкФ.

Вопросы для самопроверки:

1. Дайте определения операционного усилителя (ОУ).
2. Охарактеризуйте свойства идеального ОУ.
3. Перечислите основные параметры реального ОУ.
4. Приведите примеры основных типовых схем включения ОУ.
5. Каковы общие свойства различных схем включения ОУ с отрицательной обратной связью?

6. Поясните назначение резисторов в цепи обратной связи аналогового компаратора. Чем определяется выбор сопротивлений этих элементов?

7. Каковы основные свойства фотоприёмного узла на основе пары фотодиод – операционный усилитель?

8. Чем определяются ограничения, накладываемые на выбор параметров схемы фотоприёмного узла на основе пары фотодиод – операционный усилитель?

9. Чем определяются особенности работы, преимущества и недостатки аналоговых коммутаторов на биполярных транзисторах?

10. Каковы способы увеличения быстродействия ключей на биполярных транзисторах?

12. Чем определяются особенности работы, преимущества и недостатки аналоговых коммутаторов на полевых транзисторах?

13. Каковы причины и возможные методы для уменьшения эффекта сквозного прохождения сигнала в аналоговых коммутаторах на полевых транзисторах?

2 Базовые элементы и узлы обработки бинарных сигналов

2.1 Базовые логические элементы наиболее распространённых серий цифровых интегральных схем

Цифровые интегральные схемы (ЦИС), которые объединяет единое конструктивно-технологическое исполнение, образуют общую *серию*. В составе одной и той же серии обычно выделяют различные *подгруппы* и *виды*, а в рамках одного вида могут быть представлены ЦИС, различающиеся, например, числом выводов, нагрузочной способностью, быстродействием. Каждая отдельная серия ЦИС имеет свои характерные особенности, преимущества и недостатки. Всё это необходимо учитывать при разработке аппаратных средств электронного тракта ОЭС.

К числу наиболее распространённых серий относятся **КМОП, ТТЛ, ЭСЛ**.

КМОП – микросхемы на основе *комплементарных пар* полевых транзисторов на МОП-структурах. Термин «*комплементарных*» употребляется здесь в значении «согласованных», то есть пар, образованных на основе взаимодополняющих полевых транзисторах противоположного типа проводимости. Аббревиатура «МОП» образована от сочетания слов: *металл – окисел – полупроводник*. Поскольку окисел на поверхности полупроводника под металлической плёнкой играет роль диэлектрика, то в некоторых литературных источниках вместо аббревиатуры «МОП» используется «МДП» и, соответственно, обозначение данной серии микросхем – «КМДП».

Базовый логический элемент КМОП рассмотрим на примере инвертора (рис. 2.1а).

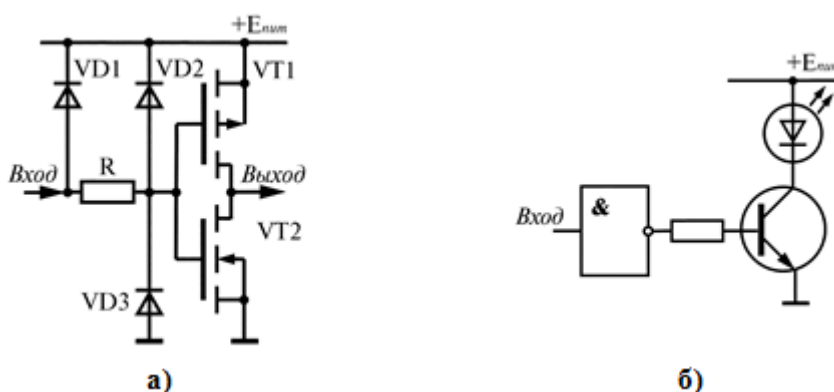


Рисунок 2.1 – Базовый логический элемент ЦИС серии КМОП (а); пример управления светодиодом от ЦИС серии КМОП (б)

Транзисторы VT1, VT2 имеют индуцированные каналы соответственно *p* и *n* типов проводимости. Подложки каждого из транзисторов соединены с их истоками, что предотвращает открывание *p-n*-переходов.

Затворы обоих транзисторов соединены, на них подаётся входной сигнал через резистор R. Диоды VD1 – VD3 шунтируют затворы транзисторов, предотвращая пробой диэлектрика от действия электростатического заряда. Выходной сигнал снимается с объединённых стоков транзисторов VT1, VT2. Транзистор VT1 называют нагрузочным, VT2 – управляющим.

Основное достоинство ЦИС на КМОП-структурах состоит в очень малой мощности, потребляемой ими от источника питания в статическом режиме (единицы или десятки нановатт), а, следовательно, и малой мощности, рассеиваемой на кристалле. Это позволяет создавать ЦИС, содержащие огромное число активных элементов. При этом не требуется применять меры для дополнительного охлаждения кристалла. Малое энергопотребление ЦИС на КМОП-структурах объясняется тем, что при любом значении выходного сигнала один из выходных транзисторов всегда полностью открыт, другой полностью заперт. Таким образом, сквозной ток может протекать через транзисторы только в переходном режиме, то есть в короткие промежутки времени их переключения. Для серий КМОП характерна также высокая эффективность использования напряжения источника питания: перепад выходного напряжения почти равен напряжению источника питания. Частотный диапазон – до десятков МГц.

Однако ЦИС серии КМОП в среднем обладают меньшей, чем ЦИС других серий нагрузочной способностью и несколько уступают им по быстродействию. При необходимости управления элементами, потребляющими токи в десятки и сотни мА, в качестве согласующих элементов обычно используют дополнительные буферные повторители – преобразователи уровня или транзисторы, как, например, это показано на рис. 2.1б.

Величину сопротивления резистора следует выбирать с учётом величины допустимого выходного тока ЦИС.

ТТЛ – микросхемы *транзисторно-транзисторной логики* реализуются на биполярных транзисторах, причём один из них является многоэмиттерным. На рис. 2.2а показана внутренняя структура элемента Шеффера (элемент И-НЕ), который является базовым в сериях ТТЛ.

Многоэмиттерный транзистор (МЭТ) представляет собой совокупность нескольких транзисторных структур, имеющих общий коллектор и общую базу. Взаимодействие между отдельными транзисторами, образующими структуру МЭТ возможно только за счёт движения основных носителей. Каждый эмиттер МЭТ используется как отдельный вход. Количество входов может быть увеличено, но обычно не превышает восьми. Увеличение количества входов расширяет логические возможности элемента, но снижает его динамические параметры.

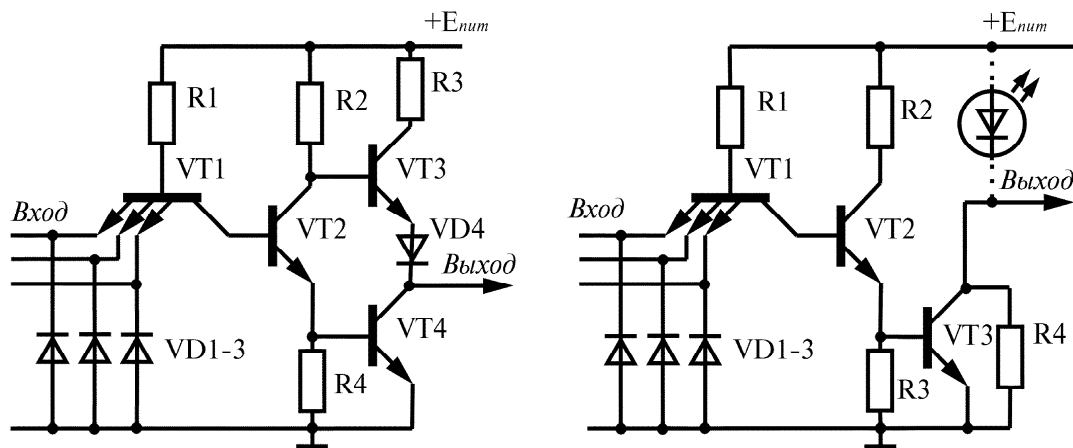


Рисунок 2.2 – Структура базового элемента серий ТТЛ с парафазным выходным каскадом (а), с открытым коллектором (б)

Первая часть – входная, реализующая логическую функцию И, содержит резистор и МЭТ VT1. Вторая – выходная, реализующая функцию НЕ, содержит сложный инвертор на транзисторах VT2 – VT4. VT2, R2 и R4 образуют фазораспределяющий каскад, предназначенный для противофазного переключения транзисторов VT3, VT4, выполняющих роль выходного усилителя. Частотный диапазон элементов достигает нескольких десятков МГц и зависит от конкретной серии ТТЛ.

Главным достоинством ТТЛ, является способность работать на большую ёмкостную нагрузку при относительно высоких скоростях переключения. Это объясняется тем, что заряд и разряд ёмкости нагрузки происходит через низкоомную выходную цепь. Так, например, если напряжение на выходе изменяется с высокого уровня на низкий, транзистор VT3 закрывается, а VT4 открывается (диод VD4 служит для обеспечения условий более надёжного запираения VT3). При этом ток коллектора VT4 обеспечивает быстрый разряд входной ёмкости нагрузки. При обратном изменении выходного сигнала, когда транзистор VT4 закрывается, открывается VT3, и ток эмиттера VT3 обеспечивает быстрый заряд ёмкости нагрузки. Входные диоды VD1-3 используются для ограничения отрицательных выбросов помех, образующихся при распространении в линиях связи между ЦИС на печатной плате из-за отражений на концах несогласованных линий.

В целом ЦИС серий ТТЛ характеризуются большей нагрузочной способностью, чем ЦИС серий КМОП. На рис. 2.2б показана схема элемента ТТЛ с открытым коллектором, то есть без внутренней нагрузки в цепи коллектора выходного транзистора. В открытую цепь коллектора VT3 может быть непосредственно включена, например, обмотка реле или светодиод, как это показано на рис. 2.2б.

Однако энергопотребление ЦИС серий ТТЛ в среднем значительно больше энергопотребления серий КМОП, оно измеряется единицами и десятками мВт.

При размещении ЦИС серий ТТЛ на печатной плате необходимо уделять серьёзное внимание вопросам фильтрации помех, поскольку в моменты переключения большого числа активных элементов ТТЛ в общих шинах цепей электропитания могут возникать короткие (длительностью в десятки нс), но достаточно большие (до единиц А) импульсные токи, способные нарушить нормальную работу аппаратных средств.

Базовый элемент серий ЭСЛ – эмиттерно-связанной логики показан на рис. 2.3. Он состоит из трёх частей: дифференциального усилителя, источника опорного напряжения и выходных эмиттерных повторителей.

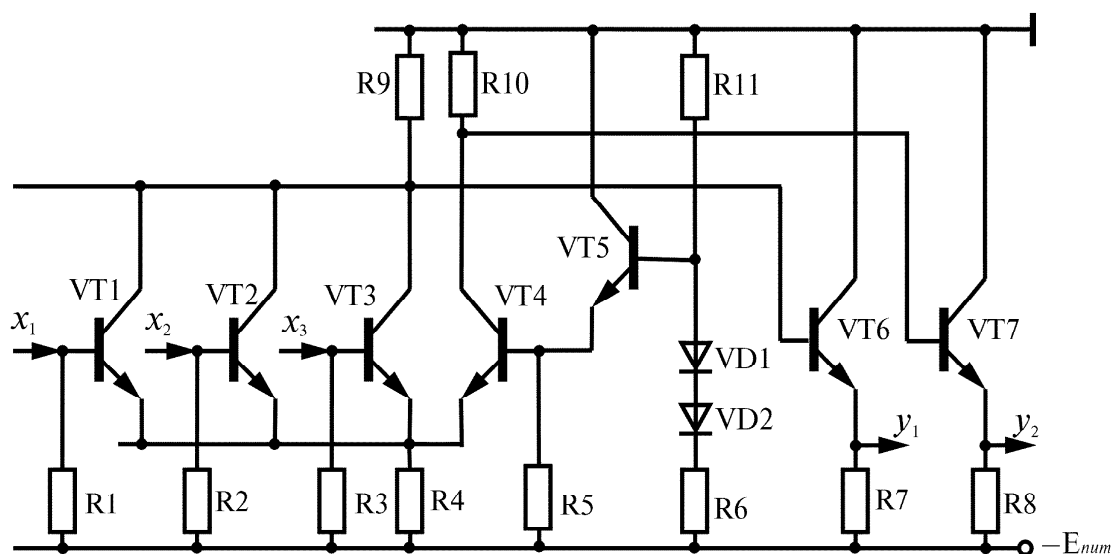


Рисунок 2.3 – Структура базового элемента серий ЭСЛ

Дифференциальный усилитель в виде токового переключателя, содержит две ветви, работающие в ключевом режиме. Первую ветвь образуют транзисторы VT1 – VT3, вторую – VT4. Обе ветви связаны через общую эмиттерную нагрузку R4. Источник опорного напряжения реализован на транзисторе VT5 и диодах VD1, VD2. Выходные эмиттерные повторители – на транзисторах VT6, VT7.

Базовый элемент, схема которого показана на рис. 2.3, реализует логические функции ИЛИ, ИЛИ-НЕ для случая *положительной логики* (прямое кодирование: «1» кодируется напряжением высокого уровня, «0» – напряжением низкого уровня). Тот же самый элемент для случая отрицательной логики (обратное кодирование сигналов «1» и «0») реализует логические функции И, И-НЕ. Конкретное значение функции (с инверсией или без инверсии) зависит от выбора выхода: y_1 – инверсный выход, y_2 – прямой выход.

Предположим, что на всех входах x_1 , x_2 , x_3 действуют напряжения низкого уровня. В этом случае транзисторы VT1, VT2, VT3 закрываются, а VT4 открывается, так как на базу VT4 воздействует опорное напряжение смещения с эмиттера VT5. Опорное напряжение выбирается средним

между уровнями напряжений логического 0 и логической 1. Поскольку через резистор R9 протекает значительно меньший ток (только базовый ток VT6), чем через R10 (коллекторный ток VT4 + базовый ток VT7), то на выходе y_1 устанавливается более высокое напряжение (логическая «1»), а на выходе y_2 – более низкое (логический «0»).

Если на каком-либо из входов, например, x_1 действует напряжение высокого уровня, то транзистор VT1 открывается, и ток проходит через левую ветвь. Транзистор VT4 закрывается, так как ток эмиттера VT1 создаёт на резисторе R4 такое падение напряжения, что потенциал на эмиттере VT4 становится выше, чем на базе. Очевидно, что при этом выходные напряжения y_1 и y_2 изменятся на противоположные.

Главное достоинство ЦИС серий ЭСЛ – очень высокое быстродействие. Рабочая частота элементов ЭСЛ может достигать единиц ГГц. Наличие резисторов (R4, R7, R8) в эмиттерных цепях приводит к действию отрицательных обратных связей и препятствует тому, чтобы при открывании транзисторы входили в режим насыщения. По этой причине рабочие точки на вольт-амперных характеристиках транзисторов всегда находятся на активных участках, соответствующих большим коэффициентам усиления, что и позволяет достичь очень высокой скорости переключения.

Однако элементы ЭСЛ обладают двумя серьёзными недостатками.

Во-первых, это значительно более высокое энергопотребление, а, следовательно, и большая мощность, рассеиваемая на кристалле. Это затрудняет задачу создания БИС с большим числом элементов. При использовании аппаратных средств на базе элементов ЭСЛ часто приходится прибегать к их принудительному охлаждению. Во-вторых, элементы ЭСЛ характеризуются довольно низкой помехоустойчивостью. Это связано с тем, что различие напряжений, соответствующих значениям альтернативных сигналов «1» и «0» для ЦИС большинства серий ЭСЛ не превышает 0,7 В. Так например, у микросхем серий 100, K500 и 700 значению логической «1» соответствует напряжение на выходе равное минус 0,9 В, а значению логического «0» – минус 1,6 В при использовании источника питания с напряжением – 5 В. По причине низкой помехоустойчивости все аппаратные средства, содержащие элементы ЭСЛ, должны проектироваться с особой тщательностью с учётом особых технических условий применения этих ЦИС. На печатных платах обязательно должны предусматриваться специальные фильтры, обеспечивающие максимальное подавление взаимных помех.

Следует заметить, что использование элементов ЭСЛ в составе отдельных функциональных узлов (например, задающие генераторы, младшие разряды высокочастотных счётчиков, быстродействующие пороговые устройства) может быть необходимым, но в остальных узлах

следует, по возможности, применять ЦИС других серий. Согласование микросхем ЭСЛ с микросхемами других серий осуществляется с помощью специальных логических повторителей – преобразователей уровней входных и выходных сигналов.

В настоящем разделе мы ограничились лишь кратким рассмотрением базовых элементов наиболее распространённых серий цифровых интегральных схем. Эти сведения необходимы разработчику для правильного, обоснованного выбора элементной базы аппаратных средств АТСН. В специальной литературе (см. например [3, 4, 5]) можно найти более подробное изложение вопросов, связанных с особенностями работы элементов КМОП, ТТЛ и ЭСЛ серий.

2.2 Виды технико-экономических и эксплуатационных параметров, определяющих выбор элементной базы

При создании ОЭС разработчику, неизбежно приходится решать задачу оптимального выбора электронных компонентов – элементной базы аппаратных средств. Информация об электронных компонентах может содержаться в официальных справочных изданиях, в авторских монографиях, в журнальных статьях, на компакт-дисках. Сведения о самых последних достижениях в области микроэлектроники легче всего получить с помощью всемирной компьютерной сети *Internet*. Рекомендации по поиску электронных компонентов в сети *Internet* даны, например в [8, 9]. Но независимо от способа получения информации разработчику следует отдавать предпочтение первичным источникам: документации фирм производителей и официальным справочным изданиям, где содержатся наиболее полные и точные сведения.

Полные справочные данные об электронных компонентах охватывают широкий круг вопросов, касающихся функционального назначения, эксплуатационных параметров и экономических показателей. Ни одну из этих составляющих не следует считать второстепенной. Ниже приводятся примеры параметров ЦИС, которые сгруппированы по различным видам.

1. Функциональная схема, назначение и номера выводов.
2. Основные технические данные:
 - – номинальное напряжение источника питания;
 - – ток, потребляемый микросхемой (иногда отдельно указываются значения тока потребления при различных альтернативных значениях выходного сигнала);
 - – номинальное значение входного тока при воздействии сигнала низкого уровня;
 - – номинальное значение входного тока при воздействии сигнала высокого уровня;

- – номинальное значение выходного напряжения низкого уровня;
 - – номинальное значение выходного напряжения высокого уровня;
 - – время задержки распространения сигнала при включении;
 - – время задержки распространения сигнала при выключении.
3. Предельно-допустимые значения:
- – максимальное напряжение источника питания;
 - – минимальное напряжение источника питания;
 - – максимальное значение входного напряжения низкого уровня;
 - – минимальное значение входного напряжения высокого уровня;
 - – максимальный выходной ток низкого уровня;
 - – допустимый уровень внешних воздействий (диапазон частот и амплитуда вибраций, допустимые пиковые ускорения при ударе и др.);
 - – диапазон рабочих температур;
 - – показатели надёжности (среднее число часов безотказной работы);
 - – тип корпуса;
 - – габаритные размеры и вес;
 - – срок хранения и др.
4. Экономические показатели: цена изделий в зависимости от варианта исполнения.

Примечание.

Здесь следует заметить, что один и тот же вид ЦИС может выпускаться в коммерческом, промышленном и специальном (военном) вариантах исполнения. Цена изделия, выполненного в коммерческом варианте, может быть в несколько раз ниже, чем в промышленном или в специальном. Хотя внешне такие изделия могут совсем и не отличаться друг от друга, основное их отличие может заключаться в различном диапазоне рабочих температур. Так например, изделие (ЦИС) может эксплуатироваться в диапазоне температур $-10^{\circ}\text{C} \dots +60^{\circ}\text{C}$ в случае коммерческого варианта исполнения, или в диапазоне $-40^{\circ}\text{C} \dots +125^{\circ}\text{C}$ – для промышленного).

Ниже даётся краткий обзор различных видов электронных компонентов цифровой логики, различающихся по функциональному назначению.

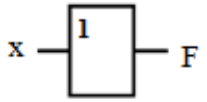
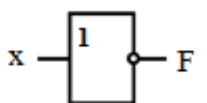
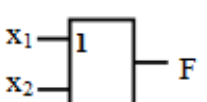


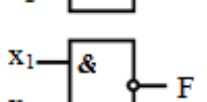

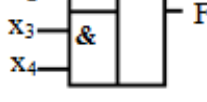
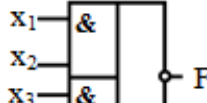
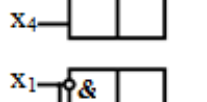
2.3 Комбинационные логические схемы

Комбинационной называется такая логическая схема, функционирование которой может быть однозначно описано системой булевых функций. Выходные сигналы комбинационной схемы однозначно определяются значениями входных сигналов, действующих в данный момент времени и не зависят от значений сигналов в предыдущие моменты времени.

Комбинационная схема, реализующая одну булеву функцию, называется **логическим элементом**.

В таблице 2.1 приведены логические элементы, используемые самостоятельно или в составе более сложных комбинационных схем. Некоторые из них поясним дополнительно.

Таблица 2.1 – Логические элементы

Обозначение	Функция	Обозначение
	$F = x$	Повторитель
	$F = \bar{x}$	Инвертор («НЕ»)
	$F = x_1 \vee x_2$	«ИЛИ»
	$F = x_1 \& x_2$	«И»
	$F = \overline{x_1 \vee x_2}$	«ИЛИ-НЕ» (элемент Пирса)
	$F = \overline{x_1 \& x_2}$	«И-НЕ» (элемент Шеффера)
	$F = x_1x_2 \vee x_3x_4$	«И-ИЛИ»
	$F = \overline{x_1x_2 \vee x_3x_4}$	«ИЛИ-ИЛИ-НЕ»
	$F = \bar{x}_1x_2 \vee x_1\bar{x}_2$	ИСКЛЮЧАЮЩЕЕ «ИЛИ»
	$F = \bar{x}_1\bar{x}_2 \vee x_1x_1$	ИСКЛЮЧАЮЩЕЕ «ИЛИ-НЕ»

Наиболее простым представителем логических элементов является *повторитель*. Этот элемент не выполняет никакого функционального преобразования входного сигнала, а лишь повторяет его на выходе. Однако применение повторителей иногда вполне оправдано.

Повторители могут использоваться, например, для развязки между отдельными цепями, они могут служить преобразователями уровня сигнала при сопряжении ЦИС различных серий. В некоторых случаях повторители применяют в качестве усилителей мощности выходных сигналов для повышения нагрузочной способности других элементов схемы. Кроме того, их иногда используют в качестве элементов задержки при необходимости согласования во времени моментов появления различных сигналов.

Заметим, что элемент «И» фактически реализует функцию умножения одноразрядных булевых переменных, поэтому при записи алгебраических выражений вместо знака «&» иногда используют точку (или знак может отсутствовать вовсе), как это делается при записи произведений. Логическая операция «Исключающее ИЛИ» соответствует операции сложения двух одноразрядных булевых переменных (правда с потерей сигнала переноса в более старший разряд).

Четыре последних элемента в таблице 2.1 являются более сложными, они могут быть созданы на основе последовательного соединения простых логических элементов: «И», «ИЛИ», «НЕ», «И-НЕ», «ИЛИ-НЕ». На рис. 2.4 приведён пример реализации элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ» на основе элементов «И», «ИЛИ, НЕ».

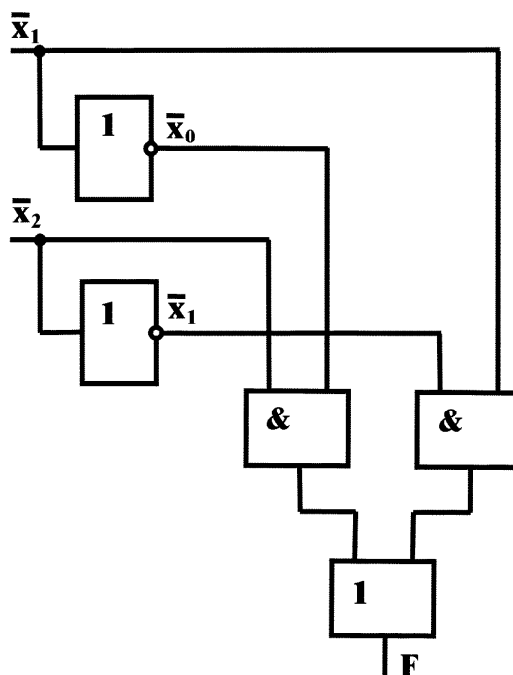


Рисунок 2.4 – Пример синтеза более сложного логического элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ» на основе простых логических элементов «И», «ИЛИ, НЕ»

Процесс создания более сложных комбинационных схем на базе логических элементов называется **синтезом**.

Анализ комбинационных схем состоит в определении выходных булевых функций путём последовательной записи алгебраических выражений, реализуемых соответствующими логическими элементами.

Рассмотрим основные виды комбинационных схем, которые наиболее часто используются в практике проектирования аппаратных средств АТСН.

Дешифратор – комбинационная схема, содержащая n входов и 2^n выходов и выполняющая преобразование n -разрядного позиционного кода в 2^n -разрядный унитарный (однопозиционный) код.

Унитарным двоичным кодом называется код, содержащий только одну единицу в одном из разрядов.

На рис. 2.5 приведено функциональное обозначение дешифратора, реализующего преобразование трехразрядного позиционного двоичного кода X в восьмиразрядный унитарный двоичный код Y .

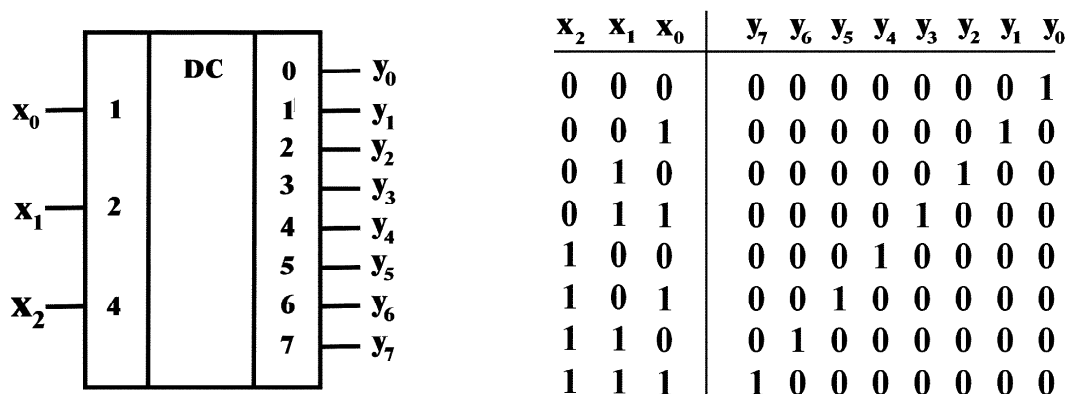


Рисунок 2.5 – Функциональное обозначение дешифратора (а), таблица соответствия трехразрядного позиционного и восьмиразрядного унитарного двоичных кодов (б)

Шифратор – комбинационная схема, предназначенная для преобразования 2^n -разрядного унитарного двоичного кода в n -разрядный позиционный двоичный код.

Шифратор реализует по отношению к дешифратору обратное преобразование. Функциональное обозначение шифратора приведено на рис. 2.6. Если входы шифратора обозначить $y_0 \dots y_7$, а выходы $x_0 \dots x_2$ (как это и сделано на рис. 2.6), то функционирование шифратора можно также описать таблицей соответствия, приведённой на рис. 2.5.

Преобразователь кода – комбинационная схема, предназначенная в общем случае для перевода m -разрядного кода $X = x_{m-1} x_{m-2} \dots x_0$ в n -разрядный код $Y = y_{n-1} y_{n-2} \dots y_0$.

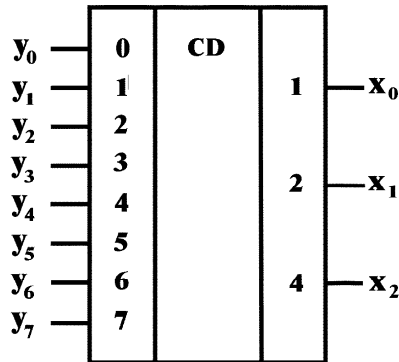


Рисунок 2.6– Функциональное обозначение шифратора

Существует большое число разнообразных преобразователей кода, например, преобразователи, осуществляющие перевод чисел из одной системы счисления в другую, выполняющие преобразование прямого кода в дополнительный или из дополнительного в прямой. Некоторые из них решают задачу преобразования обычного позиционного двоичного кода в специальный код, обеспечивающий помехоустойчивую передачу данных по зашумлённым линиям связи (код Хэмминга). Булевы функции преобразователя кода, как и булевы функции шифратора или дешифратора, определяются по таблицам соответствия m -разрядного кода X и n -разрядного кода Y .

Легко показать (предлагаем читателю сделать это самостоятельно), что в частном случае, при $m = n$, любой преобразователь кода можно реализовать на основе одного дешифратора и одного шифратора, выполнив соответствующие соединения между выходами первого и входами второго. При этом дешифратор сначала преобразует m -разрядный позиционный двоичный код X в 2^m -разрядный унитарный двоичный код, а затем шифратор осуществляет преобразование 2^m -разрядного унитарного двоичного кода в m -разрядный позиционный двоичный код Y .

Мультиплексор – комбинационная схема, выполняющая операцию передачи сигнала с одного из своих входов на один выход.

На рис. 2.7 представлено функциональное обозначение мультиплексора, осуществляющего передачу сигнала с одного из четырёх информационных входов $D_0 \dots D_3$ на выход F . Выбор информационного входа осуществляется путём задания адреса $A = 2a_1 + a_0$ на адресных входах a_0 и a_1 .

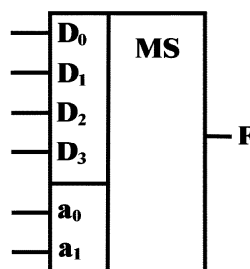


Рисунок 2.7– Функциональное обозначение мультиплексора

Демультимплексор – комбинационная схема, реализующая операцию передачи сигнала с одного входа на один из нескольких выходов.

Выбор выхода, на который транслируется сигнал с информационного входа, обеспечивается заданием кода на адресных входах. Нетрудно показать, что функции демультимплексора может выполнять дешифратор (рис. 2.5), если, например, входы x_0 , x_1 дешифратора использовать в качестве адресных входов демультимплексора, а вход x_2 – в качестве информационного входа. Сигнал со входа x_2 , будет транслироваться на один из выходов $y_4 \dots y_1$ в прямом коде и одновременно на один из выходов $y_0 \dots y_3$ – в инверсном. Выбор входов определяется значением переменных x_0, x_1 .

Компаратор (схема сравнения) – комбинационная схема, предназначенная для формирования одного из трёх условий $X = Y$, $X > Y$, $X < Y$, где X и Y – числа, представленные позиционным двоичным кодом с одинаковым числом разрядов.

Очевидно, что $X = Y$, когда попарно равны все разряды этих чисел. Факт равенства разрядов x_i , и y_i ($i = 1, \dots, n$) устанавливается посредством реализации достаточно простой логической операции $F_i = x_i y_i \vee \bar{x}_i \bar{y}_i$. Однако обеспечение условий формирования неравенств $X > Y$, $X < Y$ связано с формированием значительно более сложных логических функций.

На рис. 2.8 приведено функциональное обозначение компаратора, предназначенного для сравнения двух четырёхразрядных чисел (операндов). Разряды x_3, x_2, x_1, x_0 первого операнда X подаются соответственно на входы A_3, A_2, A_1, A_0 , а разряды y_3, y_2, y_1, y_0 второго операнда Y – на входы B_3, B_2, B_1, B_0 . В зависимости от результата выполнения операции сравнения сигнал появляется на одном из выходов $A > B$, $A = B$, $A < B$.

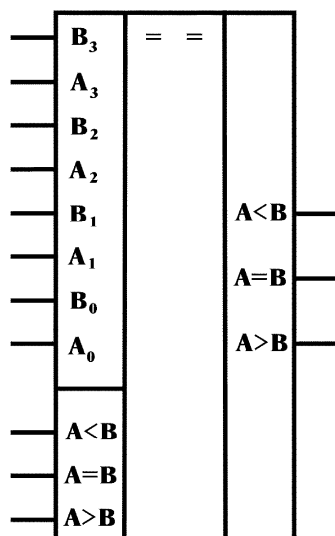


Рисунок 2.8 – Функциональное обозначение компаратора

Дополнительные входы $A > B$, $A = B$, $A < B$ могут использоваться разработчиком аппаратных средств при построении компараторов повышенной разрядности, путём соответствующих соединений входных и выходных сигналов нескольких четырёхразрядных схем.

Полусумматор и сумматор – комбинационные схемы, предназначенные для выполнения операции сложения (суммирования) чисел, представленных в двоичной позиционной системе счисления.

Одноразрядный полусумматор (рис. 2.9а) имеет два входа и два выхода. Два входа используются для слагаемых x_i , y_i . С одного из выходов снимается сигнал суммы s_i , с другого – сигнал переноса p_i , в последующий, более старший разряд. (Пример использования одноразрядных сумматоров при построении модуля предпроцессорной обработки сигнала – многоканального бинарного накопителя импульсных сигналов даётся в разделе 4).

Одноразрядный сумматор (рис. 2.9б) в отличие от полусумматора имеет три входа и два выхода. Два входа используются для слагаемых x_i , y_i , третий вход – для переноса p_{i-1} предыдущего (младшего) разряда.

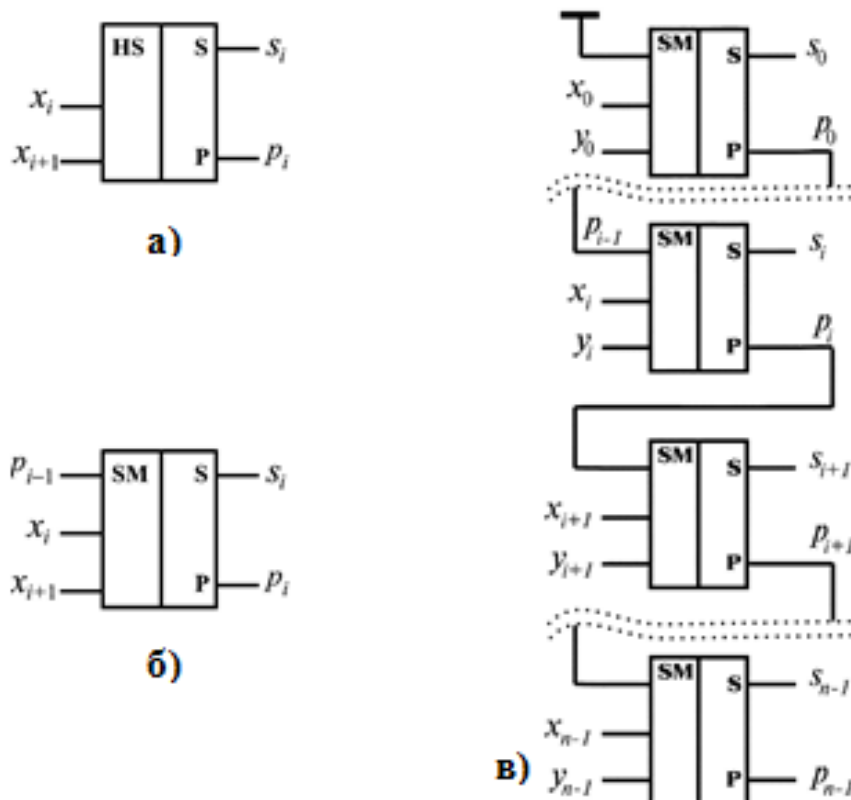


Рисунок 2.9 – Функциональные обозначения одноразрядного полусумматора (а), одноразрядного сумматора (б) и многоразрядного сумматора с последовательным переносом Булевы функции для сигналов суммы и переноса имеют следующий вид

$$s_i = \bar{x}_i \bar{y}_i p_{i-1} \vee \bar{x}_i y_i \bar{p}_{i-1} \vee x_i \bar{y}_i \bar{p}_{i-1} \vee x_i y_i p_{i-1},$$

$$p_i = \bar{x}_i y_i p_{i-1} \vee x_i \bar{y}_i p_{i-1} \vee x_i y_i \bar{p}_{i-1} \vee x_i y_i p_{i-1}. \quad (2.1)$$

На основе одноразрядных сумматоров может строиться многоразрядный параллельный сумматор с последовательным переносом (рис. 2.9в). Число одноразрядных сумматоров в параллельном сумматоре равно числу разрядов слагаемых X и Y . Суммирование осуществляется, начиная с младших разрядов чисел X и Y . Значения цифр в каждом двоичном разряде суммируются между собой и с переносом из предыдущего разряда. Если сумма превышает 1, то возникает перенос в следующий разряд.

Недостатком такого многоразрядного параллельного сумматора с последовательным переносом является задержка распространения сигнала переноса от младшего разряда p_0 на выходы n -го сумматора (s_{n-1}, p_{n-1}). Уменьшение времени распространения переноса при построении схемы многоразрядного сумматора возможно, если в его структуре использовать специальную *схему ускоренного переноса*.

Принцип ускоренного переноса заключается в следующем.

Для каждого разряда слагаемых X и Y определяются два признака: *признак возникновения переноса* $g_i = x_i \cdot y_i$ и *признак распространения переноса* $h_i = x_i \vee y_i$. При $x_i = y_i = 1$ в i -том разряде формируется перенос p_i в следующий разряд независимо от значения функций s и p в предыдущих разрядах. Если же хотя бы одно из слагаемых x_i или y_i равно 1, то признак распространения переноса h_i равен 1; это означает, что перенос в следующий разряд произойдет при наличии переноса из предыдущего разряда. Отсюда следует, что функции переноса p_i могут формироваться параллельно посредством реализации выражений вида:

$$\begin{aligned} g_i &= h_i \cdot h_{i-1} \cdots h_2 \cdot h_1 \cdot h_0, \\ p_i &= g_i \vee h_i \cdot g_{i-1} \vee h_i \cdot h_{i-1} \cdot g_{i-2} \vee \dots \vee h_i \cdot h_{i-1} \cdots h_2 \cdot h_1 \cdot g_0. \end{aligned} \quad (2.2)$$

Ниже дано описание специальных ЦИС, реализующих ускоренный перенос при построении многоразрядных сумматоров и арифметико-логических устройств.

Арифметико-логическое устройство (АЛУ) – комбинационная схема, предназначенная для выполнения арифметических и логических операций над данными.

Для примера рассмотрим четырёхразрядное АЛУ, функциональное обозначение которого показано на рис. 2.10.

Вид операции, выполняемой АЛУ, определяется пятиразрядным кодом $MS_3S_2S_1S_0$. АЛУ может выполнять 16 логических и 16 арифметических (точнее арифметико-логических) операций над четырехразрядными словами (операндами) A и B . В частном случае операция выполняется над одним из операндов. Значение сигнала на входе M определяет режим работы АЛУ, то есть его «настройку» на выполнение либо чисто логических либо арифметико-логических операций.

- $A_0 \dots A_3$ входы четырёх разрядов первого слова данных A ;
- $B_0 \dots B_3$ входы четырёх разрядов второго слова данных B ;
- C_0 вход сигнала переноса в АЛУ;
- M вход управления режимом работы;
- $S_0 \dots S_3$ входы задания выполняемой операции;
- $F_0 \dots F_3$ выходы результата выполняемой операции;
- C_4 выход переноса из АЛУ (пятый разряд результата);
- P выход распространения переноса АЛУ;
- G выход генерации (образования) переноса АЛУ;
- $A = B$ выход паритета (равенства) A и B

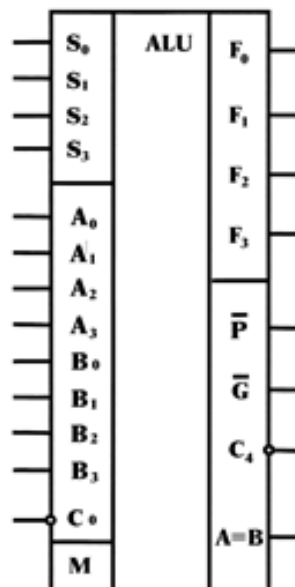


Рисунок 2.10 – Функциональное обозначение и назначение выводов АЛУ

Выходы P и G используются для Риорганизации ускоренного переноса при построении многоразрядных АЛУ с помощью специальных комбинационных схем ускоренного переноса (см. ниже). Значения P и G в соответствии с (3.2) определяются следующим образом.

$$\begin{aligned}
 P &= h_3 \cdot h_2 \cdot h_1 \cdot h_0, \\
 G &= g_3 \vee h_3 \cdot g_2 \vee h_3 \cdot h_2 \cdot g_1 \vee h_3 \cdot h_2 \cdot h_1 \cdot g_0
 \end{aligned}
 \tag{2.3}$$

При равенстве операндов A и B на выходе $A=B$ возникает сигнал высокого уровня (логическая «1» – при положительной логике).

В таблице 3.1 приводятся операции, выполняемые АЛУ в зависимости от управляющего кода.

При необходимости выполнения арифметических операций над данными большей разрядности можно использовать несколько четырёх-разрядных АЛУ, соединив последовательно выходы переноса АЛУ младших разрядов к входам переноса АЛУ более старших разрядов. При этом время выполнения операций увеличивается за счет задержки распространения сигнала переноса по последовательной цепи с выхода АЛУ младших разрядов до выхода АЛУ старших разрядов. Суммарное время задержки составляет $t = k \cdot t$, где t - задержка распространения сигнала переноса в одном АЛУ, k – число используемых АЛУ (например, при обработке 16-ти разрядных данных $k = 4$).

Ниже рассматривается комбинационная схема, специально предназначенная для реализации ускоренного переноса при наращивании разрядности сумматоров или АЛУ.

Таблица 2.4 – Операции, выполняемые АЛУ в зависимости от управляющего пятиразрядного кода $MS_3S_2S_1S_0$

Управляющий код $S_3 S_2 S_1 S_0$	$M = 1$	$M = 0$	
	Логические операции	Арифметико-логические операции	
		$C_0 = 1$	$C_0 = 0$
0 0 0 0	\bar{A}	A	A+1
0 0 0 1	$\bar{A} \vee \bar{B}$	$A \vee B$	$(A \vee B)+1$
0 0 1 0	\overline{AB}	$A \vee \bar{B}$	$(A \vee \bar{B})+1$
0 0 1 1	0	-1	0
0 1 0 0	$\bar{A}B$	$A + \bar{A}B$	$A + \bar{A}B + 1$
0 1 0 1	\bar{B}	$(A \vee B) + AB$	$(A \vee B) + AB + 1$
0 1 1 0	$A \oplus B$	$A - B - 1$	$A - B$
0 1 1 1	$A\bar{B}$	$A\bar{B} - 1$	$A\bar{B}$
1 0 0 0	$\bar{A} \vee B$	$A + AB$	$A + AB + 1$
1 0 0 1	$\overline{A \oplus B}$	$A + B$	$A + B + 1$
1 0 1 0	B	$(A \vee \bar{B}) + AB$	$(A \vee \bar{B}) + AB + 1$
1 0 1 1	AB	$AB - 1$	AB
1 1 0 0	1	$A + A^*$	$A + A^* + 1$
1 1 0 1	$A \vee \bar{B}$	$(A \vee B) + A$	$(A \vee B) + A + 1$
1 1 1 0	$A \vee B$	$(A \vee \bar{B}) + A$	$(A \vee \bar{B}) + A + 1$
1 1 1 1	A	$A - 1$	A

Схема ускоренного переноса – комбинационная схема, предназначенная для формирования параллельного переноса при построении многоразрядных сумматоров и АЛУ на нескольких ЦИС.

При этом время выполнения операций может быть уменьшено примерно до t . Функциональное обозначение схемы ускоренного переноса показано на рис. 2.11а.

Назначение выводов схемы ускоренного переноса приводится ниже.

C_0	вход переноса
$P_0 \dots P_3$	входы распространения переноса
$G_0 \dots G_3$	входы генерации переноса
P	выход распространения переноса
G	выход генерации переноса
$F_1 \dots F_3$	выходы переноса

Способ подключения четырех АЛУ к схеме ускоренного переноса при наращивании разрядности показан на рис. 2.11б (схемы АЛУ показаны упрощенно). При необходимости дальнейшего наращивания разрядности могут быть использованы ещё пять таких микросхем. При этом выходы \bar{P} , \bar{G} первой схемы ускоренного переноса подключаются к соответствующим входам \bar{P}_0 , \bar{G}_0 второй аналогичной схемы.

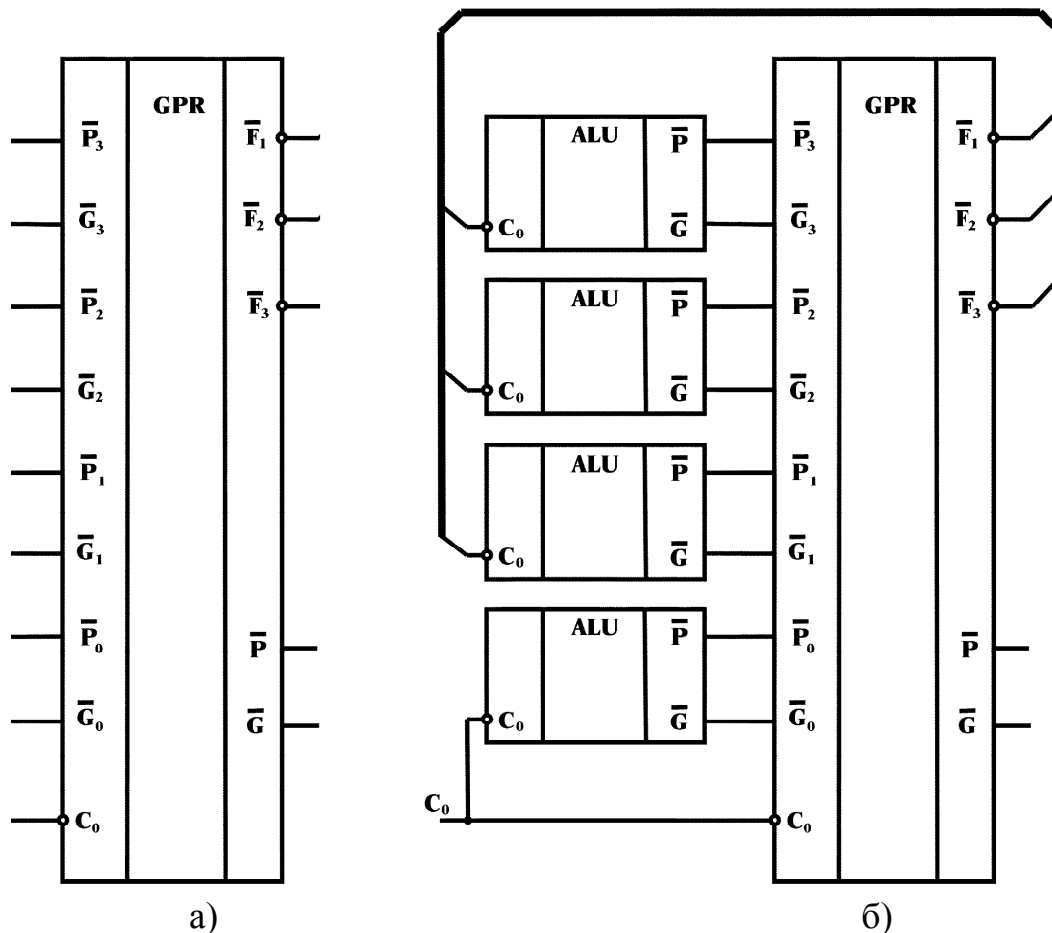


Рисунок 2.11 – Схема ускоренного переноса (а); подключения АЛУ к схеме ускоренного переноса (б)

2.4 Последовательные логические схемы

Последовательными называют логические схемы, выходные сигналы которых зависят не только от текущих значений входных сигналов, но и от их значений в прошлом.

К числу наиболее распространённых последовательных схем, которые используются, в частности, в составе аппаратных средств ОЭС, относятся *триггеры*, а также реализуемые на их основе *регистры* и *счётчики*.

Триггер – последовательная схема с двумя устойчивыми состояниями, обозначаемыми «0» и «1».

У триггера имеется по крайней мере один выход, представляющий его логическое состояние. Если на выходе триггера логическая «1», то считается, что триггер установлен. В противном случае считается, что триггер сброшен. Состояние триггера может быть представлено в парафазном коде, то есть посредством сигналов на двух выходах Q и \bar{Q} . Выход Q называется прямым, а выход \bar{Q} – инверсным. В состоянии триггера 0 сигнал

на выходе Q представлен низким уровнем напряжения, а на выходе \bar{Q} – высоким. Триггер имеет несколько входов, сигналы на которых вместе с текущим состоянием триггера определяют его следующее состояние. В зависимости от воздействия на состояние триггера входы обозначают:

R – вход установки триггера в «0»;

S – вход установки триггера в «1»;

T – счётный вход, осуществляющий переключение триггера в противоположное состояние;

J – вход установки триггера в «1» или в противоположное состояние;

K – вход установки триггера в «0» или в противоположное состояние;

D – вход установки триггера в состояние, соответствующее значению сигнала на этом входе.

В зависимости от набора входов триггер называется: RS-триггером; T-триггером; JK-триггером; D-триггером.

Если триггер имеет синхронизирующий вход C , предназначенный для разрешения переключения (изменения состояния) триггера в момент поступления синхросигнала, то он называется синхронным (синхронизируемым). Если триггер не имеет синхронизирующего входа и переключается в момент изменения сигналов на входах R , S , T , J , K , D , то он называется асинхронным (несинхронизируемым).

Асинхронный RS-триггер. На рис. 2.12 показаны функциональное обозначение асинхронного RS-триггера и правила его функционирования.

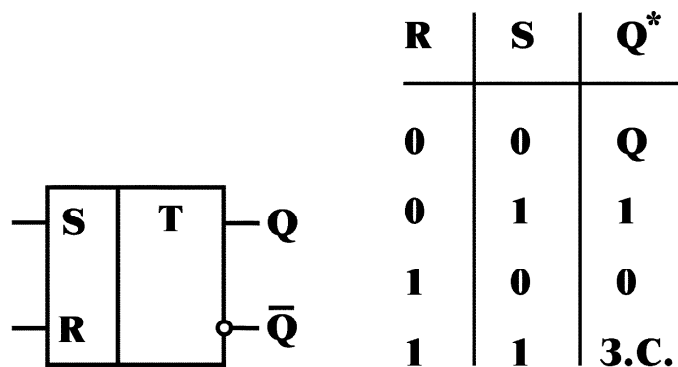


Рисунок 2.12 – Функциональное обозначение асинхронного RS-триггера и правила его функционирования (Q – текущее состояние; Q^* – состояние, в которое переходит триггер; З.С. – запрещённое состояние)

Асинхронный RS-триггер по существу является базовым компонентом более сложных видов триггеров и может быть реализован на основе простейших логических элементов ИЛИ-НЕ, И-НЕ (рис. 2.13).

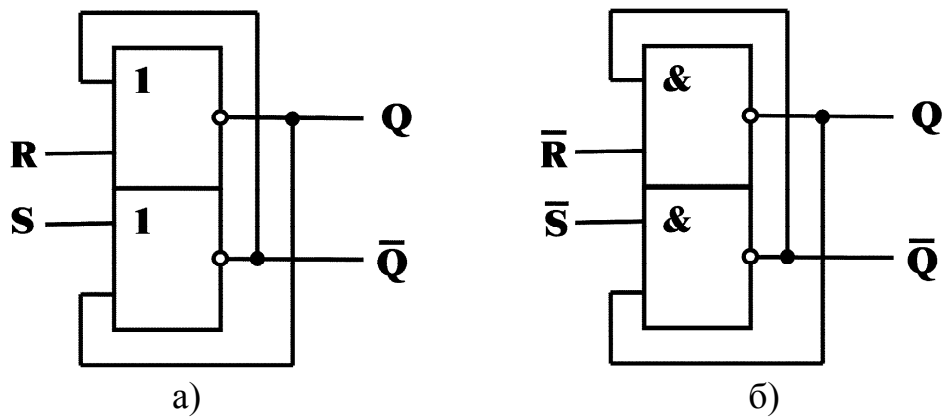


Рисунок 2.13 – Реализация асинхронного RS-триггера на логических элементах ИЛИ-НЕ (а), И-НЕ (б)

Рассмотрим работу RS-триггера, представленного на рис. 2.13а.

1. На входы R и S подаются нулевые сигналы. В этом случае триггер сохраняет своё предыдущее состояние. Например, предыдущее состояние выхода Q равно единице. Единичный сигнал с выхода Q подаётся на вход нижнего элемента ИЛИ-НЕ и поддерживает инверсный выход в нулевом состоянии. Так как на оба входа верхнего элемента ИЛИ-НЕ воздействуют нулевые сигналы, то значение Q равно единице.

2. На вход R подаётся нулевой сигнал, а на вход S – единичный. Единичный сигнал на входе S устанавливает на инверсном выходе нулевой сигнал. Так как на оба входа верхнего элемента ИЛИ-НЕ воздействуют нулевые сигналы, то значение Q равно единице.

3. На вход R подаётся единичный сигнал, а на вход S – нулевой. Единичный сигнал на входе R устанавливает на прямом выходе нулевой сигнал. Так как на оба входа нижнего элемента ИЛИ-НЕ воздействуют нулевые сигналы, то значение сигнала на инверсном выходе равно единице.

4. На входы R и S подаются единичные сигналы. В этом случае на обоих выходах содержатся логические нули, и логическая схема утратит свойства триггера. Данную комбинацию сигналов на входах R и S называют запрещённой.

Функционирование RS-триггера на логических элементах И-НЕ (рис.2.13б) предлагаем проанализировать самостоятельно.

Синхронный одноклапный RS-триггер. На рис. 2.14 приведены функциональное обозначение и схема синхронного одноклапного RS-триггера.

Синхронный RS-триггер содержит асинхронный RS-триггер на двух элементах И-НЕ (справа) и два дополнительных элемента И-НЕ (слева). Дополнительные элементы И-НЕ используются для блокирования входных сигналов R и S на то время пока синхросигнал равен логическому 0. Если на синхронизирующем входе C содержится нулевой сигнал, то на выходах дополнительных элементов И-НЕ присутствуют единичные сигналы, и асинхронный RS-триггер сохраняет своё текущее состояние. Когда на входе

С появляется логическая единица, входные сигналы R и S инвертируются и поступают входы асинхронного RS-триггера. В этот момент на выходах триггера устанавливаются сигналы в соответствии с правилами функционирования RS-триггера (рис. 2.12).

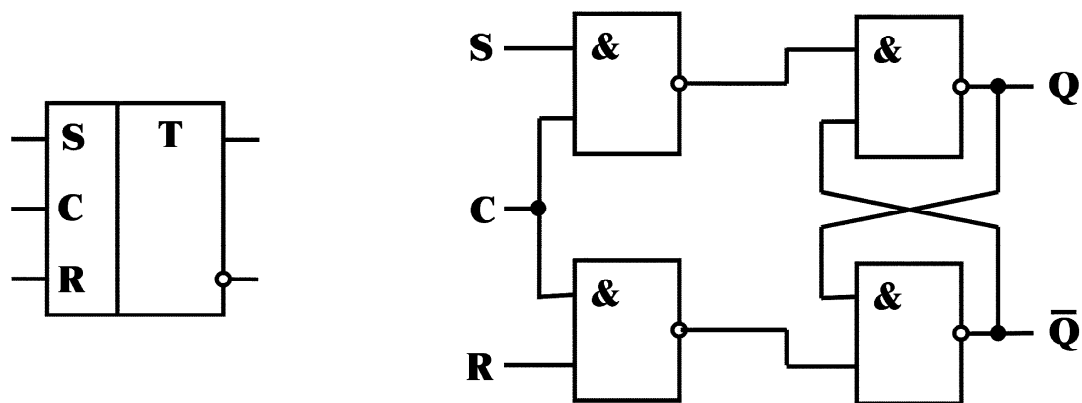


Рисунок 2.14 – Функциональное обозначение и схема синхронного одноклакового RS-триггера

Синхронный двухтактный RS-триггер. На рис. 2.15 приведены функциональное обозначение и схема синхронного двухтактного RS-триггера.

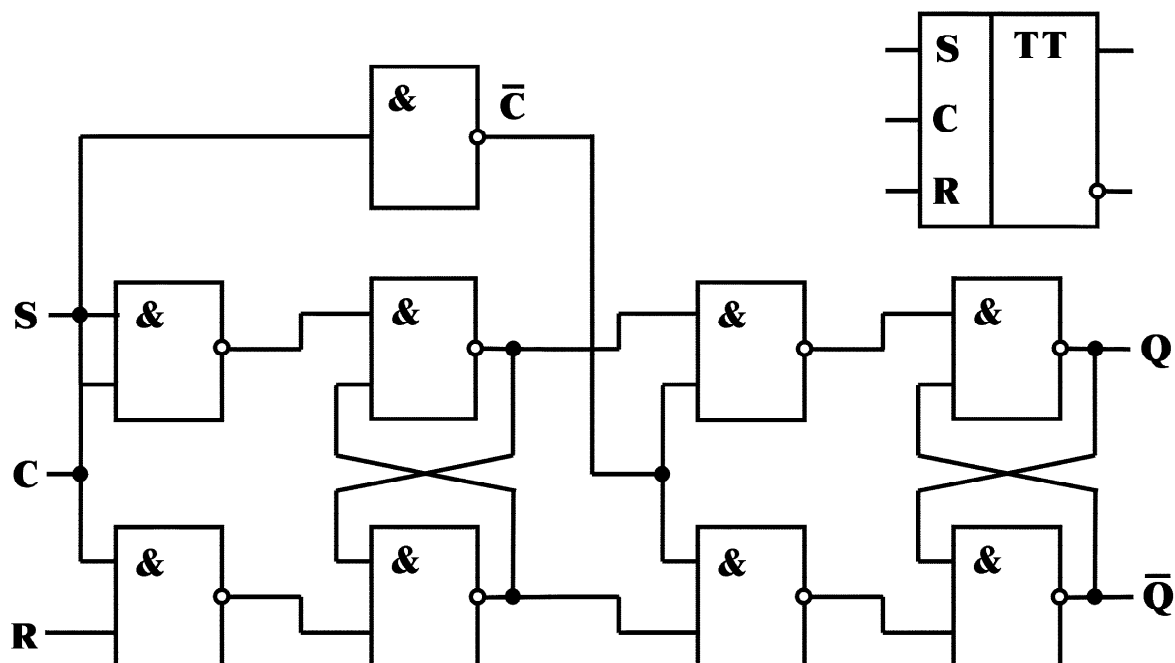


Рисунок 2.15 – Функциональное обозначение и схема синхронного двухклакового RS-триггера

Двухтактный RS-триггер состоит из двух последовательно соединённых одноклаковых RS-триггеров. Вход синхронизации первого триггера

через инвертор соединен с соответствующим входом второго триггера. При поступлении на вход C единичного сигнала информация с входов R и S заносится в первый RS-триггер. При переходе сигнала на входе C в нулевое состояние первый RS-триггер переходит в режим хранения информации; единичный сигнал с выхода инвертора, являющийся сигналом синхронизации для второго RS-триггера, разрешает выполнение записи (копирования) состояния первого RS-триггера во второй RS-триггер. Важно отметить, что, так как изменение состояний в первом и втором триггерах происходит в различные моменты времени, то при построении счётных схем можно при необходимости осуществлять соединение выходов двухтактных триггеров с их входами. При соединении же выходов одноктактных триггеров с их входами в триггерах возникают переходные процессы и их поведение может быть недетерминированным.

Асинхронный Т-триггер (триггер со счётным входом). На рис. 2.16 приведены функциональное обозначение и схема асинхронного Т-триггера, реализованного на основе синхронного двухтактного RS-триггера.

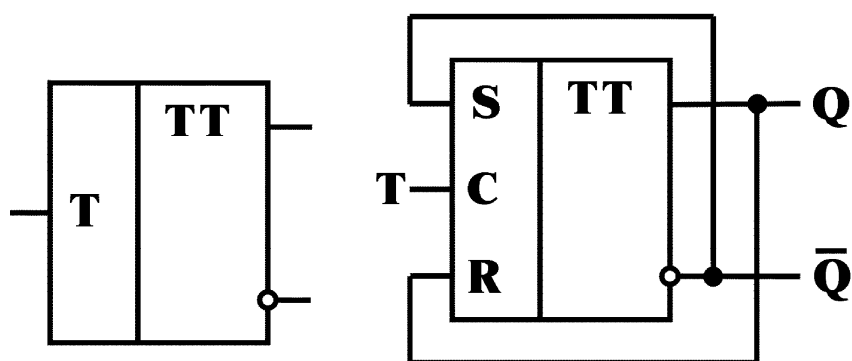


Рисунок 2.16 – Функциональное обозначение и схема асинхронного Т-триггера

В схеме Т-триггера выход Q соединён со входом R , а инверсный выход \bar{Q} соединен со входом S . При поступлении сигнала $T = 1$ RS-триггер в первой ступени двухтактного триггера переходит в противоположное состояние. Переключение в противоположное состояние RS-триггера во второй ступени осуществляется при переходе сигнала T в нулевое состояние. За счёт изменения состояния RS-триггера в первой и второй ступенях в различные моменты времени в Т-триггере не возникает процесса генерации. На рис 2.17 приведена временная диаграмма работы асинхронного Т-триггера.

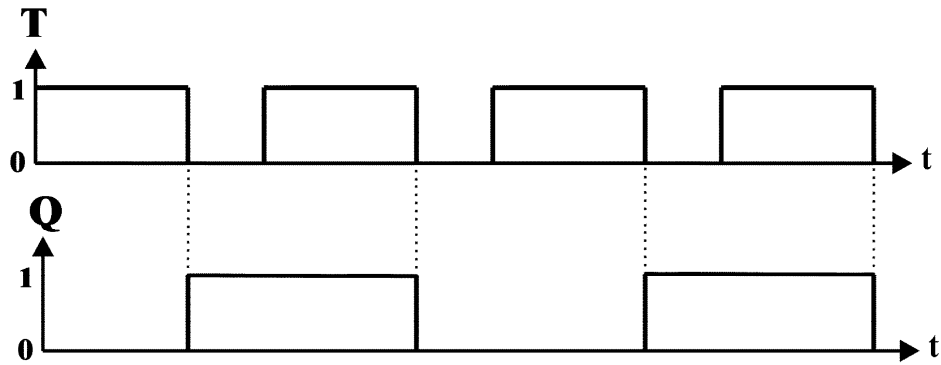


Рисунок 2.17 – Временная диаграмма, поясняющая работу асинхронного Т-триггера

Синхронный Т-триггер. На рис. 2.18 приведены функциональное обозначение и схема синхронного Т-триггера, реализованного на основе синхронного двухтактного RS-триггера с добавлением двух логических элементов И-НЕ.

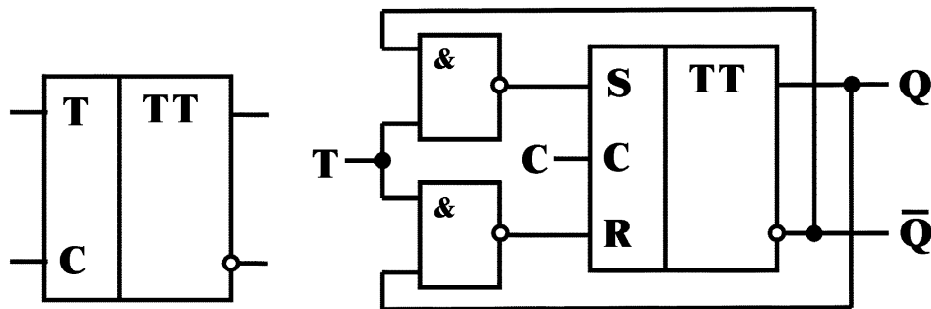


Рисунок 2.18 – Функциональное обозначение и схема синхронного Т-триггера

Запись информации в RS-триггер первой ступени двухтактного триггера осуществляется при $C = 1$. Смена состояния второго RS-триггера происходит при $C = 0$. Таким образом, момент переключения триггеров определяется синхросигналом, а факт переключения или непереключения зависит от сигнала на входе Т: при $T = 1$ состояние триггера изменяется на противоположное, а при $T = 0$ состояние триггера остаётся неизменным. На рис 2.19 приведена временная диаграмма работы синхронного Т-триггера.

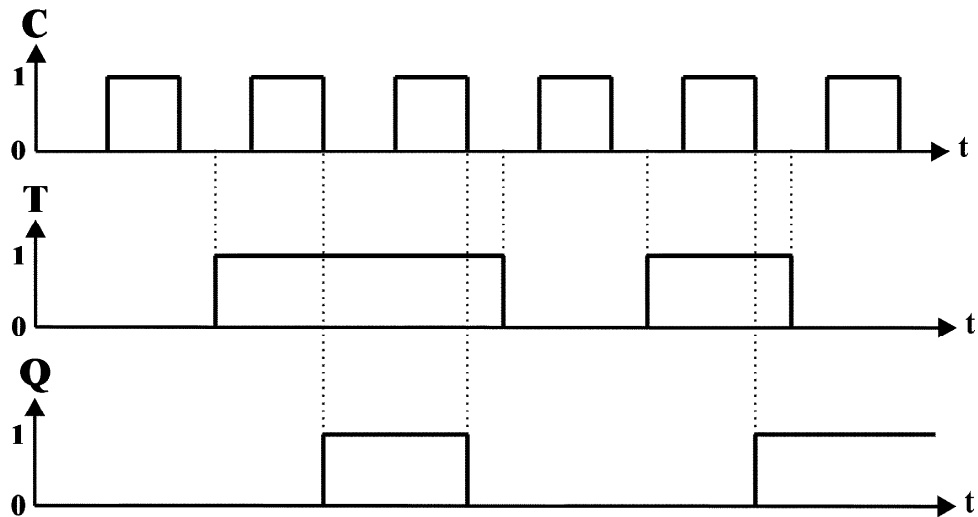


Рисунок 2.19 – Временная диаграмма, поясняющая работу синхронного Т-триггера

Синхронный D-триггер. Заметим, что на практике асинхронный D-триггер не применяется, так как в функциональном отношении он ничем не отличается от логического повторителя. На рис. 2.20 приведены обозначение и схема синхронного двухтактного D-триггера.

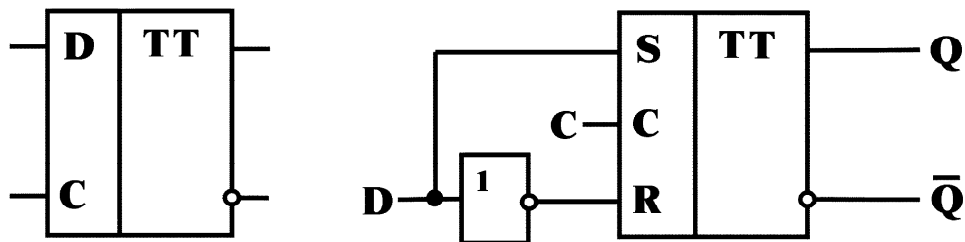


Рисунок 2.20 – Функциональное обозначение и схема синхронного двухтактного D-триггера

Синхронный двухтактный D-триггер задерживает информационный сигнал до окончания прохождения следующего синхросигнала. На рис. 2.21 приведена временная диаграмма работы синхронного D-триггера. Ниже будет показано, что синхронный двухтактный D-триггер является основой регистров памяти.

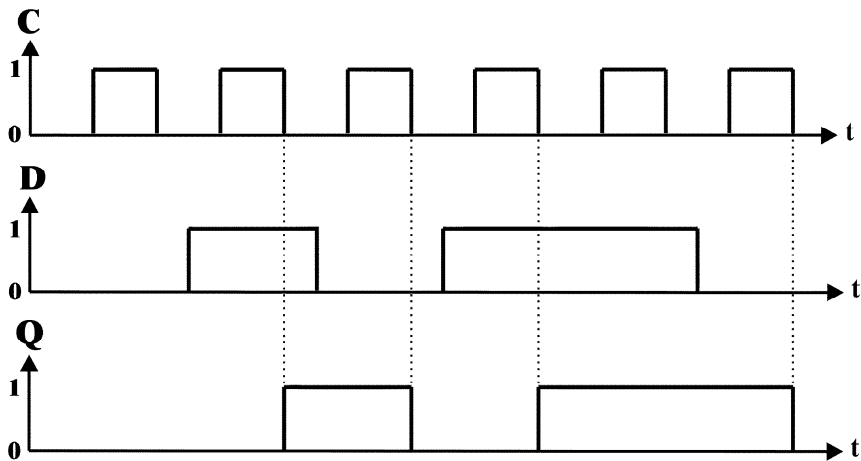


Рисунок 2.21 – Временная диаграмма, поясняющая работу синхронного D-триггера

JK-триггер. JK-триггер представляет собой обобщённую версию RS-триггера. Вход J соответствует входу S, вход K – входу R. Отличие JK-триггера от RS-триггера состоит в том, что при $R = S = 1$ состояние RS-триггера не определено, а при $J = K = 1$ JK-триггер по синхросигналу изменяет своё состояние на противоположное. На рис. 2.22 приведены обозначение и схема JK-триггера реализованного на основе двухтактного RS-триггера.

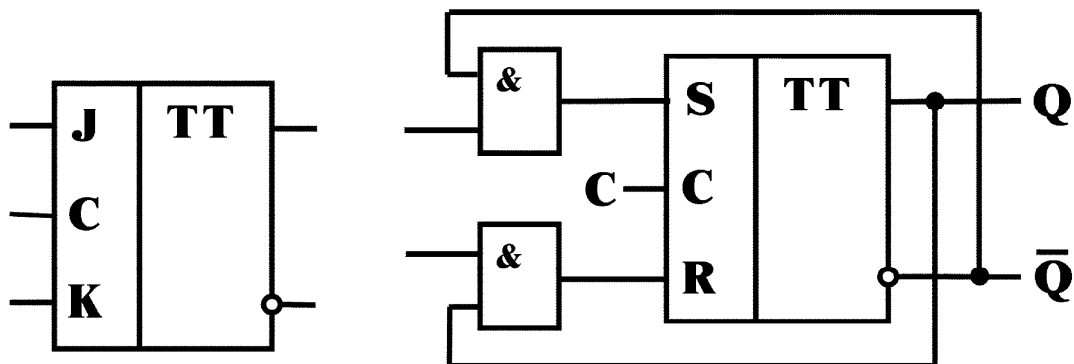


Рисунок 2.22 – Функциональное обозначение и схема JK-триггера

Дополнительные логические элементы И используются для блокирования одного из входов J или K в зависимости от состояния триггера. Когда триггер установлен (единичный сигнал на прямом выходе Q), блокируется вход J, а когда триггер сброшен, блокируется вход K. Таким образом, при $J = K = 1$ срабатывает только тот вход, который вызывает изменение состояния триггера на противоположное.

Регистры. Регистром называется устройство, содержащее группу триггеров, единообразно работающих и выполняющих некоторую общую функцию, например, запоминания и сдвига.

Среди регистров выделяют запоминающие и сдвиговые.

Запоминающие регистры (регистры памяти) предназначены для хранения двоичной оперативной информации небольшого объёма как правило в течение небольшого промежутка времени. Запоминающий регистр состоит из набора синхронных триггеров, входы синхронизации которых объединены. Каждый из триггеров хранит один разряд двоичного числа. Запись информации в регистр и считывание информации из регистра производится одновременно во всех разрядах. Запись двоичного числа в регистр осуществляется по синхросигналу. На рис. 2.23 приведены функциональное обозначение и схема четырёхразрядного регистра, реализованного на D-триггерах.

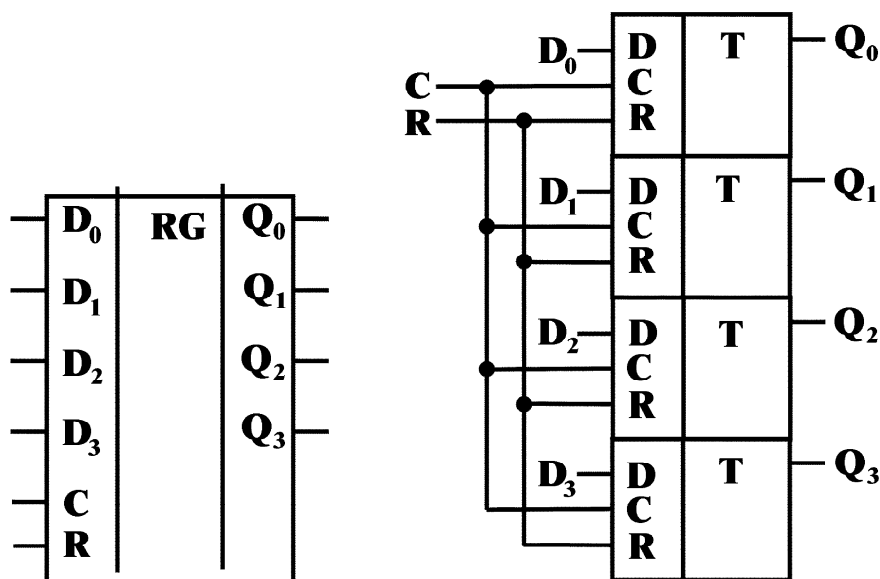


Рисунок 2.23 – Функциональное обозначение и схема четырёхразрядного регистра

Запись четырёхразрядного числа осуществляется по входам $D_0 \dots D_3$. Сигнал синхронизации записи поступает на вход С. Для считывания записанного числа используются выходы $Q_0 \dots Q_3$. Регистр может содержать вход установки триггеров в нулевое состояние (вход R), а также вход перевода выходов регистра в третье состояние, соответствующее высокому выходному сопротивлению. В последнем случае в схеме регистра должны дополнительно использоваться специальные буферные схемы – шинные формирователи (вход перевода регистра в третье состояние на рис. 2.20 не показан).

Сдвиговые регистры предназначены для запоминания и сдвига данных, представленных двоичным кодом. С помощью сдвиговых регистров в аппаратных средствах решаются задачи преобразования данных из последовательной формы в параллельную и обратно, а также умножение и деление чисел на два, четыре, восемь и т.д. Функциональное обозначение четырёхразрядного сдвигового регистра показано на рис. 2.24а.



Рисунок 2.24 – Функциональное обозначение четырёхразрядного регистра сдвига (а); универсального восьмиразрядного регистра сдвига (б)

Вход R служит для очистки регистра, то есть для установки регистра в нулевое состояние. Входы $D_0 \dots D_3$ предназначены для параллельной записи в регистр четырёхразрядного числа. Вход V используется для блокировки входов $D_0 \dots D_3$ при выполнении регистром операции сдвига. Вход D_R служит для ввода данных в последовательном коде со сдвигом вправо.

На рис. 2.24б приведено функциональное обозначение универсального восьмиразрядного регистра сдвига, реализованного в виде микросхемы К155ИР13. Регистр может использоваться в режимах последовательного ввода информации со сдвигом влево или вправо, параллельного ввода, хранения данных, установки в нулевое состояние. Режим работы задаётся сигналами на входах S_0, S_1 . При $S_0 = S_1 = 0$ реализуется режим хранения информации.

При $S_0 = 1, S_1 = 0$ регистр функционирует в режиме последовательного ввода данных со сдвигом вправо. Информация в последовательном коде подаётся на вход D_R со стороны младших разрядов регистра. Ввод и сдвиг числа на один разряд выполняется при переходе сигнала на синхронизирующем входе C из 0 в 1.

При $S_0 = 0, S_1 = 1$ регистр функционирует в режиме последовательного ввода данных со сдвигом влево. Информация в последовательном коде подаётся на вход D_L со стороны старших разрядов регистра. Ввод и сдвиг

числа на один разряд выполняется при переходе сигнала на синхронизирующем входе C из 0 в 1.

При $S_0 = S_1 = 1$ реализуется параллельный ввод данных с выходов $D_0...D_7$. Запись данных выполняется при переходе сигнала на синхронизирующем входе C из 0 в 1. Смену управляющих сигналов S_0, S_1 необходимо производить при $C = 1$.

При $R = 0$ выходы $Q_0...Q_7$ равны 0, и регистр на другие управляющие сигналы не реагирует. При выполнении операций сдвига, хранения и записи данных в параллельном коде на вход R должен подаваться единичный сигнал.

Счётчики. Счётчиком называется устройство, предназначенное для подсчёта числа импульсов, поступивших на счётный вход.

В качестве классификационных признаков счётчиков используются: коэффициент счёта; направление счёта; способ организации внутренних связей.

По коэффициенту счёта счётчики подразделяются на двоичные, двоично-десятичные, счётчики с другим основанием. По направлению счёта выделяют суммирующие, вычитающие и реверсивные счётчики. По способу организации внутренних связей – счётчики с последовательным, параллельным и комбинированным переносом. Данные классификационные признаки независимы и могут встречаться в различных сочетаниях.

Счётчики строятся на основе триггеров. Если в счётчике n триггеров, то максимальное число возможных состояний счётчика равно 2^n . Двоичный суммирующий счётчик осуществляет счёт с 0 до максимального числа $2^n - 1$, после чего переходит в 0, и счёт снова повторяется. Двоичный вычитающий счётчик осуществляет последовательное уменьшение содержимого. После нулевого состояния в двоичном вычитающем счётчике устанавливается максимальное число, и затем последовательное уменьшение содержимого повторяется. Двоичный реверсивный счётчик посредством управляющих сигналов (или путём выбора соответствующего счётного входа) может быть установлен в режим суммирования или в режим вычитания.

В счётчиках с *последовательным переносом* импульсы, подлежащие счёту, поступают на счётный вход первого триггера, а сигнал переноса в цепочке триггеров последовательно передаётся от одного разряда к другому. Счётчики с последовательным переносом характеризуются простотой схем, возможностью наращивания разрядности (посредством простого подключения требуемого количества триггеров к выходу последнего триггера), а также малой величиной нагрузки на предшествующий каскад.

Недостатком счётчиков с последовательным переносом является низкое быстродействие, обусловленное тем, что триггеры срабатывают последовательно один за другим, и при этом накапливается суммарная задержка формирования результата счёта.

Счётчики с параллельным переносом содержат набор синхронных триггеров. Счётные импульсы подаются одновременно на тактовые входы всех триггеров. Для этого выходы триггеров посредством дополнительных логических элементов соединены с информационными входами последующих или предыдущих триггеров. Переключения триггеров происходят одновременно. Таким образом, задержка срабатывания счётчика равна задержке переключения одного триггера. Счётчики с параллельным переносом в схемном отношении сложнее счётчиков с последовательным переносом. Число разрядов в счётчиках с параллельным переносом как правило невелико в связи с тем, что с повышением числа разрядов быстро растёт число внутренних логических связей. Счётчики с параллельным переносом используются в быстродействующих устройствах. Их недостатком является меньшая нагрузочная способность отдельных разрядов из-за дополнительной нагрузки внутренними связями.

Счётчики с параллельно-последовательным переносом содержат группы триггеров с параллельным переносом и группы триггеров с последовательным переносом. По быстродействию они занимают промежуточное положение.

В двоично-десятичных счётчиках счёт осуществляется в двоично-десятичном коде. Двоично-десятичные счётчики строятся на основе четырёхразрядных двоичных счётчиков, в которых для исключения шести избыточных состояний вводятся дополнительные связи. Как правило, в двоично-десятичных счётчиках счёт идёт от 0 (0000) до 9 (1001) и затем выполняется установка в 0 (0000). Двоично-десятичные счётчики удобно применять при необходимости вывода результата счёта на десятичные индикаторы посредством специальных дешифраторов.

На рис. 2.25 показаны четырехразрядные реверсивные счётчики с параллельным переносом.

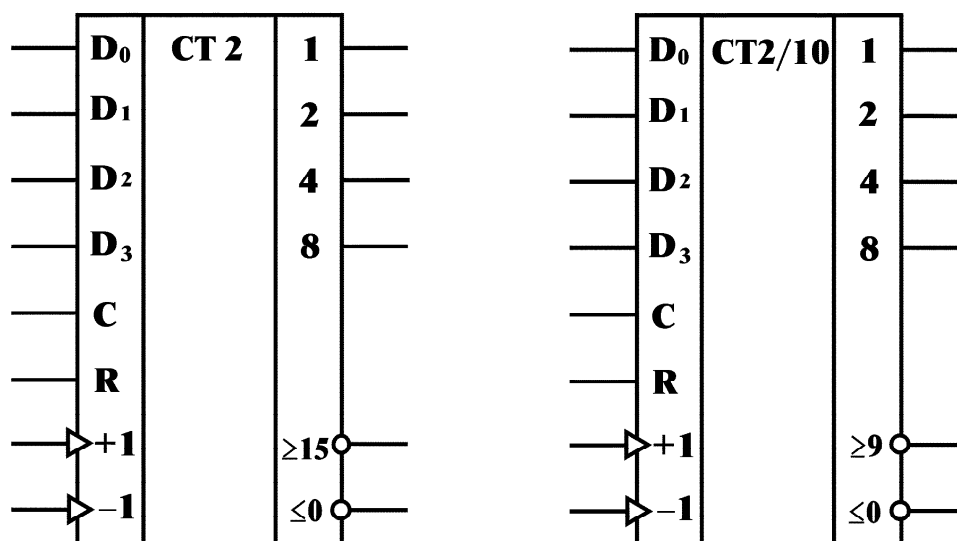


Рисунок 2.25 – Четырёхразрядные реверсивные счётчики с параллельным переносом: двоичный (а); двоично-десятичный (б)

Каждый счётчик имеет два счётных входа «+1» – вход суммирования и «-1» – вход вычитания, а также два выхода: выход переполнения « ≥ 15 » (или « ≥ 9 ») и выход заёма « ≥ 0 ». Эти входы и выходы могут использоваться при реализации счётчиков большей разрядности путем последовательного соединения нескольких микросхем. Заметим, что каждый счётчик, показанный на рис 2.25, имеет дополнительные входы предварительной установки $D_0...D_3$, с помощью которых можно при необходимости осуществлять заданную начальную установку счётчика при подаче короткого импульсного сигнала на вход С.

На рис. 2.26а показана схема построения шестнадцатиразрядного суммирующего счетчика с последовательной передачей сигнала переноса (переполнения) от микросхемы к микросхеме. На рис 2.26(б) показана временная диаграмма, поясняющая процесс накопления задержки Δt при передаче сигнала переноса. Суммарная задержка срабатывания шестнадцатиразрядного счётчика составит $4\Delta t$.

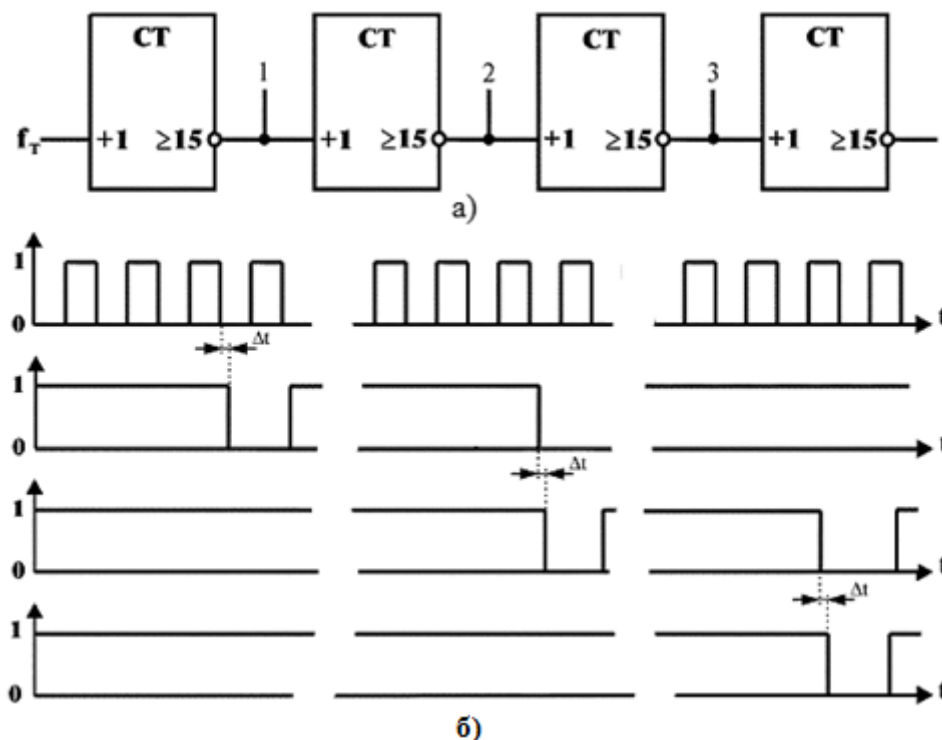


Рисунок 2.26 – Шестнадцатиразрядный суммирующий счетчик с последовательной передачей сигнала переноса (а); временная диаграмма накопления задержки при передаче сигнала переноса (б)

На рис. 2.27а показаны схема построения многоразрядного суммирующего счетчика с параллельной передачей сигнала переноса и временные диаграммы, иллюстрирующие его работу.

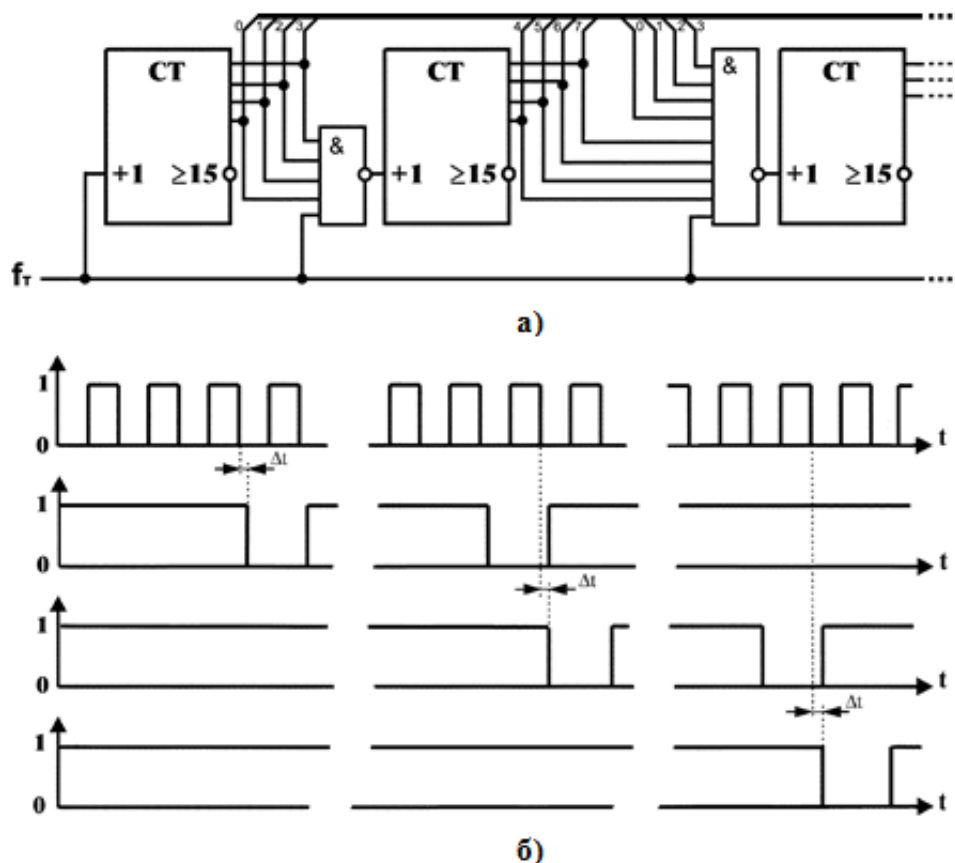


Рисунок 2.27 – Схема построения многоразрядного суммирующего счетчика с параллельной передачей сигнала переноса (а); временные диаграммы, иллюстрирующие его работу (б)

Как видно из приведённой схемы, тактовый сигнал, подлежащий счёту через дополнительные логические элементы И-НЕ одновременно поступает и на суммирующие входы всех последующих счетчиков. Благодаря этому, переключение каждого из счётчиков (если такое переключение должно произойти, исходя из числа подсчитанных импульсов) осуществляется практически одновременно. При этом суммарная задержка срабатывания составного счётчика приблизительно равна задержке Dt , равной задержке срабатывания одного счётчика. Однако это достигается за счёт некоторого усложнения схемы соединений и увеличения нагрузки на выходы счётчиков.

2.5 Программируемые логические интегральные схемы (ПЛИС)

Последние годы характеризуются резким ростом плотности упаковки элементов на кристалле. Это привело к созданию сверх больших интегральных схем СБИС программируемой логики, обладающих сверхвысокой логической ёмкостью. На базе одной или нескольких таких СБИС, содержащих до 100000 вентилях, возможно создание достаточно сложных аппаратных средств. Среди ведущих фирм-разработчиков ПЛИС

следует особо выделить фирму ALTERA. На рис. 2.28 в качестве примера представлена функциональная схема ПЛИС семейства MAX3000 фирмы ALTERA.

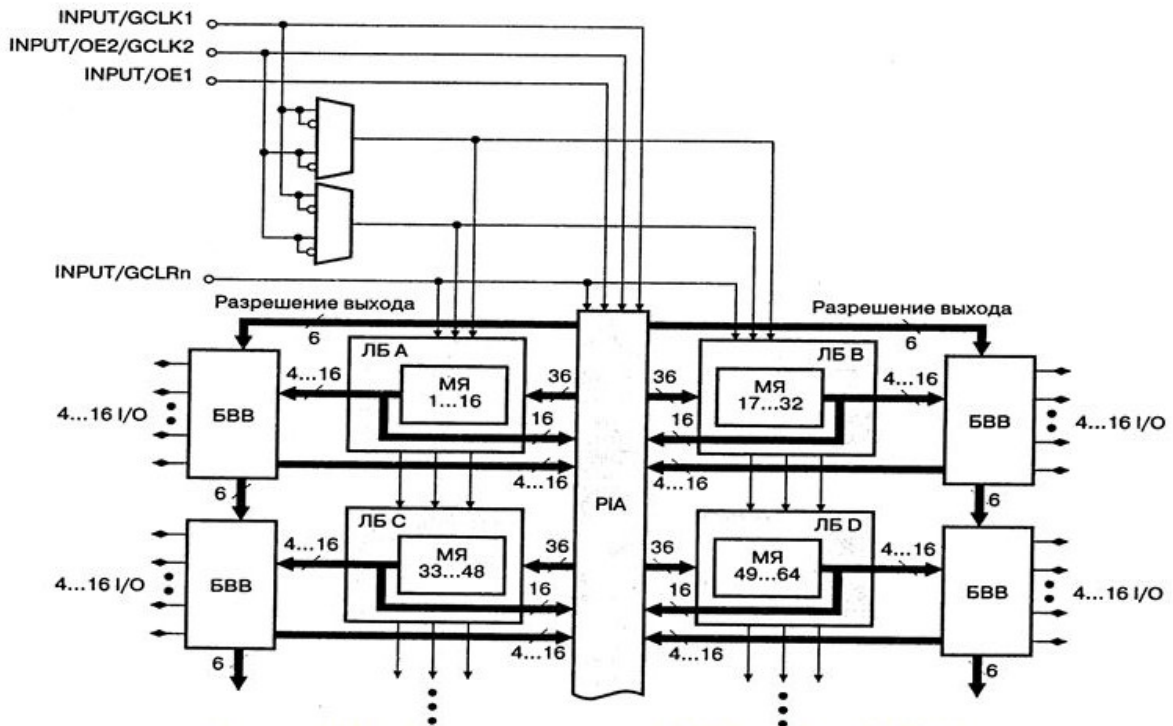


Рисунок 2.28 – Функциональная схема ПЛИС семейства MAX3000

Основными элементами структуры ПЛИС семейства MAX3000 являются:

- логические блоки (ЛБ);
- макроячейки (МЯ);
- программируемая матрица соединений (PIA);
- блоки ввода-вывода БВВ и др.

ПЛИС семейства MAX3000 имеют четыре вывода, закреплённых за глобальными цепями управления. Это глобальные цепи синхронизации INPUT/GCLK1, INPUT/GCLK2; сброса INPUT/GCLRn и установки в третье состояние каждой макроячейки INPUT/OE1. Кроме того эти выводы можно использовать как входы или выходы пользователя для «быстрых» сигналов, обрабатываемых в ПЛИС.

Каждый логический блок состоит из 16 макроячеек, имеет 36 входов и соединяется с программируемой матрицей соединений. В свою очередь каждая макроячейка состоит из трёх основных узлов: локальной программируемой матрицы, матрицы распределения термов и программируемого регистра. Для реализации логических функций большого числа переменных в структуре ПЛИС имеются также логические расширители.

Помимо самих СБИС фирмой ALTERA создана специальная стратегия проектирования, разработаны необходимые прикладные про-

граммные средства (пакет MAX+plus II) и язык описания цифровых устройств (AlteraHDL) [10].

Две стратегии проектирования аппаратных средств на базе ПЛИС фирмы ALTERA

Пакет MAX+plus II позволяет реализовать как стратегию восходящего, так и нисходящего проектирования.

И та и другая стратегии подразумевают использование поведенческих и структурных описаний модулей. При структурном описании модуль представляется в виде совокупности взаимосвязанных компонентов более низкого уровня в иерархии описаний. При поведенческом же описании задается алгоритм работы модуля.

Восходящее проектирование применимо в том случае, когда для создаваемого устройства имеется детальное структурное описание (обычно – принципиальная схема на микросхемах средней степени интеграции), выполненное в элементном базисе, отличном от имеющегося в распоряжении разработчика СБИС.

При этом разработчик решает следующие задачи:

- Создание функциональных аналогов элементов, использованных в заданном структурном описании.
- Отладка созданных компонентов.
- Сборка созданных компонентов в единый модуль.
- Моделирование и отладка устройства в целом.

Таким образом, в процессе проектирования разработчик сначала создает модули нижнего уровня в иерархии описаний, а затем – модуль верхнего уровня. Отсюда и название стратегии проектирования.

Стратегия **нисходящего проектирования** применяется в том случае, когда задан алгоритм работы (поведенческое описание) создаваемого устройства и набор системных требований (максимальная тактовая частота работы, задержка распространения сигналов от входов до выходов, потребление энергии, стоимость и т. д.). При этом поведенческое описание может быть как формализованным (блок-схема алгоритма, граф, таблица переходов и выходов и т. д.), так и неформализованным (словесное описание). Реализация нисходящего проектирования базируется на итерационном выполнении структурной декомпозиции.

Упрощенно, ориентируясь на возможности пакета *MAX+plus II*, процедура нисходящего проектирования выглядит следующим образом:

- Разработка архитектуры СБИС. Исходное поведенческое описание преобразуется в структурное, элементами которого являются архитектурные модули.
- Архитектурные блоки либо описываются на поведенческом уровне (например, с помощью языка AlteraHDL), либо осуществляется их

структурная декомпозиция и создается структурное описание, элементами которого являются функциональные модули.

- Далее процедура итерационно повторяется до тех пор, пока все функциональные модули не будут описаны на поведенческом уровне.

- После этого осуществляется функциональное моделирование модулей, имеющих поведенческие описания.

- Функциональное моделирование модулей, имеющих структурное описание (модули, имеющие поведенческое описание, входят в них как компоненты).

- Моделирование и отладка устройства в целом.

Таким образом, в процессе проектирования разработчик опускается с верхнего уровня иерархии описаний, уровня СБИС, к нижним уровням. Отсюда и название стратегии проектирования.

Стратегия нисходящего проектирования при прочих равных условиях (квалификация разработчика, используемые средства проектирования) имеет безусловные преимущества как по временным затратам на разработку, так и по качеству проработки проекта. Так, например, ее использование позволяет распараллелить работу на уровне архитектурных и функциональных модулей, легко локализовать источник ошибки в работе модуля или устройства в целом, быстро внести изменения в алгоритм работы модуля на любой стадии проектирования. Поэтому, если это возможно, предпочтение следует отдавать именно такому подходу к проектированию.

Однако независимо от выбранной стратегии проектирования для задания структур и алгоритмов работы модулей целесообразно использование текстового описания, созданного на языке AlteraHDL [10, 11].

2.6 Устройства сопряжения узлов обработки аналоговых и бинарных сигналов в составе аппаратных средств ОЭС

Цифроаналоговый преобразователь (ЦАП) – функциональный узел, предназначенный для преобразования цифровых кодов бинарных сигналов в соответствующие значения аналогового сигнала.

На рис. 2.26а приведена структура ЦАП с двоично-взвешенными разрядами.

Двоичное число $X = x_{n-1} \cdot 2^{n-1} + x_{n-2} \cdot 2^{n-2} \dots + x_0 \cdot 2^0$, где $x \in \{0, 1\}$, преобразуется в соответствующее значение тока $I_{вых}$. Разряды x_i двоичного числа X управляют соответствующими ключами Кл. 1... n . При значении $x_i = 1$ ключ замкнут, при $x_i = 0$ ключ разомкнут. Значения сопротивлений резисторов, в отдельных ветвях, коммутируемых ключами обратно пропорциональны весам соответствующих двоичных разрядов. Величины токов, протекающих в отдельных цепях (при условии замыкания ключей)

должны быть прямо пропорциональны значениям весов соответствующих разрядов x_i .

Для линейного преобразования двоичного числа X в выходной ток $I_{вых}$ сопротивление нагрузки R_H должно выбираться из условия $R_H \ll R_{ккл}$. При этом выходной ток ЦАП, равный сумме токов в отдельных ветвях схемы, приблизительно пропорционален двоичному коду X

$$I_{вых} \approx X = (\sum x_i \cdot 2^i) \cdot E_0 / (2^{n-1} \cdot R_{ккл}), \quad (2.5)$$

а выходное напряжение

$$U_{вых} \approx (\sum x_i \cdot 2^i) \cdot E_0 R_H / (2^{n-1} \cdot R_{ккл}). \quad (2.6)$$

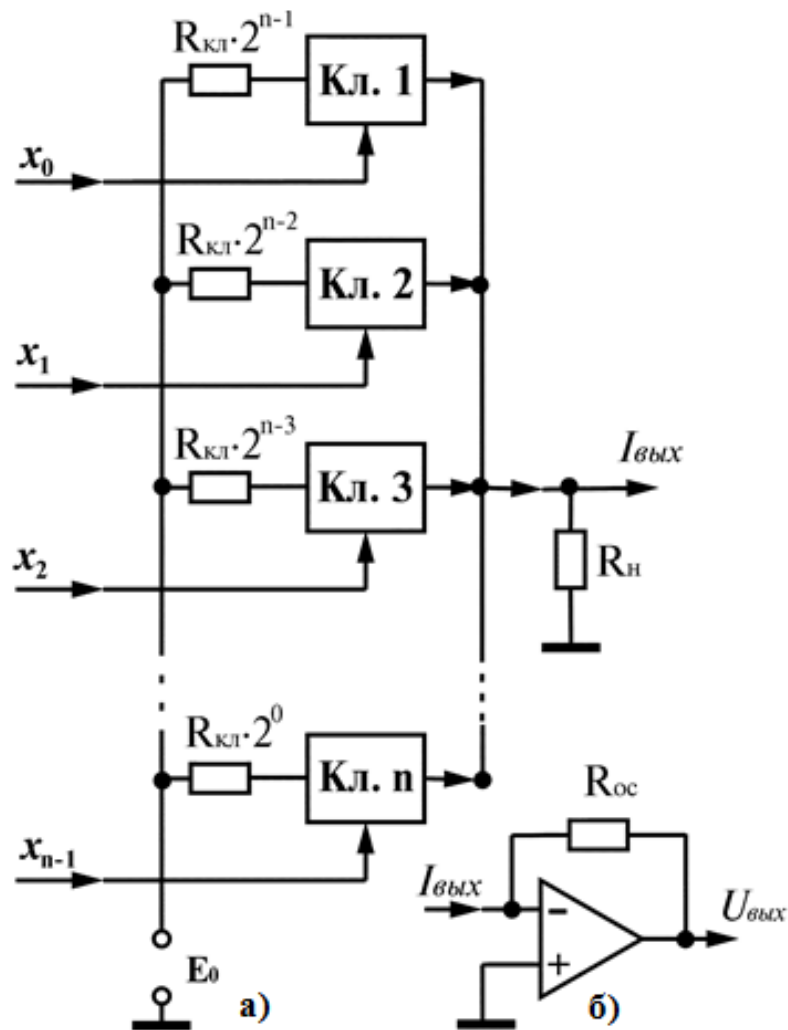


Рисунок 2.29 – Структура ЦАП

Как следует из выражения (2.5), увеличение напряжения выходного сигнала на выходе ЦАП может достигаться путём увеличения сопротивления R_H , однако это неизбежно приведёт к снижению линейности преобразования. С целью сохранения линейности преобразования при достаточно высоком значении уровня выходного сигнала, в составе ЦАП в

качестве выходного звена вместо нагрузочного резистора R_H обычно используется преобразователь ток-напряжение на операционном усилителе с резистором R_{oc} в цепи обратной связи (рис. 2.29б). При этом входное сопротивление преобразователя ток-напряжение (играющее роль R_H для выходного тока ЦАП) может быть весьма малым (см. раздел 1.1). В тоже время величина выходного напряжения на выходе ЦАП может быть достаточно большим и определяется произведением $U_{вых} = I_{вых} \cdot R_{oc}$ (при R_{oc} , достигающем $10^5 - 10^6$ Ом).

Аналого-цифровой преобразователь (АЦП) – функциональный узел, осуществляющий преобразование аналогового сигнала, представленного в виде тока или напряжения в цифровой код.

На рис. 2.27 приведена структура АЦП последовательного действия, реализованного на базе ЦАП.

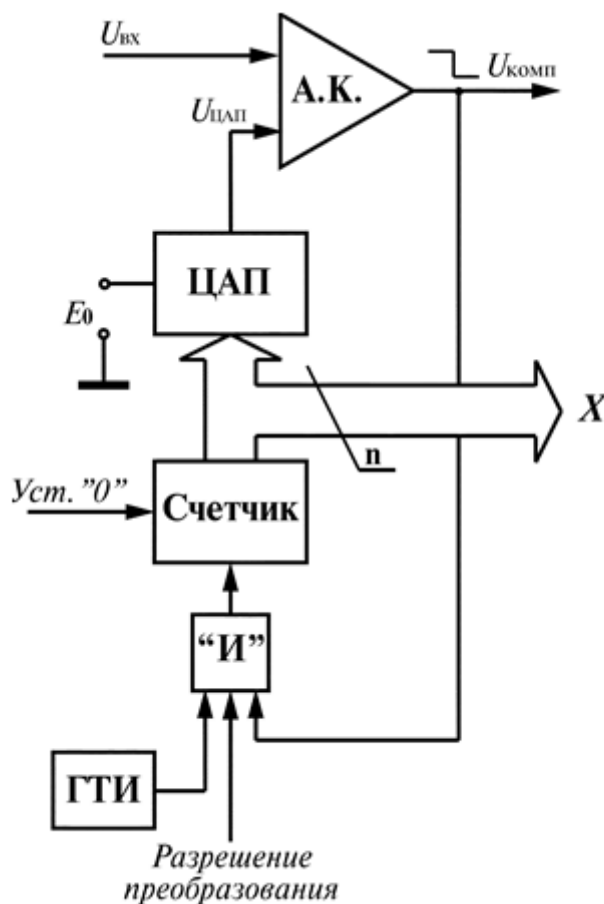


Рисунок 2.30 – Структура АЦП последовательного действия

Перед началом преобразования счётчик устанавливается в исходное нулевое состояние посредством подачи импульса на вход установки «0». Для выполнения преобразования аналогового сигнала на входе разрешения преобразования логической схемы «И» устанавливается единичный сигнал. Импульсы с выхода генератора тактовых импульсов (ГТИ) через схему совпадения «И» поступают на счётный вход счётчика. На выходе счётчика

последовательно увеличивается цифровой код, который с помощью ЦАП преобразуется в напряжение $U_{\text{ЦАП}}$, воздействующее на нижний вход аналогового компаратора напряжений (А.К.). На верхний вход компаратора подаётся преобразуемое входное напряжение $U_{\text{вх}}$. Пока равномерно увеличивающееся напряжение $U_{\text{ЦАП}}$ меньше $U_{\text{вх}}$ на выходе компаратора действует высокий уровень напряжения $U_{\text{комп}}$, соответствующий значению логической «1». Как только $U_{\text{ЦАП}}$ достигнет значения $U_{\text{вх}}$ ($U_{\text{ЦАП}} \geq U_{\text{вх}}$), напряжение на выходе компаратора становится низким, соответствующим значению логического «0». Это приводит к запрету прохождения счётных импульсов от ГТИ к счётчику через схему совпадения и, следовательно, к прекращению счёта. Отрицательный фронт напряжения на выходе компаратора используется как сигнал завершения процесса преобразования. После этого двоичный код числа X , соответствующий преобразуемому напряжению $U_{\text{вх}}$ считывается с выхода счётчика.

Основными достоинствами АЦП последовательного действия являются простота схемы, низкое энергопотребление и возможность наращивания разрядности путём увеличения разрядности достаточно простых и дешёвых компонентов – счётчика и ЦАП. Недостатком данного типа АЦП является сравнительно низкое быстродействие, обусловленное необходимостью подсчёта достаточно большого числа импульсов тактового генератора. Время преобразования подобных ЦАП обычно составляет десятки и сотни микросекунд.

Значительно большим быстродействием обладают АЦП *параллельного действия*. На рис. 2.31 показана структура 8-ми разрядного АЦП данного типа, содержащего делитель опорного напряжения на одинаковых резисторах R , компараторы напряжений $A_0 - A_{255}$, шифратор, и буферный запоминающий регистр.

В общем случае число аналоговых компараторов в составе АЦП определяется числом уровней квантования сигнала, равном 2^n (где n – число разрядов двоичного кода). Входной сигнал $U_{\text{вх}}$ подаётся одновременно на верхние входы всех аналоговых компараторов. На нижние входы компараторов подаются различные напряжения с делителя опорного напряжения E_0 . Минимальное напряжение, равное $E_0/2^n$, снимаемое с нижнего резистора делителя, поступает на компаратор A_0 , максимальное напряжение E_0 – на компаратор A_{255} .

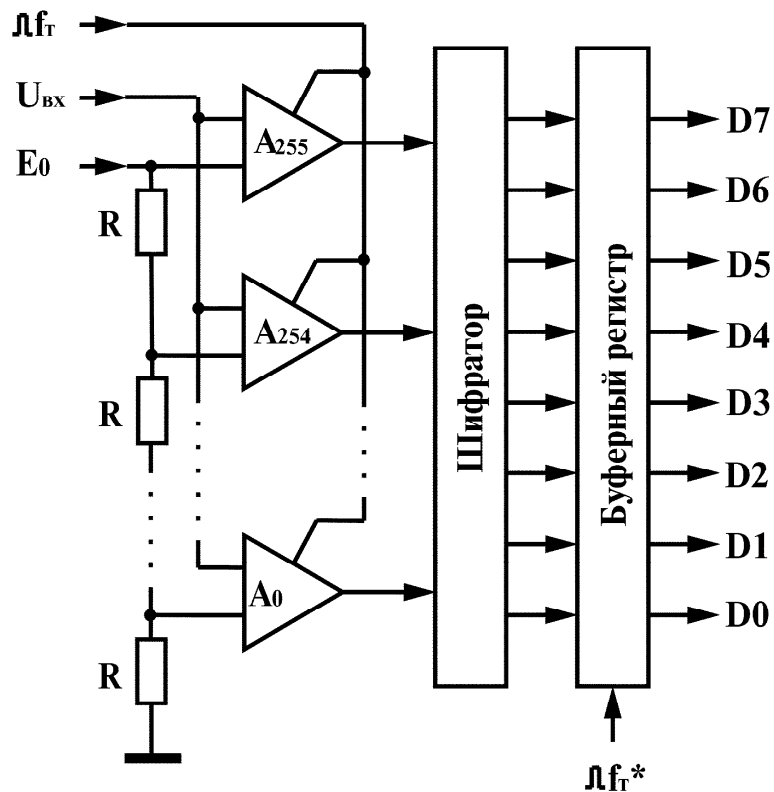


Рисунок 2.31 – Структура 8-ми разрядного АЦП

Тактовые импульсы от синхрогенератора, следующие с частотой f_T , управляют работой компараторов. После поступления тактового импульса на выходах одних компараторов устанавливаются высокие, а на выходах других – низкие уровни напряжений (логические «1» или «0» в зависимости от соотношения напряжений на входах). Общее число бинарных сигналов, воздействующих на входы шифратора с выходов компараторов равно 2^n . Шифратор преобразует 2^n -разрядный код в n -разрядный позиционный двоичный код числа X , значение которого адекватно входному напряжению $U_{вх}$. Этот двоичный код записывается в буферный регистр в момент поступления синхроимпульса, следующего с частотой $f_T^* = f_T$, но с небольшой задержкой по отношению к тактовому импульсу f_T , необходимой для срабатывания компараторов и шифратора.

Основное достоинство АЦП параллельного действия заключается в очень высоком быстродействии. Время преобразования может быть не более единиц или десятков наносекунд. Однако в схемном отношении подобные АЦП значительно сложнее АЦП последовательного действия, их стоимость выше, больше энергопотребление и мощность, рассеиваемая на кристалле. При увеличении числа разрядов на каждую единицу число внутренних компараторов возрастает вдвое. По этим причинам разрядность АЦП параллельного действия обычно составляет 6 – 10. В то же время их применение вполне оправдано в составе аппаратных средств ОЭС, работающих с быстродействующими телевизионными датчиками.

Аналоговый мультиплексор – функциональный узел, предназначенный для передачи одного из нескольких аналоговых сигналов, поступающих от различных источников на один аналоговый приёмник (например, АЦП).

Если, например, в структуре АТСН имеется несколько телевизионных датчиков, то не всегда необходимо использовать столько же АЦП. Преобразование видеосигналов от различных ТД в цифровой код может осуществляться по очереди одним и тем же АЦП. При этом поочерёдное подключение видеосигналов может осуществляться аналоговым мультиплексором (рис. 2.32).

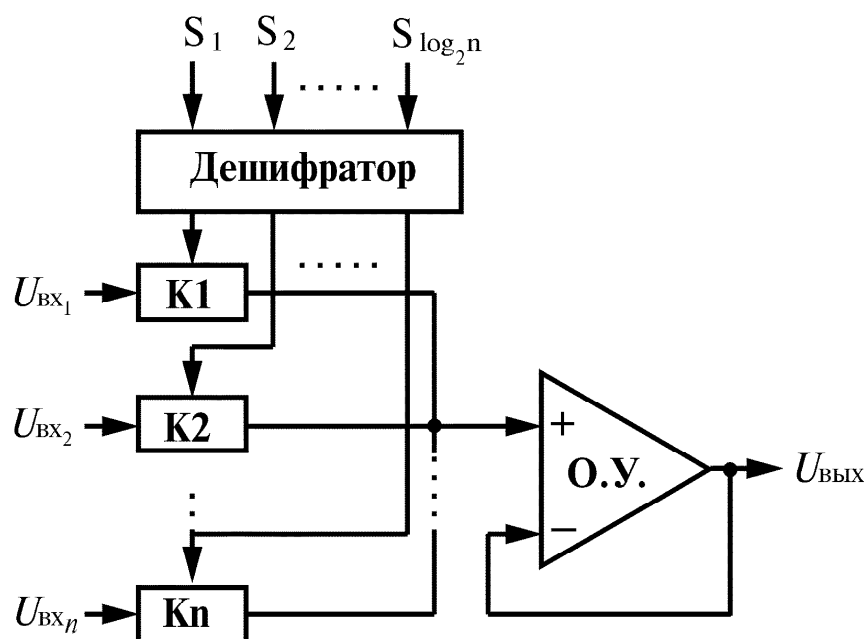


Рисунок 2.32 – Структура аналогового мультиплексора

Как видно из приведённой схемы аналоговый мультиплексор состоит из цифрового дешифратора, электронных ключей $K_1 - K_n$ и повторителя выходного сигнала на операционном усилителе О.У.

Дешифратор на основе адресного управляющего двоичного кода $S_1 S_2 \dots S_{\log_2(n)}$ управляет выбором и замыканием одного из электронных ключей. Ключи мультиплексора обычно реализуются на полевых транзисторах КМОП или транзисторах с $p-n$ переходом (см. раздел 1.2).

Сопротивление закрытого ключа достигает тысяч МОм. Открытый ключ обладает сопротивлением, не превышающим несколько десятков или сотен Ом. Повторитель напряжения характеризуется коэффициентом передачи близким к 1 и высоким входным сопротивлением, он служит для согласования выходов ключей со входом АЦП.

Аналоговый демultipлексор – функциональный узел, предназначенный для трансляции аналогового сигнала (например, видеосигнала от

телевизионного датчика) на один из нескольких приёмных устройств (например, видеомониторов).

Структура демультиплексора показана на рис. 2.33. Таким образом, демультиплексор состоит из тех же компонентов, что и мультиплексор, которые соединены несколько иным образом.

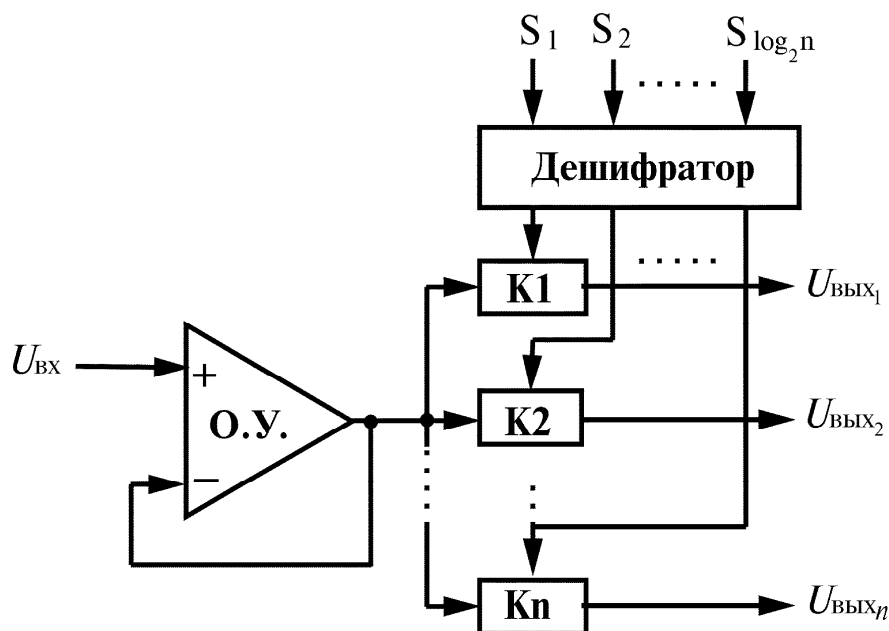


Рисунок 2.33 – Структура аналогового демультиплексора

Вопросы для самопроверки:

1. Дайте определения комбинационной логической схемы и логического элемента.
2. Каковы особенности базовых логических элементов серий КМОП, ТТЛ, ЭСЛ?
3. Назовите основные виды и приведите примеры параметров ЦИС.
4. Назовите основные виды комбинационных схем, дайте примеры их применения в структуре аппаратных средств АТСН.
5. В чём заключается принцип организации ускоренного переноса при построении многоразрядных сумматоров и АЛУ.
6. Дайте определение последовательной логической схемы.
7. Перечислите основные виды триггеров, являющихся основой последовательных логических схем.
8. Перечислите основные виды регистров, укажите возможности их применения в структуре аппаратных средств АТСН.
9. Назовите и поясните классификационные признаки счётчиков.
10. Поясните особенности построения многоразрядных счётчиков с последовательным и параллельным переносом. Укажите достоинства и недостатки различных способов наращивания разрядности счётчиков.

11. Что такое программируемые логические схемы (ПЛИС)? В чём различие стратегий восходящего и нисходящего проектирования аппаратных средств на базе ПЛИС фирмы АЛЬТЕРА?
12. Поясните принцип работы ЦАП.
13. Поясните принцип работы АЦП последовательного действия.
14. Поясните принцип работы АЦП параллельного действия.
15. Каковы достоинства и недостатки АЦП обоих типов?
- 16.. Поясните структуру аналоговых мультиплексора и демультимплексора.
17. Каково может быть назначение этих устройств в структуре аппаратных средств АТСН?

3 Типовые модули обработки, преобразования и сопряжения сигналов в структуре аппаратных средств ОЭС

3.1 Управление светодиодами

На рис. 3.1а показан простой способ управления светодиодом в режиме включение/выключение от выходного бита микроконтроллера (или любого другого элемента схемы формирующего управляющий бинарный сигнал «1»/«0»).

При поступлении с выхода управляющего устройства сигнала высокого уровня (3,5–5 В, что соответствует значению логической «1») транзисторный ключ открывается и через светодиод протекает ток, ограниченный последовательно включённым сопротивлением резистора $R2$. При альтернативном значении управляющего сигнала (<0,3 В, что соответствует значению логического «0») транзисторный ключ закрывается, и светодиод выключается. Такую схему целесообразно применять, например, когда светодиод используется в качестве индикатора, сигнализирующего о включении того или иного устройства. При этом не предъявляется высоких требований к подавлению пульсаций источника питающего напряжения $+U$. В качестве такого источника может использоваться простейший выпрямитель переменного напряжения, и в этом случае пульсации тока протекающего через светодиод проявляются в пульсациях потока оптического излучения (рис. 3.1б). Однако в большинстве случаев это не является существенным недостатком оптического индикатора.

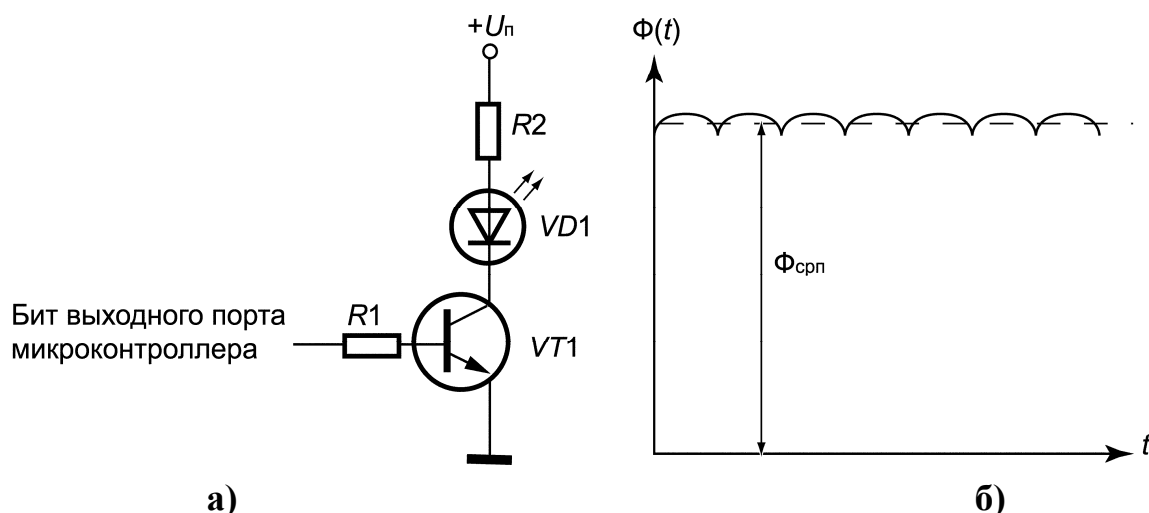


Рисунок 3.1 – Простой способ управления светодиодным индикатором

Величина среднего тока, протекающего через светодиод, определяется соотношением

$$I_{ср} = \frac{U_n - U_{сд} - U_{кэ}}{R2} \quad (3.1)$$

где $U_{\text{сд}}$ – падение напряжения на светодиоде, обычно $U_{\text{сд}} \approx 1-2$ В в зависимости от тока; $U_{\text{кэ}}$ – напряжение между коллектором и эмиттером транзисторного ключа в открытом состоянии.

Величину резистора $R1$ можно рассчитать по формуле

$$R1 = \frac{U_{\text{«1»}} - U_{\text{бэ}}}{2I_{\text{сд}}} \cdot \beta \quad (3.2)$$

где $U_{\text{«1»}}$ – высокий уровень управляющего напряжения, соответствующий логической «1»; $U_{\text{бэ}}$ – разность потенциалов между базой и эмиттером открытого транзисторного ключа; β – коэффициент усиления транзистора по току.

В тех случаях, когда пульсации оптического излучения не допустимы, может быть рекомендована схема питания светодиода постоянным током определённой величины, задаваемой с помощью опорного стабилитрона $VD1$ (рис. 3.2).

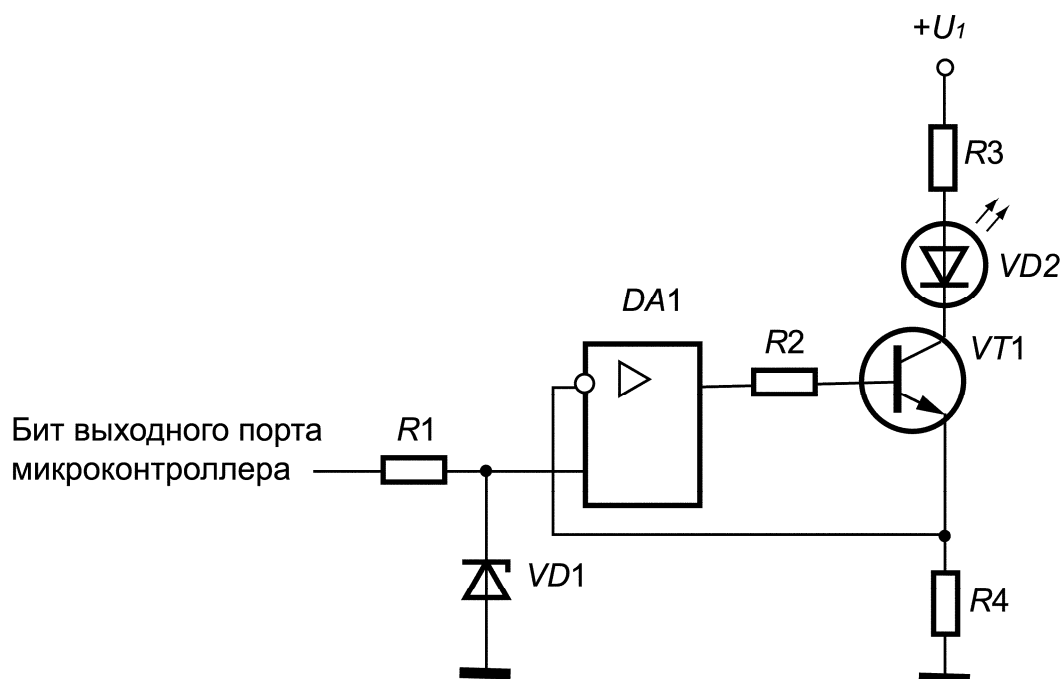


Рисунок 3.2 – Схема питания светодиода постоянным током заданной величины

С помощью операционного усилителя $DA1$ на измерительном резисторе $R4$ удерживается постоянное напряжение, равное напряжению $U_{\text{ст}}$ на стабилитроне $VD1$. При этом ток, протекающий через светодиод, определяется приближенным выражением:

$$I_{\text{сд}} \approx \frac{U_{\text{ст}}}{R4} \quad (3.3)$$

Точность установления тока определяется в основном усилением транзистора, разбросом напряжения стабилизации $VD2$ и сопротивлением $R4$. Следует заметить, что для надежного запираания транзистора $VT1$ и

выключения светодиода (бит выходного порта микроконтроллера равен «0») необходимо чтобы напряжение на выходе операционного усилителя было менее 0,6 В, поэтому для питания операционного усилителя целесообразно использовать двуполярный источник питания.

Подобную схему удобно использовать при необходимости программного управления яркостью светодиода посредством цифро-аналогового преобразователя (ЦАП), подключенного, например, к n -разрядному выходу микроконтроллера (рис. 3.3).

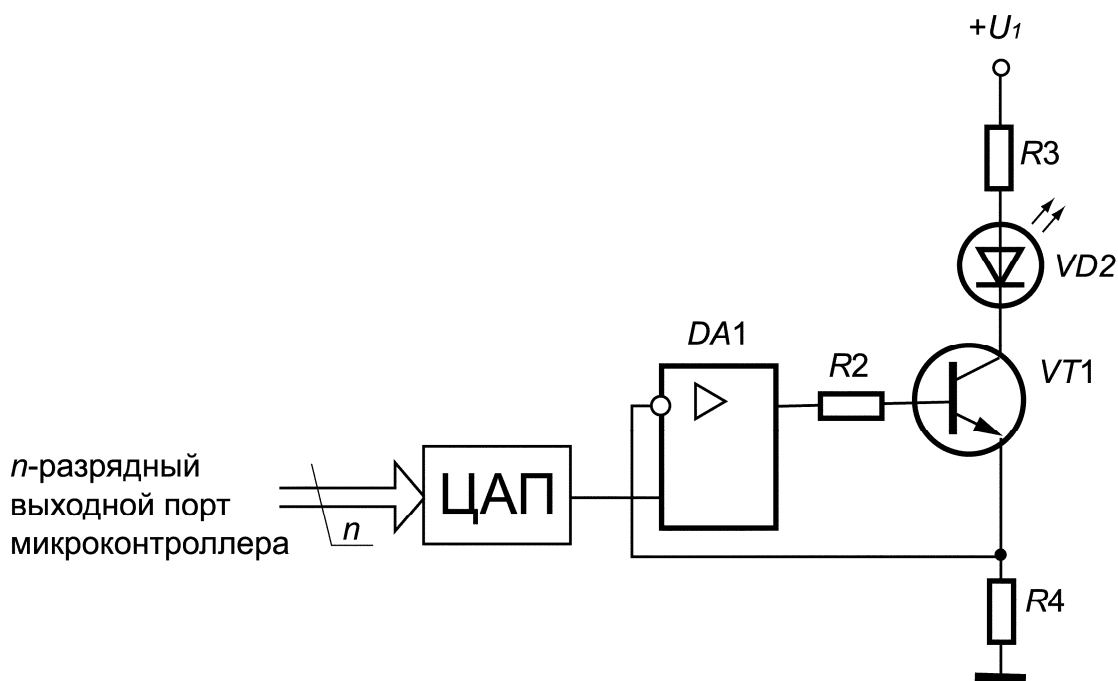


Рисунок 3.3 – Схема узла программного управления яркостью светодиода

Ниже рассмотрим возможные варианты схем одновременного включения нескольких светодиодов, например, при воспроизведении светящихся фрагментов изображений различных символов информационных табло или других электронно-оптических устройств отображения.

На рис. 3.4а показан вариант управления несколькими последовательно включёнными светодиодами. В этом случае ток, протекающий через светодиод, может быть рассчитан по формуле

$$I_{\text{сд}} = \frac{U_{\text{п}} + 3U_{\text{сд}} + U_{\text{кл}}}{R1} \quad (3.4)$$

где $U_{\text{сд}}$ – падение напряжения на каждом светодиоде; $U_{\text{кл}}$ – падение напряжение на электронном ключе в открытом состоянии.

Такая схема включения обеспечивает достаточно равномерное свечение светодиодов, однако в случае выхода из строя одного из светодиодов остальные светодиоды работать не будут, поскольку разомкнётся последовательная цепь.

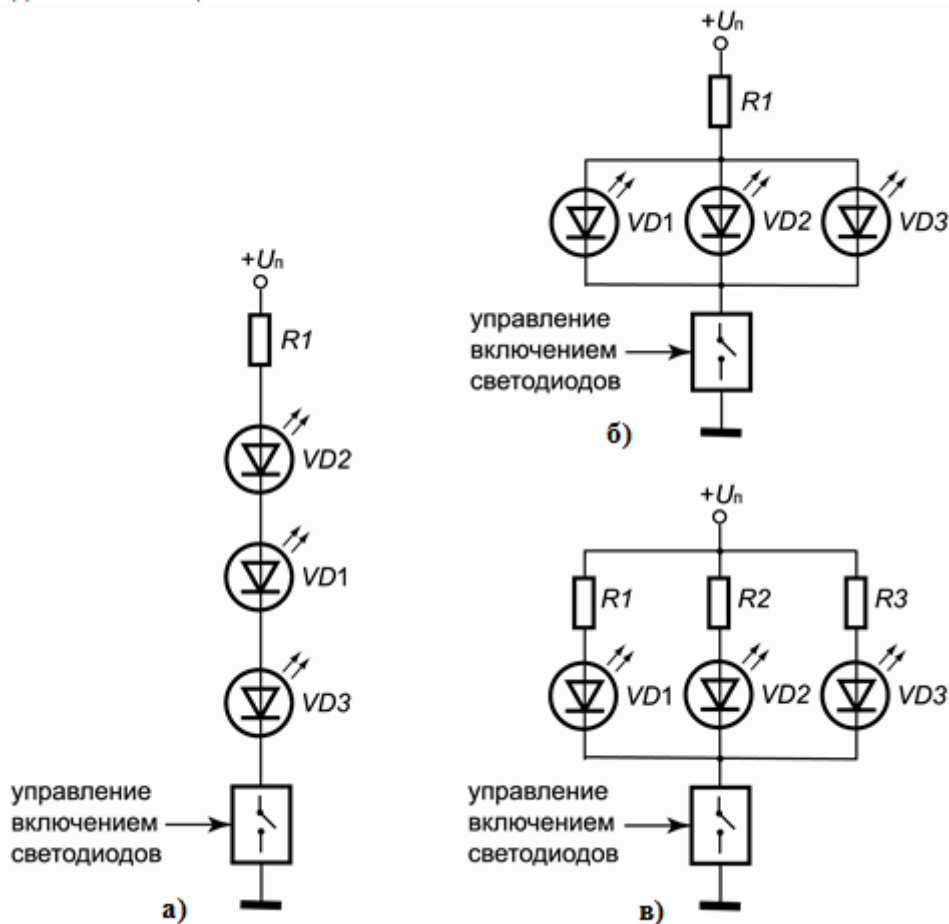


Рисунок 3.4 – Варианты схем одновременного включения нескольких светодиодов

Иногда используется схема управления несколькими светодиодами, включёнными параллельно, имеющими один общий ограничительный резистор (рис. 3.4б). В этом случае

$$I_{\text{сд}} = \frac{U_{\text{п}} + U_{\text{сд}} + U_{\text{кл}}}{3R1} \quad (3.5)$$

Следует заметить, что подобная схема управления светодиодами требует тщательного отбора светодиодов, и она не всегда надёжна. Дело в том, что величина $U_{\text{сд}}$ зависит от температуры и индивидуальных особенностей каждого светодиода. Из-за разброса параметров большая часть тока может пойти через один светодиод, если его внутреннее сопротивление окажется меньше, чем у других, и, следовательно, может произойти выгорание данного светодиода. В дальнейшем могут выгореть и остальные, так как после выхода из строя одного из них неизбежно увеличатся сверх рассчитанного значения и токи через оставшиеся светодиоды.

На рис. 3.4в показан более предпочтительный с точки зрения надёжности вариант управления несколькими параллельно включёнными светодиодами с отдельными ограничительными резисторами в цепи

каждого из них. Такая схема кроме того даёт возможность более легко добиться одинакового свечения всех светодиодов.

3.2 Управление электромагнитными реле

Электромагнитные реле (ЭМР) – это устройства для замыкания и размыкания электрических цепей. Они состоят из одной или двух обмоток, а также одной или нескольких групп электрических контактов. С помощью ЭМР можно, используя относительно слаботочные электрические сигналы (формируемые, например, микроконтроллером или маломощным транзистором), управлять различными исполнительными устройствами (электродвигателями, электронагревателями, системами освещения и др.), для работы которых требуются значительные электрические токи или напряжения. По принципу действия ЭМР можно на две группы: *нейтральные* и *поляризованные*.

Нейтральные ЭМР содержат одну обмотку и (в зависимости от назначения) группы нормально-разомкнутых, нормально-замкнутых или переключающих контактов. При протекании тока по обмотке электрические контакты соответственно замыкаются, размыкаются или переключаются подобно механическим ключам. На рис. 3.5а (слева) показан пример управления ЭМР выходным битом микроконтроллера. Маломощный транзисторный ключ обеспечивает формирование тока (обычно несколько десятков мА), достаточного для срабатывания ЭМР, поскольку выходной порт микроконтроллера может не обладать достаточной нагрузочной способностью управляющего сигнала $U_{вх}$.

При низком уровне входного управляющего сигнала $U_{вх}$ (сигнал логического нуля) транзистор практически заперт, и ток через обмотку реле отсутствует. Подвижный контакт находится в правом положении, поэтому коммутируемое напряжение $+U_2$ не передаётся на выход схемы: $U_{вых} = 0$. При поступлении на вход сигнала высокого уровня (сигнал логической единицы) транзисторный ключ отпирается, через обмотку реле протекает ток, обеспечивающий переключение реле в состояние, показанное на рис. 3.5а, и на выходе устанавливается напряжение $U_{вых} = +U_2$. Рис. 3.5а, иллюстрирует наиболее простой вариант построения управления ЭМР. Сопротивление в цепи базы следует выбирать из условия (см. раздел 1.2)

$$I_{б} = (U_{вх} - U_{бэ})/R_{б} = S \cdot I_{к\text{нас}}/\beta = S(E_{к} - U_{к\text{нас}})/\beta \cdot R_{к}.$$

Здесь $I_{к\text{нас}}$ соответствует требуемому току срабатывания ЭМР.

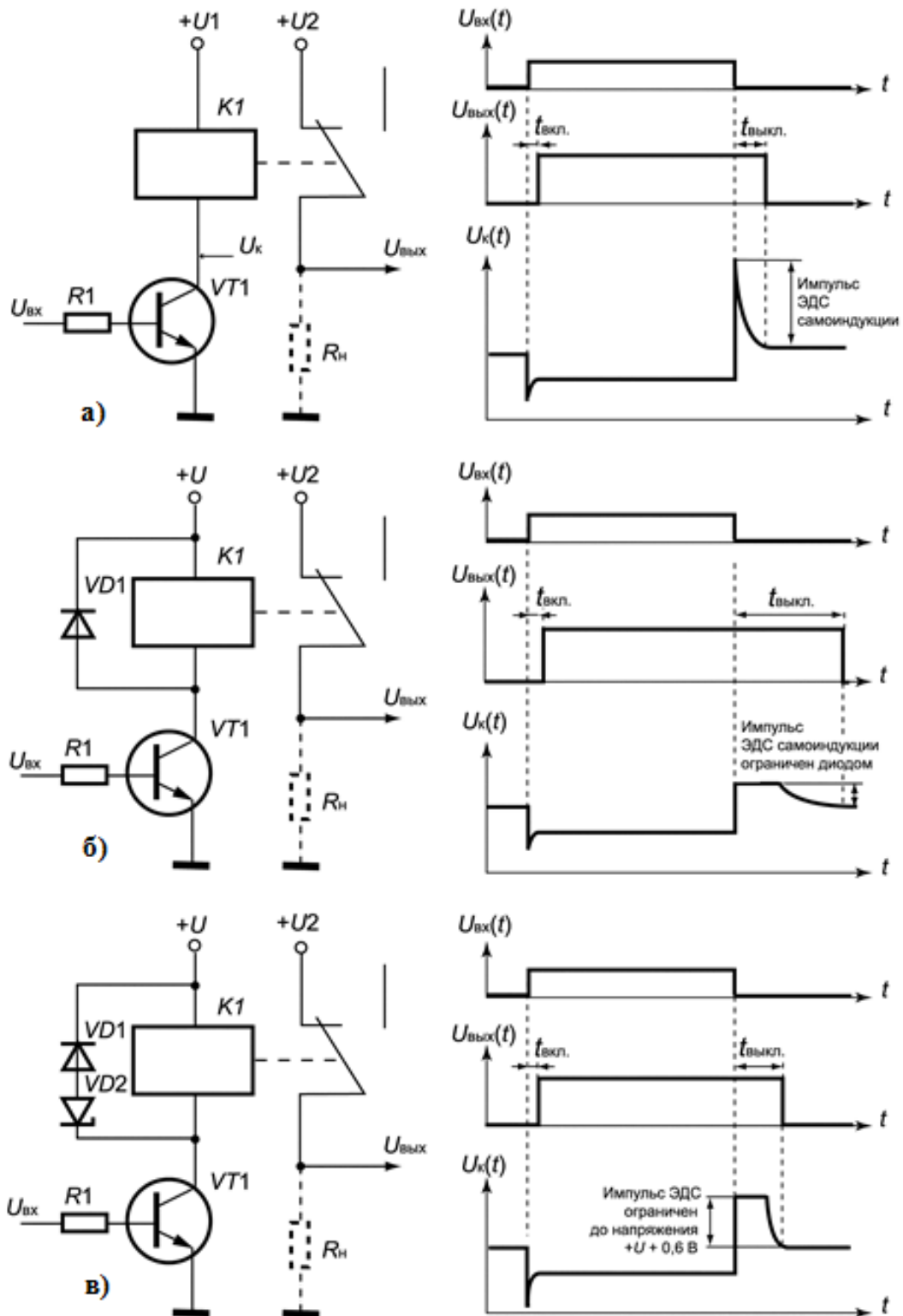


Рисунок 3.5 – Способы управления ЭМР от микроконтроллера

Однако подобная схема обладает существенным недостатком.

Поскольку обмотка реле представляет собой индуктивность, то при запираии управляющего транзистора, и, следовательно, при прерывании

тока, протекающего через обмотку, в ней возбуждается ЭДС самоиндукции. При этом на коллекторе возникает импульс достаточно высокого напряжения, что может привести к пробоему транзистора (см. временную диаграмму $U_k(t)$, рис.3.5а справа).

С целью устранения этой проблемы параллельно обмотке может быть подключён диод (рис. 3.5б). Когда транзисторный ключ открыт, диод смещён в обратном направлении и не шунтирует обмотку реле. При запираании ключа вследствие самоиндукции на нижнем выводе катушки (относительно её верхнего вывода) появляется положительный импульс напряжения. Как только он достигнет уровня отпираания диода ($\approx 0,6$ В), диод открывается, пропуская ток и отсекая на этом уровне выброс напряжения на коллекторе.

Однако энергия магнитного поля, запасённая в обмотке рассеиваясь в диоде, создаёт импульс помехи в цепи питания. Поэтому в цепи питания транзистора должна быть включён конденсатор фильтра не менее десятков микрофарад. Кроме того включение диода способствует увеличению времени выключения контактов реле $t_{\text{выкл.}}$ (см. рис. 3.5б справа).

На рис. 3.5в показано компромиссное решение, заключающееся в совместном использовании диода и стабилитрона. При запираании транзистора и появлении импульса самоиндукции, диод оказывается смещённым в прямом, а стабилитрон в обратном направлении. В результате напряжение на коллекторе транзистора ограничивается на уровне, равном напряжению стабилизации стабилитрона плюс напряжение прямого смещения диода. Результирующее напряжение должно быть ниже напряжения пробоя транзистора. При этом, как видно из рис. 3.5в, время выключения контактов реле, хотя и несколько больше, чем в схеме без диода (рис. 3.5а), но всё же значительно меньше, чем в схеме с гасящим диодом (рис. 3.5б).

Во всех приведенных выше схемах подразумевалось, что срабатывание реле и последующее удержание контактов достигается при одном и том же токе, протекающим через обмотки. Однако для удержания контактов требуется значительно меньший ток, порядка 50% от тока переключения, что позволяет использовать источник питания меньшей мощности. К тому же снижение тока через обмотку в режиме удержания позволяет ускорить процесс размыкания контактов реле, поскольку при этом в обмотке реле запасается меньшая энергия магнитного поля. На рис. 3.6а показан простой способ снижения тока удержания при обеспечении достаточного тока срабатывания ЭМР.

Дополнительный резистор R_2 в цепи коллектора ограничивает ток, протекающий через обмотку на уровне достаточном для удержания контактов реле после его срабатывания. Параллельно включенный резистору электролитический конденсатор позволяет приблизительно вдвое увеличить ток при отпираании транзисторного ключа, поскольку

незаряженный электролитический конденсатор при отпирании транзистора начинает заряжаться и при этом ведёт себя как элемент с малым сопротивлением. По мере заряда конденсатора ток через обмотку реле уменьшается до уровня, ограниченного резистором $R2$.

Данная также схема не лишена недостатков. Во-первых, ёмкость конденсатора должна быть довольно большой (порядка сотен микрофард). Во-вторых, резистор $R2$ рассеивает значительную мощность вхолостую и при этом нагревается.

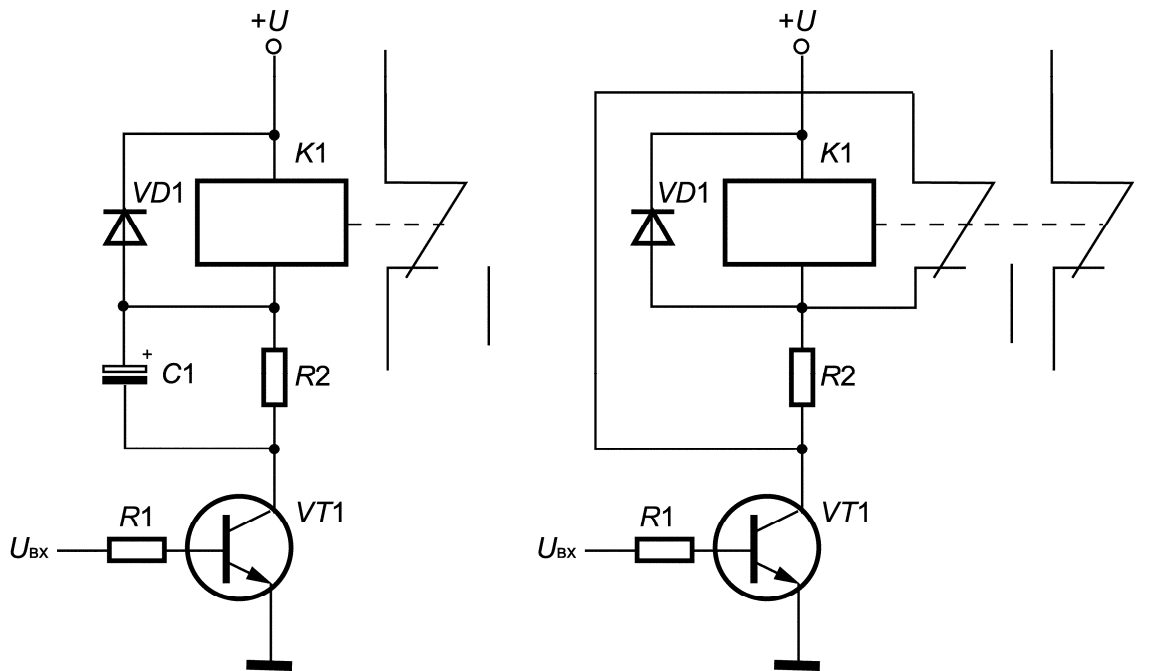


Рисунок 3.6 – Способы включения и удержания контактов ЭМР

Если ЭМР содержит дополнительную группу контактов, то может быть предложена схема, показанная на рис. 3.6б. Здесь правая группа контактов используется по прямому назначению, а левая – для переключения режимов включения и удержания.

Поляризованных ЭМР отличаются от рассмотренных ранее нейтральных электромагнитных реле тем, что направление электромагнитного усилия, переключающего контакты, зависит от полярности сигнала постоянного тока в обмотке. Поляризация этих реле осуществляется при помощи встроенного постоянного магнита.

К числу основных достоинств поляризованных реле относятся: высокая чувствительность, которая характеризуется малой мощностью срабатывания и составляет 10^{-5} Вт; большой коэффициент управления; малое время срабатывания (единицы миллисекунд). Наибольшее распространение поляризованные ЭМР получили в маломощной автоматике, в адресных командных устройствах распределённых опико-электронных систем охранной, пожарной, экологической безопасности [12], в следящих системах при управлении реверсивными двигателями, и др.

К недостаткам по сравнению с нейтральными электромагнитными реле можно отнести: более сложную конструкцию, а также большие габаритные размеры, вес и стоимость.

В поляризованных реле используют дифференциальные и мостовые схемы магнитных цепей, которые имеют много разновидностей. На рис. 3.7 показан пример поляризованное реле с дифференциальной схемой магнитной цепи

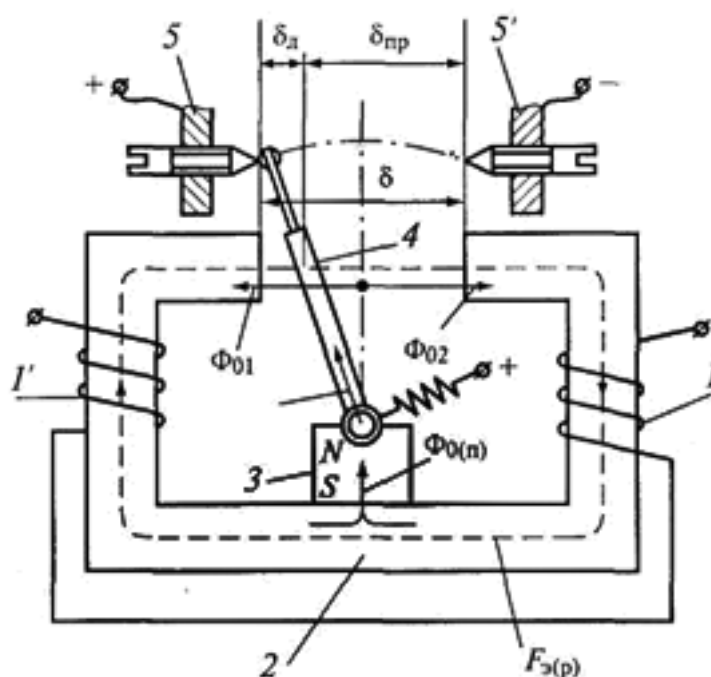


Рисунок 3.7 – Поляризованное реле с дифференциальной схемой магнитной цепи: 1, 1' – намагничивающие обмотки; 2 – сердечник; 3 – постоянный магнит; 4 – якорь; 5, 5'

На якорь реле действует два независимых друг от друга потока: поток $\Phi_{0(n)}$, создаваемый постоянным магнитом 3 и не зависящий от рабочего состояния схемы, в которую включено реле, а также рабочий (управляющий) поток $\Phi_{э(р)}$, создаваемый намагничивающими катушками 1, 1' и зависящий от тока, протекающего по их обмоткам.

Электромагнитное усилие, действующее на якорь 4, зависит, таким образом, от суммарного действия потоков $\Phi_{э(р)}$ и $\Phi_{0(n)}$. Изменение направления электромагнитного усилия при изменении полярности тока в рабочей обмотке происходит вследствие того, что изменяется направление рабочего потока относительно поляризирующего.

Поляризирующий поток $\Phi_{0(n)}$ проходит по якорю и разветвляется на две части - Φ_{01} и Φ_{02} в соответствии с проводимостями воздушных зазоров слева δ_l и справа δ_{pr} от якоря. В зависимости от полярности управляющего сигнала рабочий поток $\Phi_{э(р)}$ вычитается из потока Φ_{01} в зазоре слева от якоря и прибавляется к потоку Φ_{02} справа от якоря (как в частности

показано на рис. 3.7), или наоборот. В случае, показанном на рисунке, якорь перекинется из левого положения в правое. При выключении сигнала якорь будет находиться в том положении, которое он занимал до выключения сигнала. Таким образом, результирующее электромагнитное усилие, действующее на якорь, будет направлено в сторону того зазора, где магнитные потоки суммируются.

Поляризованные реле выпускаются трех видов настройки. Реле, изображенное на рис. 3.7, является двухпозиционным. Если неподвижные контакты 5 и 5' симметрично расположены относительно нейтральной линии (якорь отрегулирован симметрично), то при выключении управляющего сигнала якорь реле остается в том же положении, которое он занимал при наличии управляющего сигнала. Повторное включение управляющего сигнала прежней полярности не вызовет изменения положения якоря. Если изменить полярность управляющего сигнала, то якорь перебросится в другое положение и останется в нем после снятия сигнала. Такая настройка называется нейтральной или двухпозиционной.

Если, как показано на рис. 3.8а один из контактов 1 или 2 выдвинут за нейтральную линию, то реле является двухпозиционным с преобладанием к одному из контактов. В этом случае при выключенном реле якорь всегда прижат к левому контакту 1 (к правому контакту 2, если за нейтральную линию выдвинут левый контакт) и перебрасывается вправо лишь на время протекания в управляющей обмотке тока соответствующей полярности.

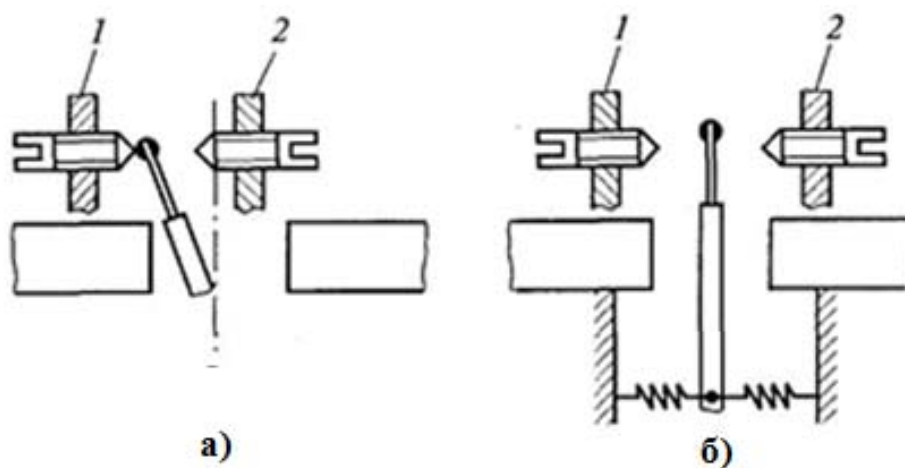


Рисунок 3.8 – Двухпозиционное (а) и трехпозиционное ЭМР

Трехпозиционное реле имеет симметрично расположенные от нейтральной линии неподвижные контакты (рис. 3.8б). Якорь при отсутствии управляющего сигнала удерживается в среднем положении с помощью специальных пружин, расположенных с двух сторон, или закрепляется на плоской пружине, упругость которой создает устойчивое положение равновесия в среднем положении. При подаче сигнала в управляющую обмотку контакт на якоре замыкается с левым или правым контактом (в

зависимости от полярности сигнала) и возвращается в нейтральное положение после снятия сигнала.

На рис. 3.9 в качестве примера показана возможная схема управления двухпозиционным поляризованным реле с нейтральной настройкой контактов. Заметим, что при использовании таких реле отпадает необходимость в обеспечении тока удержания. Поэтому управление такими реле может осуществляться в импульсном режиме, что позволяет существенно (иногда на порядок и более) снизить средний ток, потребляемый от источника питания и, следовательно, рассеиваемую мощность.

Пусть исходному состоянию контактов соответствует, состояние, показанное на рис. 3.9. При низком уровне входного управляющего сигнала (сигнал логического нуля, поступающий, например, с выхода микроконтроллера) в контрольной точке 1 напряжение $U_1 = 0$, а в точке 4 на, т.е. на выходе инвертора $DD1$ напряжение $U_4 = 1$. Заметим, что при любом установившемся значении входного сигнала разность потенциалов между базой и эмиттером у транзисторов $VT1$ и $VT2$ близка к нулю (если не считать небольшого падения напряжения на резисторах, вызванного обратным током коллектора). Оба транзисторных ключа разомкнуты, и ток в обеих обмотках реле практически отсутствует.

Отпирание транзисторных ключей происходит только во время перезарядки конденсаторов $C1$ и $C2$ сразу после изменении напряжений U_1 и U_4 с уровня, соответствующего логическому нулю на уровень, соответствующий логической единице. Положительные импульсы напряжений, показанные на временных диаграммах U_2 и U_5 , возникающие при перезарядке конденсаторов вызывают отпирание транзисторных ключей на время, достаточное для срабатывания реле и переключения контактов. В частности транзистор $VT1$ открываясь в течение относительно короткого времени Δt_3 пропускает ток через верхнюю обмотку поляризованного реле, вызывая переключения подвижного контакта в верхнее положение (жирной точкой отмечен контакт, который замыкается, когда ток входит в обмотку со стороны вывода, помеченного такой же точкой). В свою очередь транзистор $VT2$ открываясь в течение относительно короткого времени Δt_p пропускает ток через нижнюю обмотку поляризованного реле, возвращая контакт в нижнее положение.

Ниже приведём рекомендуемые значения параметров элементов рассмотренной схемы:

$$C1 = C2 = 1 \text{ мкФ}; R1 = R3 = 10 \text{ кОм}; R2 = R4 = 5,6 \text{ кОм}; U = 5 \text{ В.}$$

Транзисторы $VT1, VT2$ – КТ3102АМ.

В качестве инвертора $DD1$ может быть, например, использован один из элементов микросхемы 1533ЛН1.

В данной схеме использовано поляризованное реле с током срабатывания ≈ 10 мА, и с сопротивлением каждой обмотки 400 Ом.

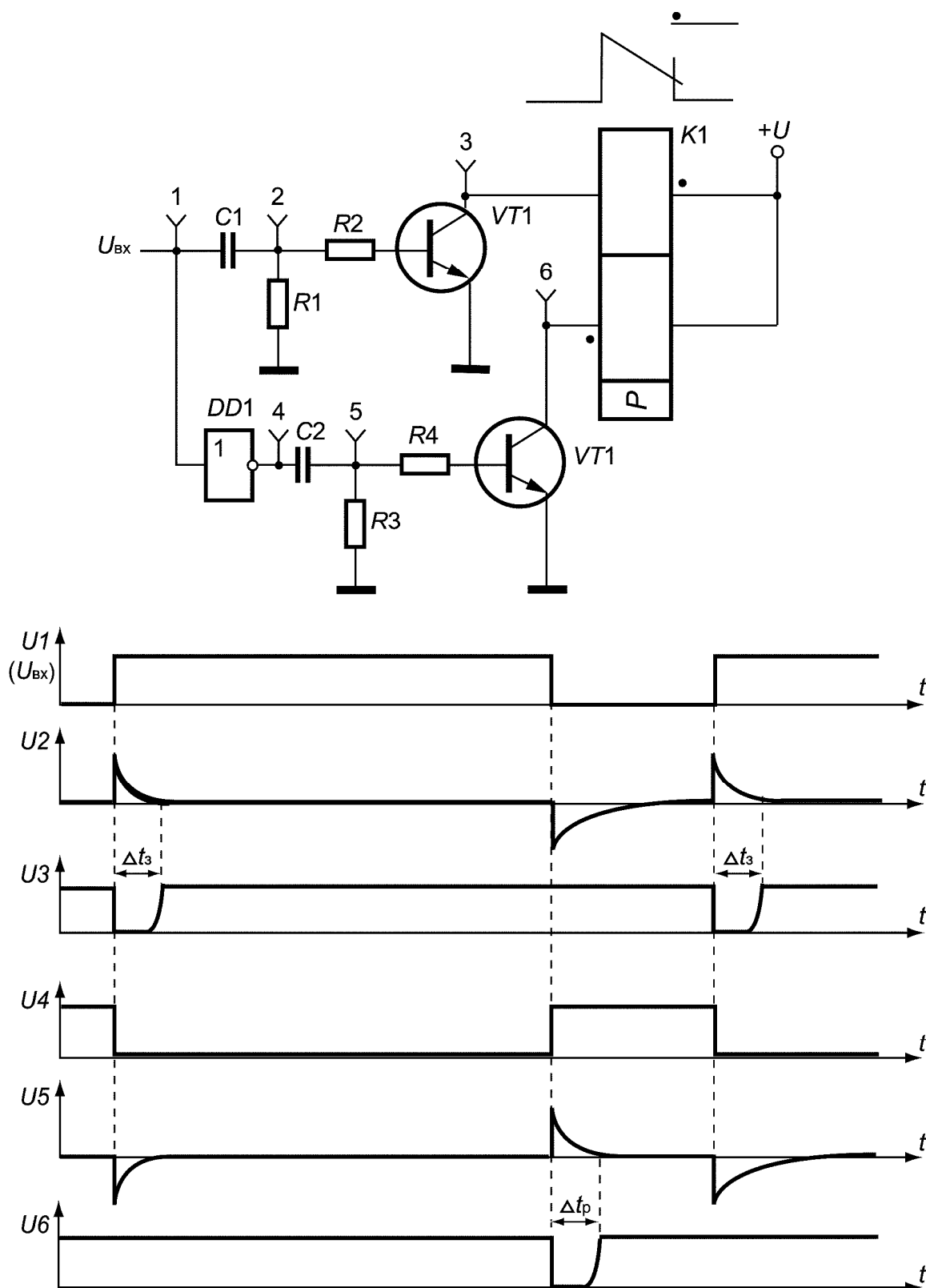


Рисунок 3.9 – Схема управления двухпозиционным поляризованным реле с нейтральной настройкой контактов и временные диаграммы напряжений в контрольных точках 1 – 6

К достоинствам рассмотренной схемы (рис. 3.9) следует отнести возможность управления поляризованным ЭМР, содержащим две обмотки

с помощью одного бита микроконтроллера, причём при минимальном среднем токе, потребляемом от источника питания. Специфическая форма импульсов напряжений, показанных на временных диаграммах U_2 и U_5 является причиной того, что запирающие транзисторы VT_1 и VT_2 происходит несколько медленнее, чем их отпирание (временные диаграммы U_3 , U_6), а, следовательно, не происходит и резкого прерывания тока в обмотках. Поэтому не ЭДС самоиндукции, возникающая в обмотках реле не столь значительна, это позволяет в данной схеме обойтись без использования шунтирующих диодов.

3.3 Управление шаговыми двигателями

Шаговые двигатели (ШД) могут использоваться в структуре оптико-электронных систем управления какими-либо внешними объектами, а также в структуре различных автоматизированных систем видеонаблюдения, например, для дистанционного управления диафрагмой объектива, поворотом телевизионных камер на заданный угол, перемещением элементов оптических компенсаторов и т.д. Особенностью ШД в отличие от обычных двигателей постоянного тока является возможность задания требуемого углового положения ротора, с которым могут быть связаны различные компоненты оптической схемы.

ШД подразделяются на три основных типа: с переменным магнитным сопротивлением; с постоянными магнитами; гибридные.

На рис. 3.10 показан *шаговый двигатель с переменным магнитным сопротивлением*. Он содержит ротор с зубцами из магнитомягкого материала и статор с обмотками.

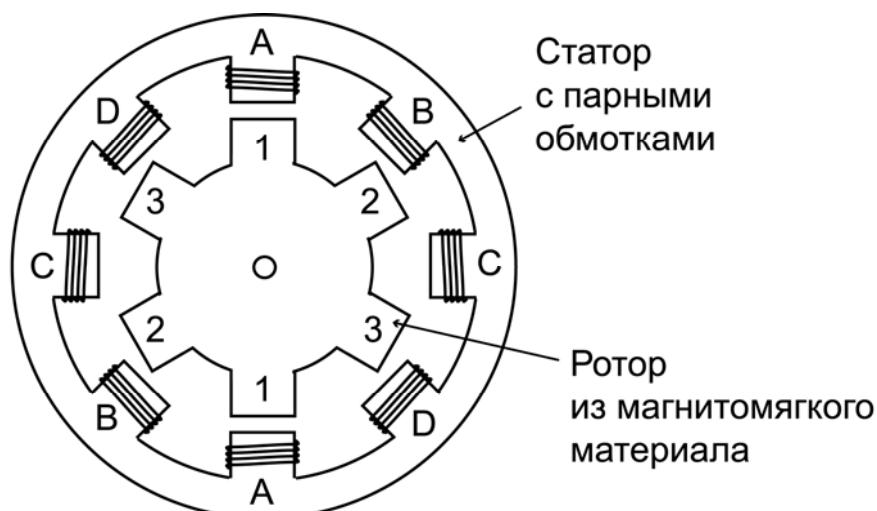


Рисунок 3.10 – Шаговый двигатель с переменным магнитным сопротивлением

Когда по двум противоположным обмоткам статора протекает ток (обмотки B), ротор смещается в сторону линии, соединяющей центры этих

обмоток. При переключении тока к следующей паре обмоток (обмотки С) ротор поворачивается далее.

Шаговый двигатель с постоянными магнитами содержит ротор в виде многополюсного цилиндра с чередующимися северными и южными магнитными полюсами. Ротор начинает поворачиваться при последовательной подаче питания на обмотки статора. Заметим, что ШД с постоянными магнитами обладает значительно большим вращательным моментом, чем ШД с переменным магнитным сопротивлением.

Чтобы понять особенности различных режимов работы подобного ШД воспользуемся рис. 3.11, на котором показан гипотетический ШД, обладающий всего одной парой полюсов ротора и двумя обмотками статора (в реальном ШД обмотки статора располагаются по всей окружности, при значительно большем числе пар магнитных полюсов).

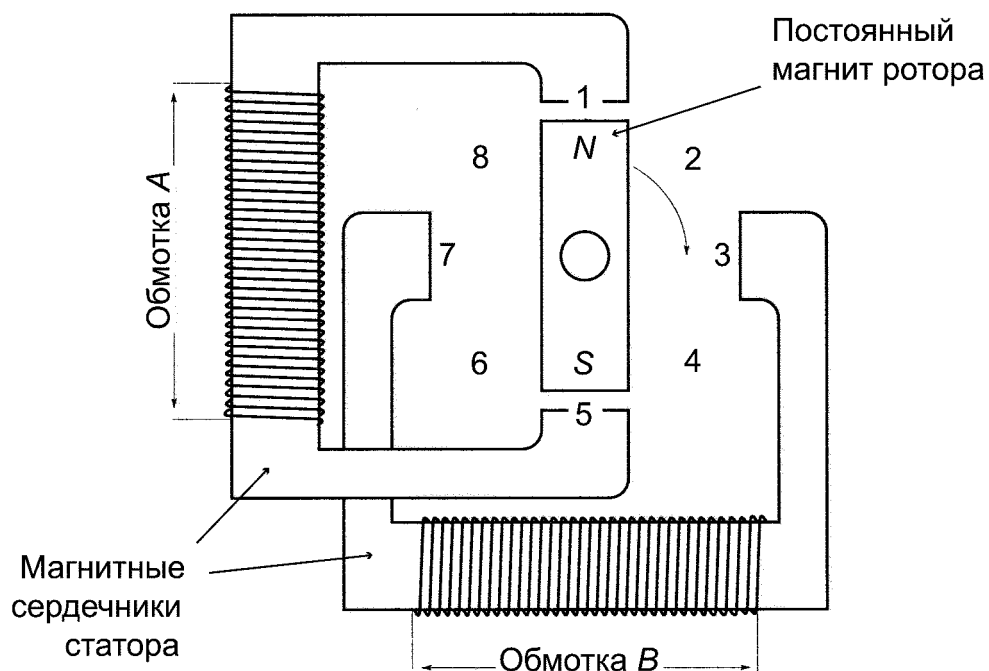


Рисунок 3.11 – Шаговый двигатель с постоянным магнитом

Пусть в обмотке *A* протекает ток, и ротор установился вдоль магнитного поля якоря обмотки *A* в положение 1, показанное на рис. 3.11. Если теперь выключить ток в катушке *A* и включить ток в катушке *B*, то ротор будет поворачиваться до тех пор, пока северный магнитный полюс ротора не установится в положение 3. Если затем выключить ток в обмотке *B* и включить ток в обмотке *A*, но в обратном направлении, то ротор повернётся в положение 5. Наконец, если отключить ток в обмотке *A* и включить ток в обмотке *B* в обратном направлении, то ротор займёт положение 7. Этот режим управления обмотками ШД называется возбуждением обмоток статора с одной включённой фазой. На рис. 3.12а показаны временные диаграммы, иллюстрирующие рассмотренный режим.

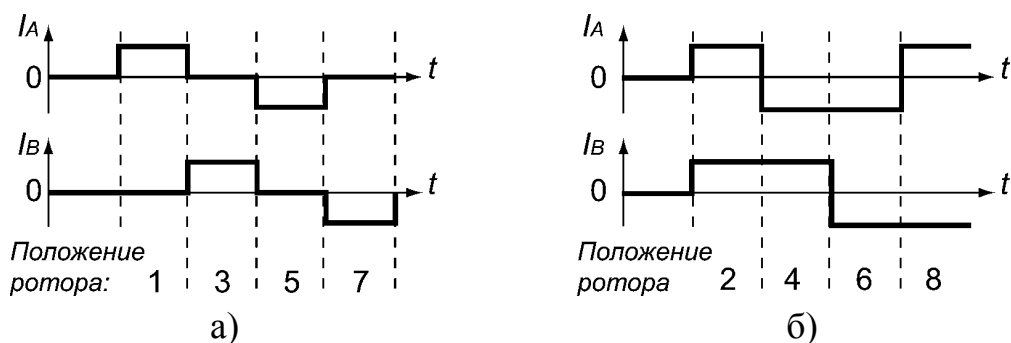


Рисунок 3.12 – Временные диаграммы управления ШД с одной включённой фазой (а), с двумя одновременно включёнными фазами (б)

Другой возможный режим – возбуждение обмоток с двумя включёнными фазами. Допустим, что ток протекает сразу в двух обмотках, тогда ротор займёт положение 2. Если теперь поменять направление тока только в обмотке A , ротор переместится в положение 4. Если далее изменить направление тока в обмотке B , ротор перейдёт в положение 6. И, наконец, при возвращении тока в обмотке A в первоначальное направление, ротор займёт положение 8 (рис. 3.12б).

В каждом из рассмотренных режимов полный шаг поворота ротора составляет 90° . Если совместить оба режима получим *полушаговый* режим управления ШД:

I_A	I_B	Позиция
+	0	1
+	+	2
0	+	3
-	+	4
-	0	5
-	-	6
0	-	7
+	-	8

Временные диаграммы управления обмотками ШД в полушаговом режиме показаны на рис. 3.13

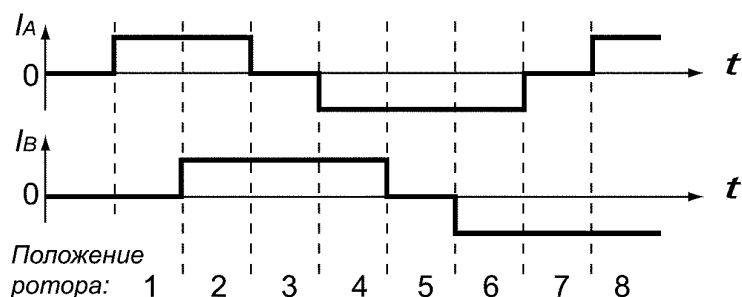


Рисунок 3.13 – Временные диаграммы управления двигателем в полушаговом режиме

Поскольку в реальных шаговых двигателях имеется не одна (как в данном примере) а значительно больше число пар полюсов и обмоток статора, то использование полушагового режима даёт возможность уменьшить шаг поворота до 15° или даже $7,5^\circ$.

Более точное позиционирование достигается в *гибридном* ШД, у которого ротор поделён на две части. Одна половина образована северными магнитными полюсами, другая – южными. Естественно, что и система обмоток статора более сложна. Число шагов на один оборот ротора может достигать 400 при минимальном угле поворота $0,9^\circ$. Среди всех типов ШД гибридные самые точные, но при этом и самые сложные по конструкции и потому самые дорогие.

Однако управление любым шаговым двигателем сводится к переключению токов в обмотках. На рис. 3.14 показана мостовая схема управления обмотками биполярного двигателя.

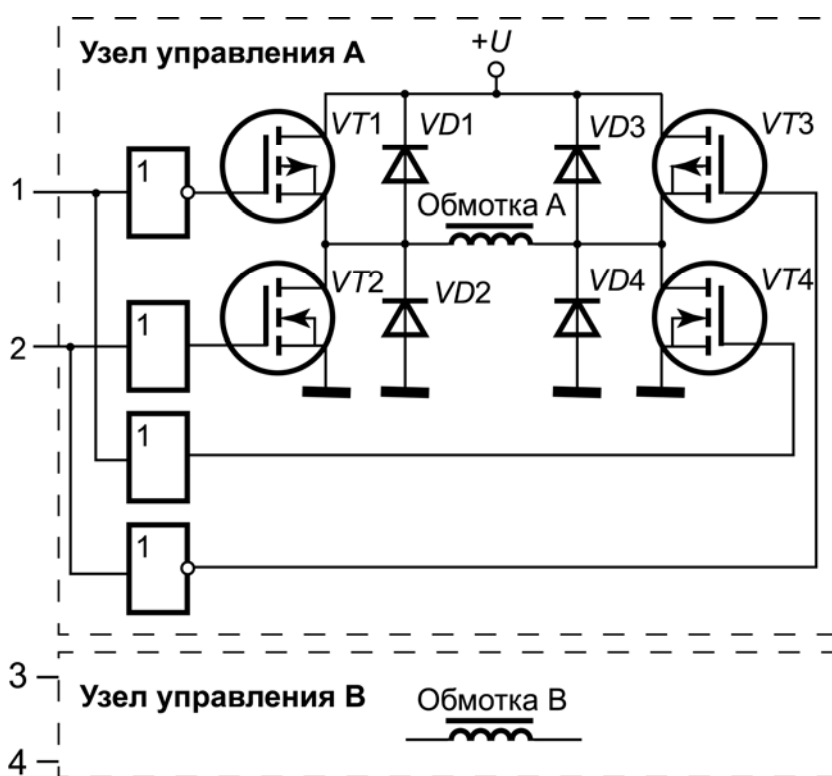


Рисунок 3.14 – Схема управления двумя обмотками биполярного двигателя

Если на вход 1 подан высокий уровень управляющего сигнала (логическая «1»), а на вход 2 – низкий, транзисторы $VT1$ и $VT4$ открываются, и ток протекает от положительного полюса источника через транзистор $VT1$, обмотку А и транзистор $VT4$ на общий вывод («землю»). Если, наоборот, на входе 1 низкий уровень управляющего сигнала (логический «0»), а на входе 2 – высокий, открываются транзисторы $VT2$ и $VT3$, и ток через обмотку А протекает в обратном направлении. Принцип управления другими обмотками (В, С, и др.) аналогичен. Диоды $VD1 - VD4$ и др. защищают

транзисторы от импульсов напряжения, вызванных явлением самоиндукции в обмотках двигателя.

Одна из проблем при использовании мостовых схем связана с возможностью возникновения значительного *сквозного тока*, когда верхний и нижний транзисторы одного плеча, например, транзисторы $VT1$ и $VT2$ (или $VT3$ и $VT4$) открываются одновременно. При низком сопротивлении открытых транзисторных ключей сквозной ток близок к току короткого замыкания источника питания. Он может привести к выходу из строя одного или обоих смежных транзисторов, а также к другим не менее драматичным последствиям. Основной причиной появления сквозного тока являются переходные процессы при включении и выключении транзисторов (рис. 3.15а).

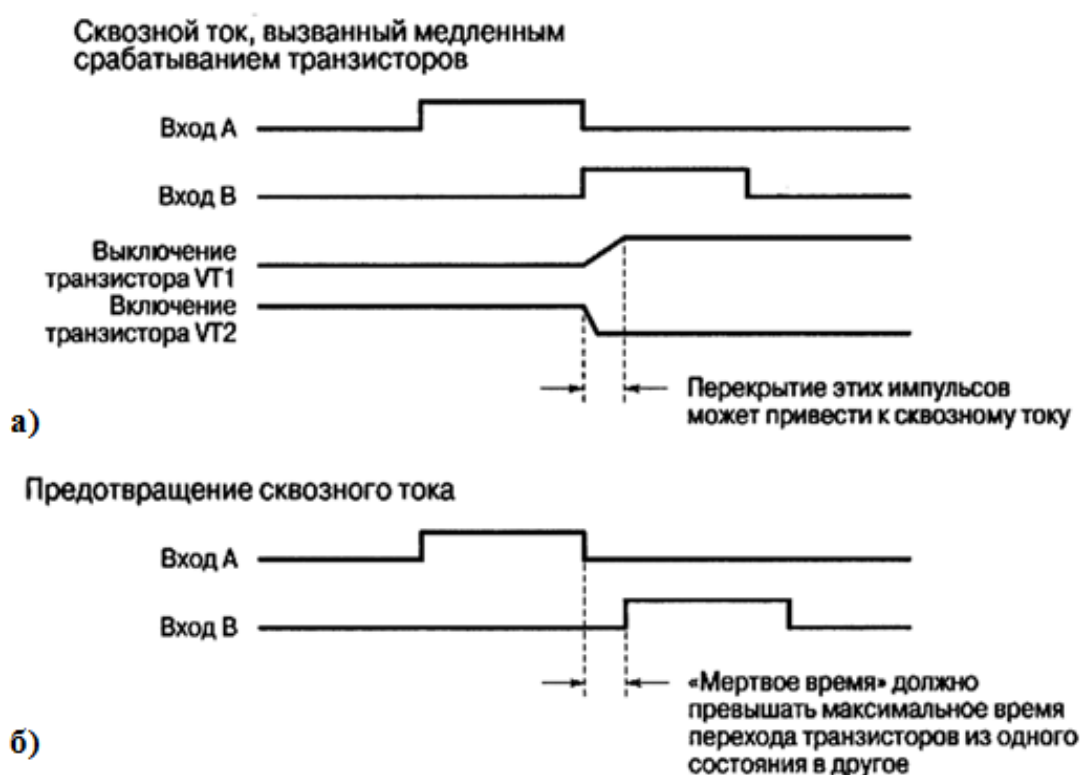


Рисунок 3.15 – Временные диаграммы, поясняющие возможности появления (а) и способа предотвращения сквозного тока (б)

Наиболее простой способ предотвращения сквозного тока – введение некоторой задержки между выключением одного транзистора и включением другого. Задержка управляющего сигнала должна быть достаточной для гарантированного выключения первого транзистора перед включением второго (рис. 3.15б).

В заключение заметим, что в настоящее время существует ряд специальных интегральных схем управления шаговыми двигателями. Примером может служить микросхема $L6201$ фирмы $SGS-Thompson$ (рис. 3.16).

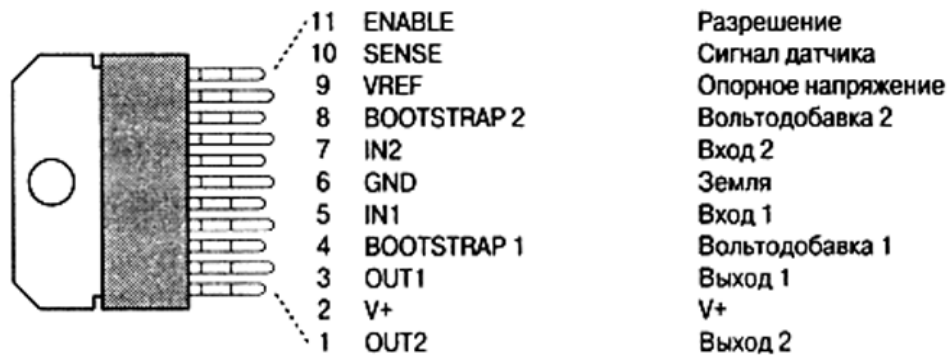


Рисунок 3.16 – Микросхема L6201 фирмы *SGS-Thomson* для управления шаговыми двигателями

Более подробно с особенностями работы ШД можно ознакомиться, например в работе [13].

3.4 Оптроны и их применение в функциональных модулях электронного тракта ОЭП

Основные определения и характеристики оптронов

Оптронами называют такие компактные оптоэлектронные приборы (часто реализованные в виде микросхем), в которых имеются источник и приемник оптического излучения, конструктивно связанные друг с другом. Принцип действия оптронов любого вида основан на следующем. С помощью источника оптического излучения электрический сигнал преобразуется в оптический сигнал (не обязательно в видимой, т.е. световой области спектра), в фотоприемнике – наоборот, оптический сигнал вызывает электрический отклик. Практическое распространение получили лишь оптроны, у которых имеется прямая оптическая связь от излучателя к фотоприемнику и, как правило, исключены все виды электрической связи между этими элементами.

По степени сложности структурной схемы среди изделий оптронной техники выделяют две группы приборов.

Оптопара (или «элементарный оптрон») представляет собой оптоэлектронный полупроводниковый прибор, состоящий из излучающего и фотоприемного элементов, между которыми имеется оптическая связь, обеспечивающая электрическую изоляцию между входом и выходом.

Оптоэлектронная интегральная микросхема представляет собой микросхему, состоящую из одной или нескольких оптопар и электрически соединенных с ними одного или нескольких согласующих или усилительных устройств.

Наиболее характерная роль таких приборов в электронной цепи – функция элементов связи, в которых при этом обеспечивается полная электрическая (гальваническая) развязка входа и выхода.

Ниже показана обобщённая структурная схема оптрона.

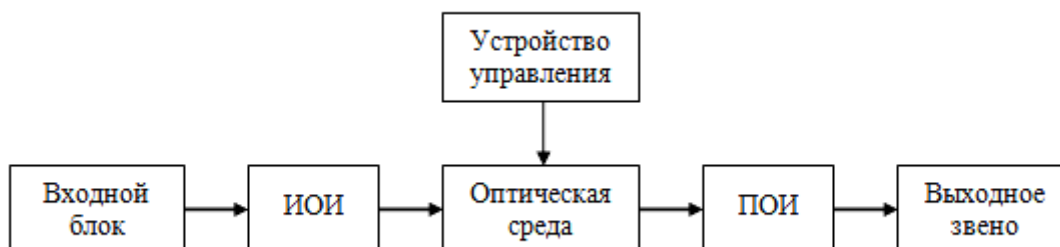


Рисунок 3.17 – Обобщённая структурная схема оптрона

Входной блок служит для оптимизации рабочего режима источника оптического излучения (ИОИ) (например, для смещения рабочей точки на вольтамперной характеристике светодиода на линейный участок) и преобразования (усиления) внешнего сигнала. Входной блок должен обладать высоким КПД преобразования, высоким быстродействием, широким динамическим диапазоном допустимых входных токов (для линейных систем передачи сигналов), малым значением «порогового» входного тока, при котором обеспечивается надежная передача информации по цепи (для импульсных систем).

Назначение оптической среды – передача энергии оптического сигнала от излучателя к фотоприёмнику, а также во многих случаях обеспечение механической целостности конструкции (оптрона с закрытым оптическим каналом).

Принципиальная возможность управления оптическими свойствами среды, например, с помощью использования электрооптических или магнитооптических эффектов, отражена введением в схему устройства управления. В этом случае мы получаем оптрон с управляемым оптическим каналом, функционально отличающийся от «обычного» оптрона: изменение выходного сигнала может осуществляться как по входу, так и по цепи управления.

В приемнике оптического излучения (ПОИ) происходит «восстановление» информационного сигнала из оптического в электрический.

Наконец, выходное звено призвано преобразовать сигнал фотоприемника в стандартную форму, удобную для воздействия на последующие за оптроном каскады. Практически обязательной функцией выходного звена является усиление сигнала, так как потери после двойного преобразования могут быть очень значительны. Иногда функцию усиления выполняет и сам фотоприемник (например, фототранзистор).

К числу наиболее важных достоинств этих приборов, базирующихся на общем оптоэлектронном принципе использования электрически нейтральных фотонов для переноса информации, относятся следующие:

- возможность обеспечения идеальной электрической (гальванической) развязки между входом и выходом, при этом для оптронов не существует каких-либо принципиальных физических или конструктивных ограничений по достижению сколь угодно высоких напряжений и сопротивлений развязки и сколь угодно малой проходной емкости;
- возможность реализации бесконтактного оптического управления электронными объектами и обусловленное этим разнообразие и гибкость конструкторских решений управляющих цепей;
- однонаправленность распространения информации по оптическому каналу, т.е. отсутствие обратной реакции приемника на излучатель;
- широкая полоса частот передачи сигнала при отсутствии ограничения в области низких частот, включая постоянную составляющую (что не свойственно, например, узлам гальванической развязки на базе импульсных трансформаторов);
- физическая и конструктивно-технологическая совместимость с другими полупроводниковыми и микроэлектронными приборами.

К недостаткам, ограничивающим применение оптронов, следует отнести:

- значительную потребляемую мощность, обусловленную необходимостью двойного преобразования энергии (электрическая энергия – оптическая – электрическая) и, следовательно, невысокий КПД;
- повышенную чувствительность параметров и характеристик к воздействию высоких температур и проникающей ядерной радиации;
- более или менее заметная временная деградация (ухудшение) параметров;
- относительно высокий уровень собственных шумов, обусловленный, как и два предыдущих недостатка, особенностями физики светодиодов;
- конструктивно-технологические трудности изготовления оптронов, связанные с использованием гибридной непланарной технологии (объединение в одном приборе нескольких кристаллов из различных полупроводников, располагаемых в разных плоскостях).

Как элемент связи оптрон характеризуется следующими параметрами:

- коэффициентом передачи K_i , определяемым отношением выходного и входного сигналов;
- скоростью передачи информации, которую оценивают с помощью таких параметров как длительность нарастания $t_{нар}$ и спада $t_{сп}$ передаваемых импульсов.

– эффективность оптрона как элемента гальванической развязки характеризуются максимальными напряжением $U_{\text{разв}}$ и сопротивлением $R_{\text{разв}}$ развязки, а также величиной проходной емкости $C_{\text{разв}}$.

Основные требования, предъявляемые к источникам оптического излучения оптронов, сводятся к следующим:

- спектральное согласование с выбранным фотоприемником;
- высокая эффективность преобразования энергии электрического тока в энергию излучения;
- преимущественная направленность излучения;
- высокое быстродействие; простота и удобство возбуждения и модуляции излучения.

Для использования в оптронах пригодны и доступны несколько разновидностей излучателей: миниатюрные лампочки накаливания; неоновые лампочки, в которых используется свечение электрического разряда газовой смеси неон-аргон; тонкопленочные электролюминесцентные ячейки и др. Однако, основным наиболее универсальным видом излучателя, используемым в оптронах, является полупроводниковый инжекционный светоизлучающий диод – светодиод. Это обусловлено следующими его достоинствами:

- высокое значение КПД преобразования электрической энергии в оптическую; узкий спектр излучения (квазимонохроматичность);
- направленность излучения;
- высокое быстродействие;
- малые значения питающих напряжений и токов;
- совместимость с транзисторами и интегральными схемами;
- простота модуляции мощности излучения путем изменения прямого тока;
- возможность работы, как в импульсном, так и в непрерывном режиме;
- линейность ватт-амперной характеристики в более или менее широком диапазоне входных токов;
- высокая надежность и долговечность;
- малые габариты; технологическая совместимость с изделиями микроэлектроники.

Функционально (как элемент схемы) оптрон характеризуется в первую очередь тем, какой вид фотоприемника в нем используется. Использование того или иного фотоприемника в оптроне определяется наличием следующими требованиями:

- эффективность преобразования энергии квантов излучения в энергию подвижных электрических;
- наличие и эффективность внутреннего встроенного усиления;

- высокое быстродействие;
- широта функциональных возможностей.

В оптронах используются фотоприемники, чувствительные в видимой и ближней инфракрасной области, так как именно в этом диапазоне спектра имеются интенсивные источники излучения и возможна работа фотоприемников без охлаждения. В большинстве случаев это фотоприёмники на основе кремния, и область их максимальной спектральной чувствительности находится вблизи 0,7 ...1 мкм.

Наиболее универсальными являются фотоприемники с *p-n* переходами (фотодиоды, фототиристоры, фототранзисторы и др.), а также фоторезисторы (рис. 3.18)

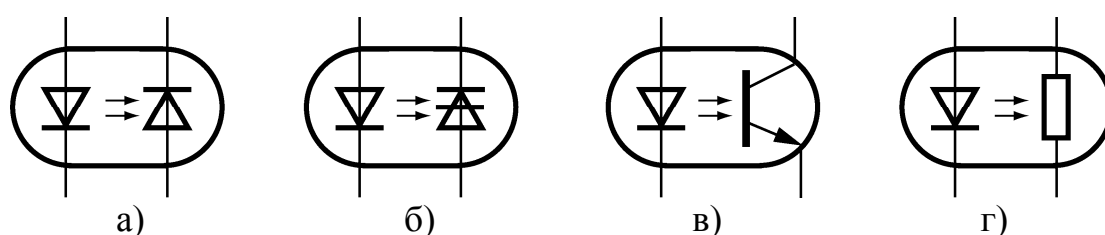


Рисунок 3.18 – Схемные обозначения фотодиодного (а), фототиристорного (б), фототранзисторного (в) и фоторезисторного (г) оптронов

На рис. 3.19 показан пример использования *фотодиодного оптрона* в качестве элемента оптической связи между двумя функциональными блоками. В данном примере передача сигнала осуществляется в направлении от блока 1 к блоку 2, но при этом обеспечивается полная гальваническая развязка между ними. Питание блоков 1 и 2 осуществляется от различных, электрически не связанных источников напряжения, и потому части схемы, расположенные слева и справа от оптрона могут находиться под сильно различающимися потенциалами.

Заметим, что именно фотодиодные оптроны могут с наибольшим успехом использоваться для непосредственной передачи аналоговых сигналов (без промежуточного преобразования к цифровой форме и обратно). Это обусловлено тем, что фотодиодные оптроны позволяют добиться более высокой (чем у других видов оптронов) линейности преобразования оптического сигнала в электрический. Кроме того они обладают хорошими частотными характеристиками и меньшим уровнем шумов.

Однако фотодиодные оптроны характеризуются коэффициентом передачи K_i меньшим 1, потому к ним (в отличие от фототранзисторных оптронов) всегда требуется подключение тех или иных усилительных элементов.

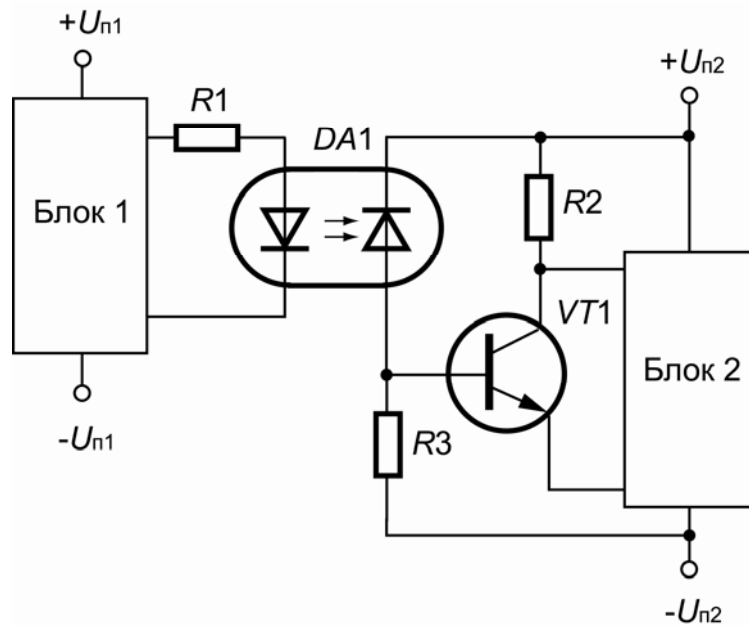


Рисунок 3.19 – Пример использования фотодиодного оптрона

Принцип действия **фототранзисторных оптронов** основан на том, что коллекторным током можно управлять по базовой цепи не только электрически, но и оптически посредством излучения светодиода. Фототранзисторные оптроны рядом своих свойств выгодно отличаются от других видов оптронов. Механизм внутреннего усиления обеспечивает получение больших значений коэффициента передачи тока K_i , так что последующие усилительные каскады не всегда необходимы. Инерционность фототранзисторного оптрона не очень велика и для многих случаев вполне допустима. Выходные токи фототранзисторов значительно выше, чем, например, у фотодиодов, что делает их пригодными для коммутации различных электрических цепей. Выходная цепь может работать как в линейном так и в ключевом режимах. Однако, как правило, диапазон линейности у фототранзисторных оптронов значительно меньше, чем у фотодиодных, поэтому их использование наиболее эффективно для передачи бинарных сигналов.

В качестве примера на рисунке 3.20 показана схема согласования логического элемента $DD1$ транзисторно-транзисторной логики (ТТЛ) с логическим элементом $DD2$ на основе комплементарных пар полевых транзисторов (КМОП).

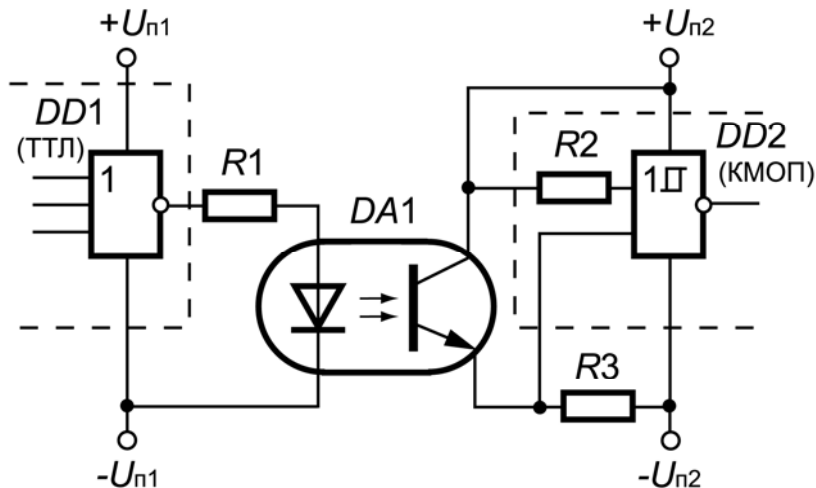


Рисунок 3.20 – Пример использования фототранзисторного оптрона

В данном примере источник $U_{п1} = 5$ В, а источник $U_{п2} = 15$ В могут быть полностью изолированы друг от друга. При величине сопротивления резистора $R1 = 820$ Ом светодиод оптрона возбуждается током приблизительно 5 мА, достаточным для насыщения транзистора и уверенного управления устройством на микросхемах серии КМОП. Рекомендуемые значения сопротивлений резисторов $R2 = 24$ кОм, $R3 = 1$ кОм. Ниже приведены параметры оптрона АОТ101 отечественного производства.

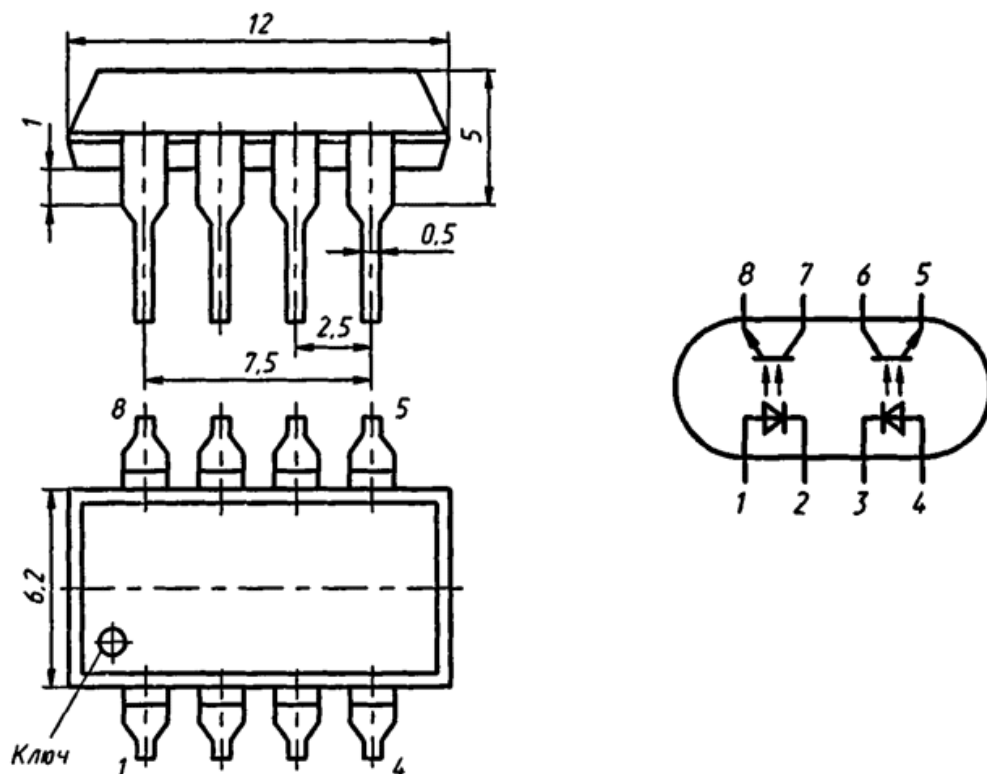


Рисунок 3.21 –Схема оптронов АОТ101

Основные характеристики оптронов АОТ101 при +25°C:

$I_{\text{вх.}}(\text{max})$	20мА
$U_{\text{вх.прям.}}$ (не более)	1,6 – 1,7В
$U_{\text{вх.обр.}}(\text{max})$	1,5В
$U_{\text{вых(к-э,к-б)}}(\text{max})$	15В
$I_{\text{вых}}(\text{max})$	5мА
$I_{\text{ут.вых.}}$ (не более)	10мкА
$U_{\text{изол.}}(\text{max})$	1500В
$U_{\text{вых.откр.}}$ (к-э)	0,4В
Время включения/выключения	<10мкс
Диапазон рабочих температур	-10°C..+70°C

Предельные эксплуатационные данные.

– Коммутируемое напряжение	15 В
– Обратное входное напряжение	1,5 В
– Напряжение изоляции при $T=+25\pm 10^\circ\text{C}$	1,5 кВ
– Входной ток при $T=-10..+50^\circ\text{C}$	20 мА
– Температура окружающей среды	-60..+70°C.

Применяются для электронной коммутации однополярного тока с гальванической развязкой между входом и выходом. Выпускаются в пластмассовом корпусе. Масса прибора не более 3 г.

Фототиристорные оптроны наиболее перспективны для коммутации сильноточных высоковольтных цепей. Например, оптроны типа АОУ103 предназначены для использования в качестве бесконтактных ключевых элементов в различных электронных схемах: в цепях управления, усилителях мощности, формирователях импульсов и т. п.

На рисунке 3.22 показана схема управления цепью переменного тока, в которой в качестве коммутирующего элемента использован фототиристорный оптрон. В свою очередь управление светодиодом оптрона может осуществляться, например, КМОП микроконтроллером посредством транзисторного ключа VT1.

Если на выходе порта микроконтроллера действует сигнал низкого уровня ($U_{\langle 0 \rangle} \approx 0 \text{ В}$), тиристорный ключ разомкнут. При этом очевидно, что разомкнута и цепь переменного тока, т.к. для любой полярности переменного напряжения заперт один из диодов в каждой ветви диодного «мостика». При поступлении с выходного порта микроконтроллера сигнала логической «1» (напряжение $U_{\langle 1 \rangle} \approx 5 \text{ В}$) тиристорный ключ замыкается, и через нагрузку $Z_{\text{н}}$ (в общем случае она может представлять собой комплексное активно-реактивное сопротивление) протекает переменный ток. В этом случае диодный «мостик» VD1 – VD4 представляет собой эквивалентную схему, состоящую из двух последовательных пар параллельно включенных (причём в противоположных направлениях) диодов. Очевидно, что такая цепь не представляет препятствие для переменного тока.

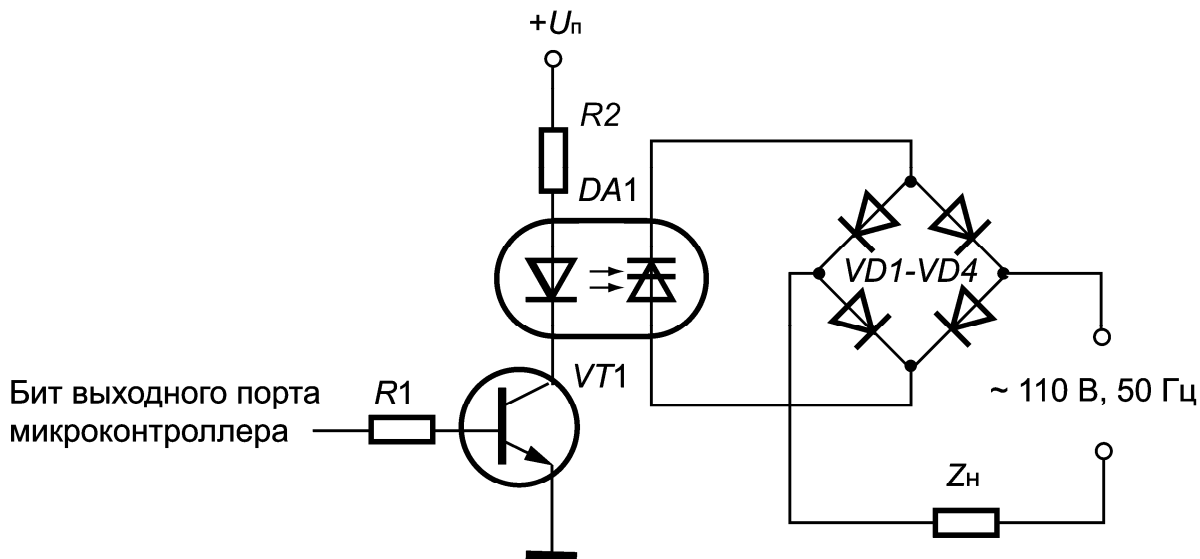


Рисунок 3.22 – Управление цепью переменного тока с помощью фототиристорного оптрона

В приведенном примере рекомендуемая величина сопротивления резисторов $R1 = 10 \text{ кОм}$, $R2 = 510 \text{ Ом}$.

Фоторезисторные оптроны (рис. 3.18г) принципиально отличаются от всех вышерассмотренных видов оптронов физическими и конструктивно-технологическими особенностями, а также составом и значениями параметров. В основе принципа действия фоторезистора лежит эффект фотопроводимости, т. е. изменения сопротивления полупроводника при воздействии на него оптического излучения. Таким образом, эквивалентная схема фоторезисторного оптрона представляет собой переменное сопротивление, уменьшающееся, хотя и нелинейно, по мере увеличения тока, протекающего через излучающий светодиод.

Ниже рассмотрим основные параметры и характеристики фоторезисторов, которые в значительной степени определяют возможности практического использования фоторезисторных оптронов.

Чувствительность – отношение величины тока протекающего через фоторезистор к величине воздействующего на него оптического потока при фиксированном напряжении на фоторезисторе.

$$K = \frac{I_{\Phi}}{\Phi} \Big|_{U = const}$$

Номинальное рабочее напряжение $U_{ном.}$ – рекомендуемое для данного фоторезистора напряжение, при котором обеспечивается максимально возможная линейность его характеристик и допустимая электрическая мощность, рассеиваемая в оптроне.

Номинальное значение фототока – фототок, при котором обеспечиваются нормальные условия работы фоторезистора, в частности, до-

пустимый температурный режим, зависящий от рассеиваемой мощности. Очевидно, что отношение $U_{\text{ном.}} / I_{\text{Фном.}} = R_{\text{Фном.}}$.

Темновое сопротивление $R_{\text{темн.}}$ – сопротивление фоторезистора при отсутствии оптического облучения.

Отношение $R_{\text{темн.}} / R_{\text{Фном.}}$, определяющее рабочий диапазон фотодиодного оптрона.

На рисунке 3.23 приведена типичная **световая характеристика** фоторезистора – зависимость фототока от потока излучения при постоянном напряжении источника.

$$I_{\Phi} = f(\Phi) \Big|_{U = \text{const}}$$

Существенная нелинейность этих характеристик объясняется не только увеличением количества носителей с увеличением потока излучения Φ , но и увеличением процесса их рекомбинации.

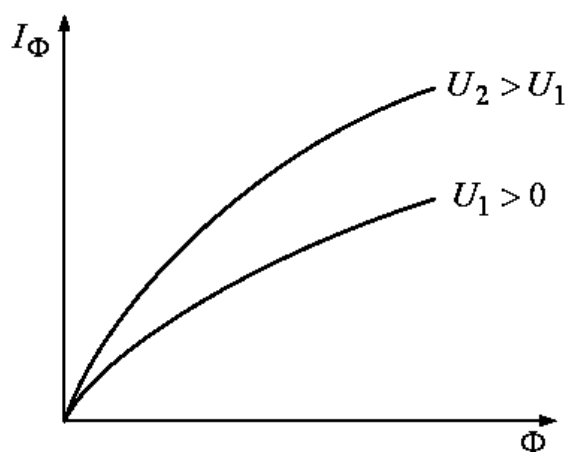


Рисунок 3.23 – Световые характеристики фоторезистора

Однако **вольт-амперные характеристики** фоторезистора близки к линейным (рис. 3.24), что делает возможным использование последних в цепях регулируемых электронных аттенюаторов, в регулируемых усилителях, в схемах управления чувствительностью фотоприёмных узлов и др. (см. рис. 3.25). Очевидно, что управляя током, протекающим через светодиод оптрона, можно изменять сопротивление его фоторезистора и, следовательно, изменять коэффициент ослабления сигнала аттенюатором (рис. 3.25а).

Изменяя сопротивление фоторезистора в цепи обратной связи, можно изменять коэффициент передачи усилителя или коэффициент преобразования ток – напряжение в составе фотоприёмного узла на основе пары фотодиод – операционный усилитель (см. рис. 3.25б).

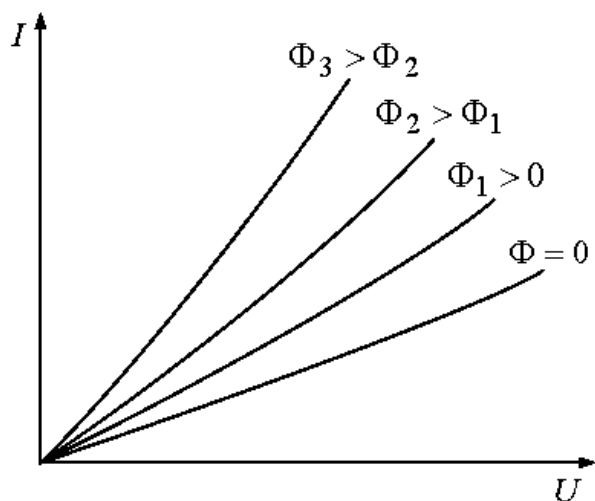


Рисунок 3.24– Вольт-амперные характеристики фоторезистора

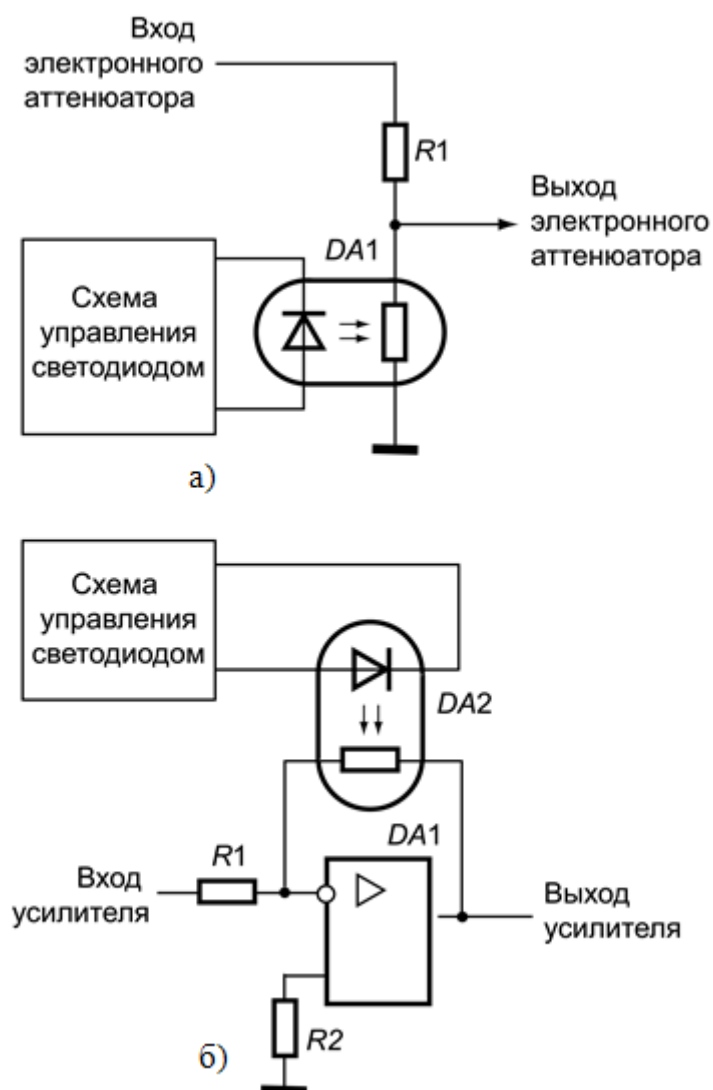


Рисунок 3.25 – Оптроны в цепях регулируемых электронных аттенюаторов (а), в регулируемых усилителях (б)

3.5 Фиксаторы уровня и пиковые детекторы

Сигналы, действующие в электронном тракте оптико-электронных систем, часто не содержат постоянной составляющей. Это связано с тем, что усиление постоянных токов и напряжений, действующих на выходе фотоприёмников, всегда связано с проявлением погрешностей, значительно превышающих погрешности при усилении переменных составляющих электрических сигналов. К тому же среди источников помех у большинства видов фотоприёмников на основе полупроводниковых материалов наиболее значительную роль играет так называемый «избыточный» шум, спектральная плотность которого на нулевых частотах резко возрастает.

Однако потеря постоянной составляющей в некоторых случаях крайне не желательна, поскольку может приводить к неопределённости в оценке реальной ситуации в зоне наблюдения, а также к ошибкам при выполнении измерительных задач.

Для восстановления постоянной составляющей входного сигнала и применяются **фиксаторы уровня** (ФУ).

Чтобы лучше понять роль ФУ рассмотрим в качестве простого примера временные диаграммы, иллюстрирующие прохождение периодической последовательности импульсных сигналов через цепь с последовательно включенным конденсатором.

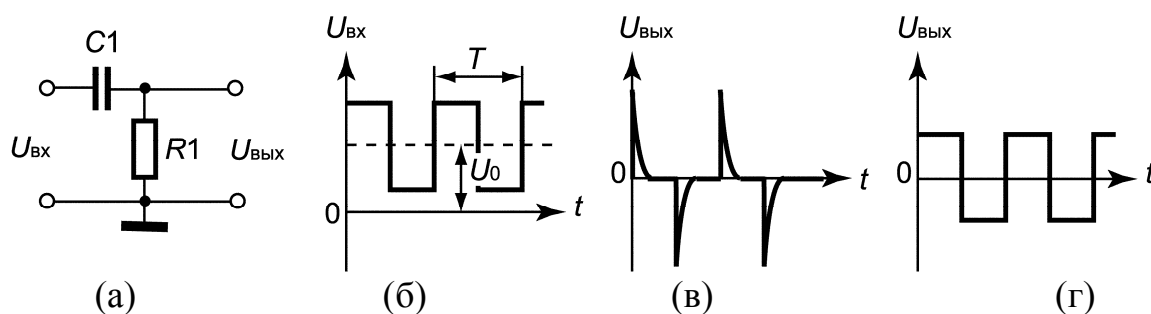


Рисунок 3.26 – Временные диаграммы, иллюстрирующие прохождение периодической последовательности импульсных сигналов через цепь с последовательно включенным конденсатором

Пусть, на входе разделительной RC -цепочки (рис 3.26а) действует импульсное напряжение $U_{вх}$ (рис. 3.26б), содержащее постоянную составляющую U_0 . Если постоянная времени RC -цепочки $\tau = R1 \cdot C1$ значительно меньше периода следования импульсов T , то на выходе наблюдается эффект дифференцирования сигнала (рис. 3.26в). Если постоянная времени $\tau \gg T$, то переменная составляющая входного сигнала проходит на выход практически без искажений (рис. 3.26г). Но в любом случае в выходном сигнале $U_{вых}$ отсутствует постоянная составляющая входного напряжения U_0 .

Схема простейшего ФУ и соответствующие временные диаграммы показаны на рис. 3.27.

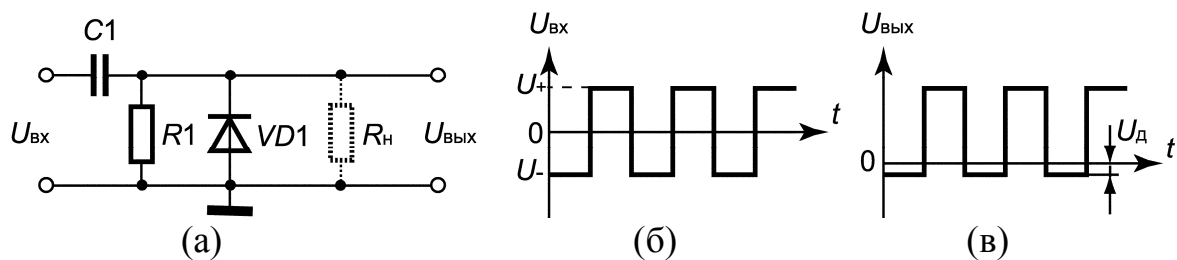


Рисунок 3.27– Схема неуправляемого фиксатора уровня

Основными элементами схемы простейшего неуправляемого ФУ являются конденсатор $C1$ и диод $VD1$ (рис. 3.27а). Во время действия на входе ФУ отрицательного напряжения (рис. 3.27б) диод полностью открыт, и конденсатор заряжается. При этом на левой пластине конденсатора потенциал относительно общего провода («земли») равен U_- , а на правой – потенциал близок к нулю. Точнее потенциал на правой пластине конденсатора имеет небольшое отрицательное значение, по модулю равное остаточному напряжению на открытом диоде U_d (рис. 3.27в).

Когда на входе ФУ действует положительное напряжение, диод заперт, и заряд на конденсаторе в течение следующего полупериода практически не меняется. В первом приближении можно пренебречь небольшой утечкой заряда конденсатора, через параллельно включенные сопротивления $R1$ и входное сопротивление следующего каскада R_n , т.к. обычно постоянная времени перезаряда конденсатора $\tau = (R1 \parallel R_n) \cdot C1$ значительно больше периода следования импульсов. Таким образом, выходное напряжение (напряжение на правой обкладке конденсатора) фактически повторяет изменение напряжения входного сигнала на фоне «зафиксированного» уровня отрицательного потенциала U_d .

Если ввести в рассмотренную схему источник постоянного (или регулируемого) смещения $U_{см}$, то можно изменить уровень фиксации, как это, например, показано на рис. 3.28.

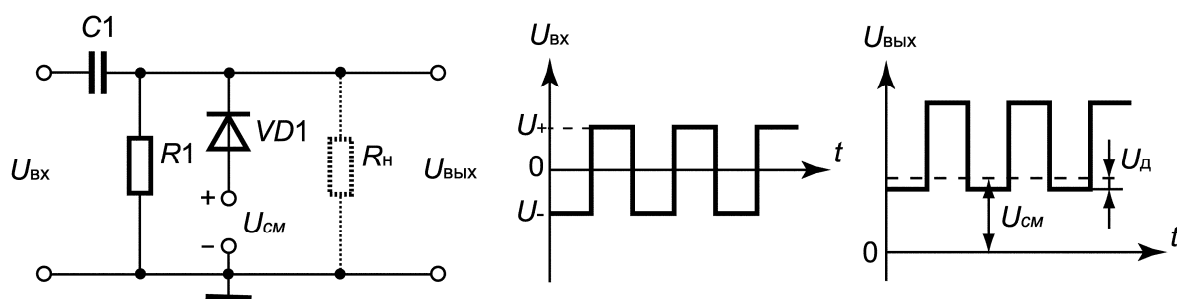


Рисунок 3.28 – Схема фиксатора уровня с источником смещения

На рис. 3.27 и 3.28 показаны примеры схем фиксаторов сигнала по нижнему уровню (ФУ «снизу»). Если изменить направление включения диода, то можно реализовать схему ФУ «сверху», как это показано на рис. 3.29.

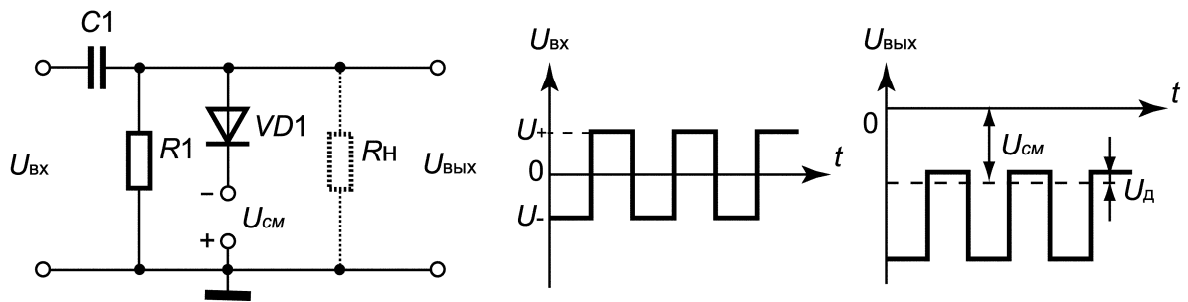


Рисунок 3.29 – Схема фиксатора уровня по верхнему уровню

Для нормальной работы ФУ необходимо обеспечить минимально возможное выходное сопротивление источника сигнала и максимально возможное входное сопротивление следующего каскада. С этой целью на входе и выходе ФУ обычно используют буферные каскады (БК) (см. раздел 1.1).

Все схемы, рассмотренные выше, относятся к категории *неуправляемых ФУ*. В более точных управляемых ФУ вместо диодов используют электронные ключи (см. раздел 1.2). *Управляемые ФУ* позволяют осуществлять «привязку» заданного участка входного сигнала. Такие фиксаторы, в частности, необходимы в составе автоматизированных видеоинформационных систем для обеспечения условий оптимального сопряжения видеосигнала с аналого-цифровым преобразователем (см. 3.6). Один из вариантов схемы управляемого ФУ показан на рис. 3.30.

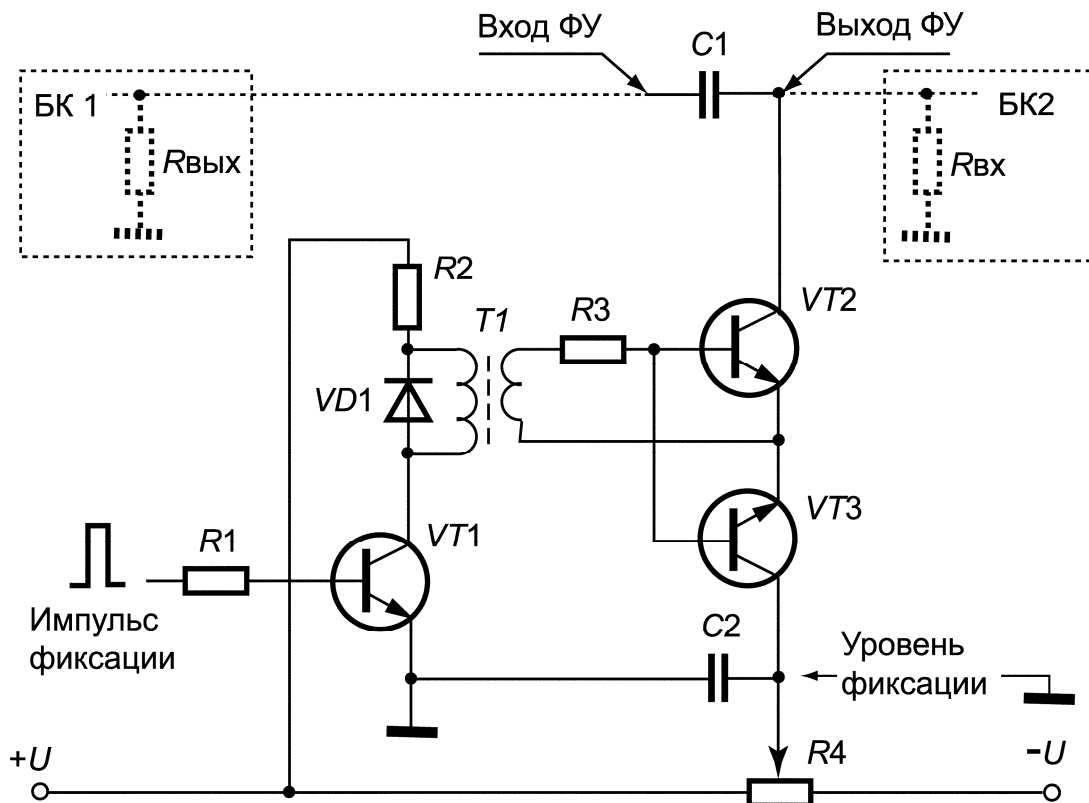


Рисунок 3.30 – Один из вариантов схемы управляемого фиксатора уровня

В рассматриваемом варианте аналоговый электронный ключ реализован на биполярных транзисторах $VT2$ и $VT3$. Управление этими транзисторами осуществляется посредством малогабаритного импульсного трансформатора $T1$ (например, МИТ4). Первичная обмотка $T1$ включена в цепь коллектора предварительного бинарного транзисторного ключа $VT1$. Подобная схема обеспечивает полную гальваническую развязку между сигналом управления (импульс фиксации) и цепью коммутации. Переменный резистор $R4$ позволяет регулировать уровень фиксации, в широком диапазоне от отрицательных до положительных значений напряжений. Конденсатор фильтра $C2$ фактически играет роль вторичного источника напряжения, соответствующего уровню фиксации.

Очевидно, что в составе схемы управляемого ФУ могут быть использованы и другие варианты реализации аналоговых ключей, которые подробнее рассмотрены в разделе 1.2.

Пиковым детектором (ПД) называется устройство, выходной сигнал которого соответствует наибольшему (т.е. пиковому) напряжению, наблюдаемому на входе за некоторый промежуток времени. ПД, например, является основным функциональным узлом пикового вольтметра. Другим примером может служить модуль предварительной обработки видеосигнала, в котором сигнал с выхода ПД используется для управления масштабирующим усилителем, что позволяет добиться оптимального согласования динамического диапазона видеосигнала с динамическим диапазоном аналого-цифрового преобразователя (см. ниже).

Работу идеального пикового детектора иллюстрирует рис. 3.31.

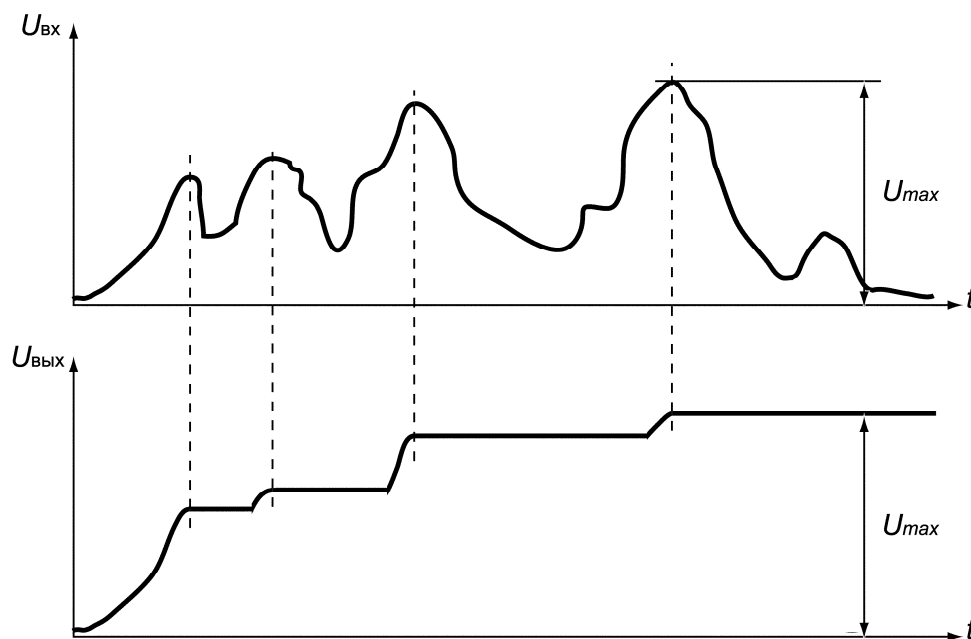


Рисунок 3.31 – Временные диаграммы, поясняющие работу идеального пикового детектора

Схема простейшего ПД показана на рис. 3.32.

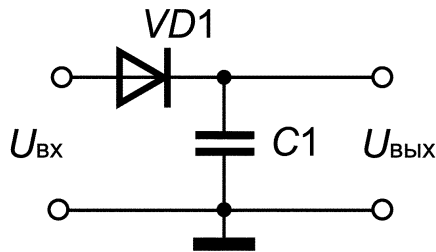


Рисунок 3.32 – Схема простейшего ПД положительного напряжения

Наибольшее значение входного сигнала $U_{вх} = U_{max}$ заряжает конденсатор, который сохраняет заряд до тех пор, пока диод смещён в обратном направлении, т.е. пока входное напряжение меньше напряжения на конденсаторе.

Однако такая схема имеет серьёзные недостатки.

Во-первых, входное сопротивление схемы не является постоянной величиной, и достигает минимума в момент резкого возрастания входного напряжения. Это может нарушить работу источника входного сигнала. Уменьшить влияние этого недостатка можно, включив эмиттерный повторитель (или буферный каскад на операционном усилителе) между источником входного сигнала и входом ПД.

Во-вторых, из-за падения напряжения на диоде такая схема нечувствительна к пикам напряжения меньше 0,6 В. Но и для больших пиков напряжения она даёт ошибку на величину падения напряжения на диоде. Кроме того, падение напряжения на диоде зависит от температуры и протекающего через диод тока.

На рис. 3.33 показана схема ПД с двумя операционными усилителями (ОУ) и отрицательной обратной связью.

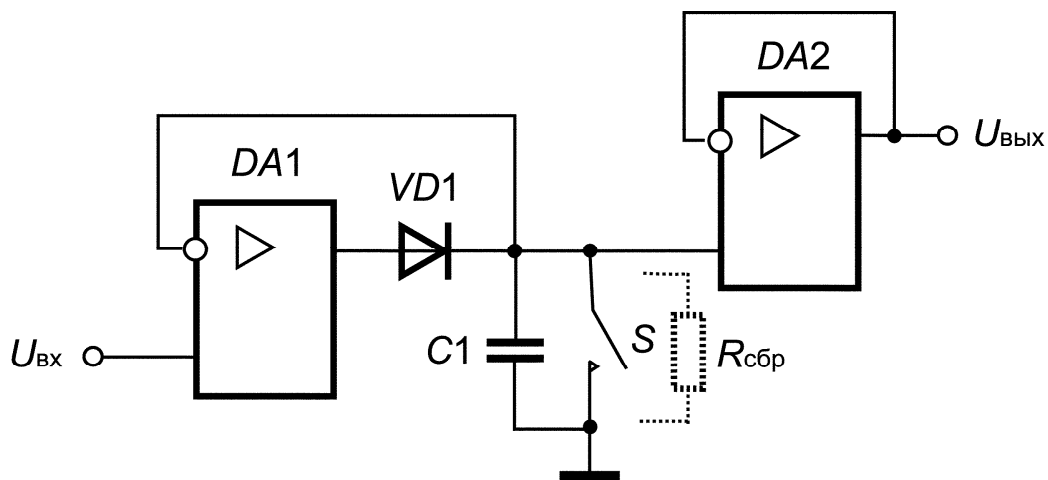


Рисунок 3.33 – Схема усовершенствованного ПД

Как видно из рис. 3.33, напряжение обратной связи снимается с конденсатора, при этом, благодаря влиянию ОУ, падение напряжение на диоде уже не имеет значения, поскольку напряжение на выходе ОУ при пиках входных напряжений всегда будет «стремиться» к величине напряжения на конденсаторе плюс падение напряжение на диоде.

Кнопка возвращаемого контакта S часто используется в пиковых вольтметрах для разряда конденсатора, т.е. для приведения ПД к начальному состоянию перед следующим измерением. В ПД, входящих в состав модуля предварительной обработки видеосигнала используется не кнопка сброса, а разрядный резистор $R_{сбр}$, включённый параллельно $C1$. Величина сопротивления этого резистора рассчитывается с учётом заданного времени перестройки ПД $\Delta t_{сбр}$ в случае последующего уменьшения пикового значения входного видеосигнала.

Строго говоря, разряд конденсатора происходит не только через сопротивление $R_{сбр}$ но и через параллельно ему подключённые входные сопротивления ОУ, а также сопротивление обратно смещённого диода, т.е. $R_{эКВ} = R_{сбр} || R_{вх} || R_{до}$. Однако, принимая во внимание, что $R_{вх}$ и $R_{до} \gg R_{сбр}$, для расчёта $R_{сбр}$ можно использовать приближённое выражение

$$R_{сбр} \approx \Delta t_{сбр} / 3C1. \quad (3.6)$$

Величина ёмкости конденсатора $C1$ выбирается из условия достижения необходимой скорости нарастания выходного напряжения при отслеживании пиковых значений входного сигнала. В свою очередь в рассматриваемой схеме скорость нарастания выходного напряжения ω при пиках входных сигналов ограничивается в основном не сопротивлением открытого диода, а максимальным выходным током ОУ $I_{вых}$. С учётом последнего замечания можно записать

$$\omega = dU/dt \approx I_{вых} / C1. \quad (3.7)$$

Чтобы определить величину необходимой скорости нарастания выходного напряжения следует учесть то обстоятельство, что ОУ каждый раз, когда его входное напряжение оказывается меньше выходного (т.е. напряжения на конденсаторе), попадает в режим отрицательного насыщения ($U_{вых ОУ} = U_{max-}$). Поэтому максимальное время «отставания» Δt_3 выходного сигнала ПД от входного сигнала, когда входное напряжение вновь оказывается больше выходного, может оцениваться с помощью приближённого выражения

$$\Delta t_3 \approx (U_{max+} - U_{max-}) / \omega. \quad (3.8)$$

Пусть, например, в схеме ПД, входящего в состав модуля предварительной обработки видеосигнала, использованы элементы со следующими параметрами:

$$C1 = 0,1 \text{ мкФ}; R_{сбр} = 1 \text{ Мом}; DA1, VD1 - \text{КД521};$$

$$DA2 - 544\text{УД2Б} (I_{вх} = 0,5 \text{ нА}, I_{вых} = 8 \text{ мА}, |U_{max+}| = |U_{max-}| = 10 \text{ В}).$$

Тогда

$$\Delta t_3 \approx (U_{max+} - U_{max-}) \cdot C1 / I_{вых} = [10 - (-10)] \cdot 0,1 \cdot 10^{-6} / (8 \cdot 10^{-3}) = 250 \text{ мкс};$$

$$\Delta t_{\text{сбр}} \approx 3R_{\text{сбр}} \cdot C1 = 3 \cdot 10^6 \cdot 10^{-7} = 0,3 \text{ с.}$$

Такие временные параметры вполне удовлетворяют всем необходимым требованиям, предъявляемым к ПД в структуре модуля предварительной обработки видеосигнала при сопряжении с аналого-цифровым преобразователем.

Более подробно с особенностями расчёта и применения ПД можно, например в [5].

3.6 Устройство выборки-хранения

Устройства выборки-хранения (УВХ) широко используются в различных системах управления, цифровых системах связи и других системах, где необходимо осуществлять преобразование аналоговых сигналов в цифровые значения. Функция УВХ заключается в быстром заряде конденсатора, выполняющего роль аналогового элемента памяти, до текущего значения входного напряжения, действующего во время поступления управляющего импульса U_y , с последующим удержанием этого значения входного напряжения на выходе в течение заданного времени. Выходное напряжение УВХ должно оставаться неизменным до поступления следующего управляющего импульса. На рис. 3.34 показаны временные диаграммы, поясняющие работу УВХ. Возможная схема УВХ приведена на рис. 3.35.

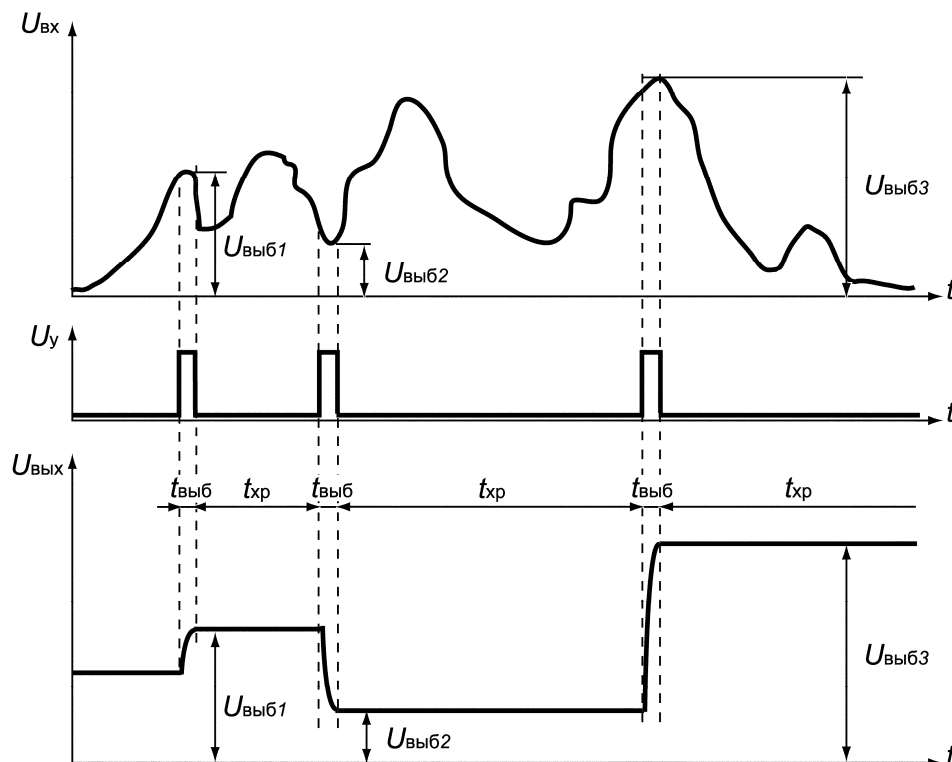


Рисунок 3.34 – Временные диаграммы, поясняющие работу устройства выборки-хранения

Основными элементами УВХ являются электронный ключ (ЭК) и конденсатор $C1$. ОУ $DA1$ и $DA2$ включены по схеме повторителей напряжений с единичным коэффициентом передачи. Они выполняют функцию буферных каскадов с высокими входными и малыми выходными сопротивлениями. ЭК может быть реализован на полевых или биполярных транзисторах по схеме, обеспечивающей хорошую развязку между коммутируемым и управляющим сигналами.

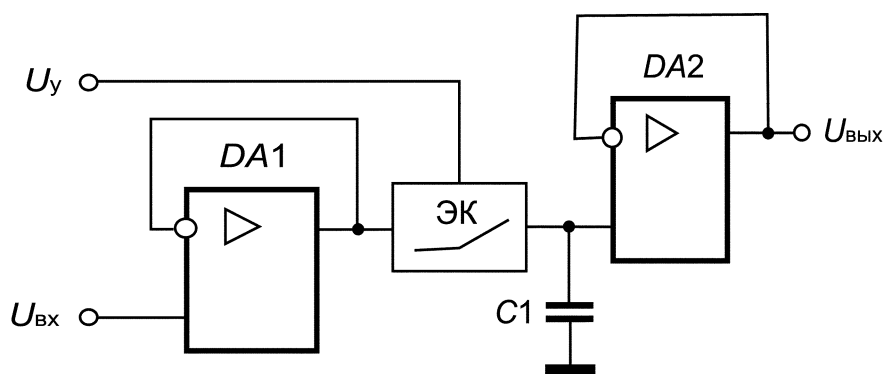


Рисунок 3.35 – Устройство выборки-хранения

При поступлении импульса управляющего сигнала (U_y , рис. 3.34) происходит замыкания ЭК, и конденсатор $C1$, быстро заряжается до уровня текущего входного сигнала. ($U_{\text{выб}}$, рис. 3.34). Длительность управляющего импульса определяет время выборки $t_{\text{выб}}$, которое должно быть достаточным для достижения требуемой точности фиксации уровня входного сигнала

$$t_{\text{выб}} \geq (R_{\text{вых}} + R_{\text{ок}}) \cdot C1 \quad (3.9)$$

где $R_{\text{вых}}$ и $R_{\text{ок}}$ выходное сопротивление буферного каскада на ОУ $DA1$ и сопротивление открытого ЭК соответственно.

После окончания времени выборки ЭК размыкается, и начинается время хранения $t_{\text{хр}}$. При этом выходное напряжение $U_{\text{вых}}$ должно оставаться почти неизменным до следующего импульса выборки (рис. 3.34). На практике конденсатор $C1$ во время хранения будет медленно разряжаться через сопротивление разомкнутого ключа $R_{\text{рк}}$, сопротивление утечки конденсатора R_c и входное сопротивление ОУ. Таким образом, погрешность напряжения выборки $U_{\text{выб}}$ к моменту его использования последующей схемой определяется выражением

$$\Delta U_{\text{выб}} = I_{y\Sigma} \cdot t_{\text{хр}} / C1, \quad (3.10)$$

где $I_{y\Sigma}$ – суммарный ток утечки ЭК, конденсатора и входной цепи ОУ.

При необходимости большого времени хранения в схеме УВХ следует использовать конденсатор с высококачественным тефлоновым, полистирольным или поликарбонатным диэлектриком и ОУ с входными каскадами на полевых транзисторах.

Как видно из выражений (3.9) и (3.10), с точки зрения обеспечения высокой точности фиксации уровня входного сигнала за ограниченное

время $t_{\text{выб}}$ желательно стремиться к уменьшению величины ёмкости $C1$, в то время как для снижения погрешности выборки, обусловленной разрядом конденсатора желательно стремиться к увеличению ёмкости $C1$. Такое противоречие заставляет искать компромиссное решение с учётом особенностей конкретных условий использования УВХ.

3.7 Модуль предварительной обработки видеосигнала

Основная функция модуля предварительной обработки (МПО) – преобразование аналогового видеосигнала, представляющего собой последовательность видеоимпульсов, соответствующих освещённостям в анализируемых точках изображения, в адекватные значения кодов двоичных чисел. Кроме аналого-цифрового преобразователя (АЦП) в составе МПО должны быть дополнительные аппаратные средства, обеспечивающие условия оптимального согласования параметров видеосигнала с параметрами АЦП независимо от содержания кадра (рис 3.36).

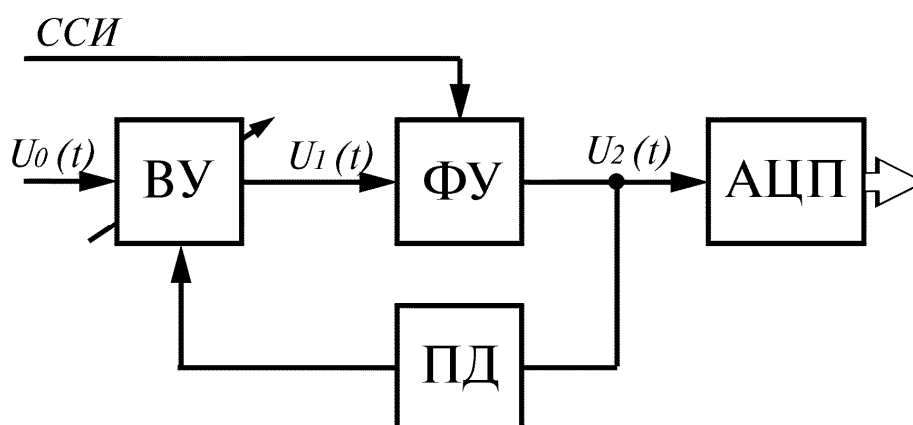


Рисунок 3.36 – Структурная схема УПО

Входной сигнал $U_0(t)$ с выхода телевизионного датчика поступает на вход видеопреобразователя (ВУ) с регулируемым коэффициентом усиления. Основное назначение ВУ – масштабирование видеосигнала, то есть обеспечение размаха видеосигнала (от минимального уровня «чёрного» до максимального уровня «белого»), приблизительно равного динамическому диапазону допустимых входных сигналов АЦП. Управление ВУ осуществляется посредством пикового детектора (ПД). Он измеряет максимальное (пиковое) напряжение сигнала на входе АЦП и устанавливает такое значение коэффициента усиления, при котором максимальный уровень напряжения видеосигнала в кадре почти совпадает с верхним допустимым уровнем напряжения на входе АЦП. Отметим, что в некоторых случаях при необходимости оценки абсолютной освещённости в анализируемых точках изображения вместо ПД в УПО может использоваться ручная установка оптимального постоянного коэффициента усиления.

С выхода ВУ на вход АЦП видеосигнал поступает через фиксатор уровня (ФУ), обеспечивающий «привязку» нижнего уровня напряжения видеосигнала к нижнему уровню динамического диапазона АЦП. Необходимость использования ФУ обусловлена тем, что в видеосигнале, поступающем на вход УПО, обычно отсутствует информация о постоянной составляющей, и абсолютное значение напряжений, соответствующих «белому» и «чёрному» может сильно зависеть от содержания кадра, а, точнее, от процентного соотношения числа светлых и тёмных элементов в кадре. Принцип работы ФУ поясняет рис.3.37.

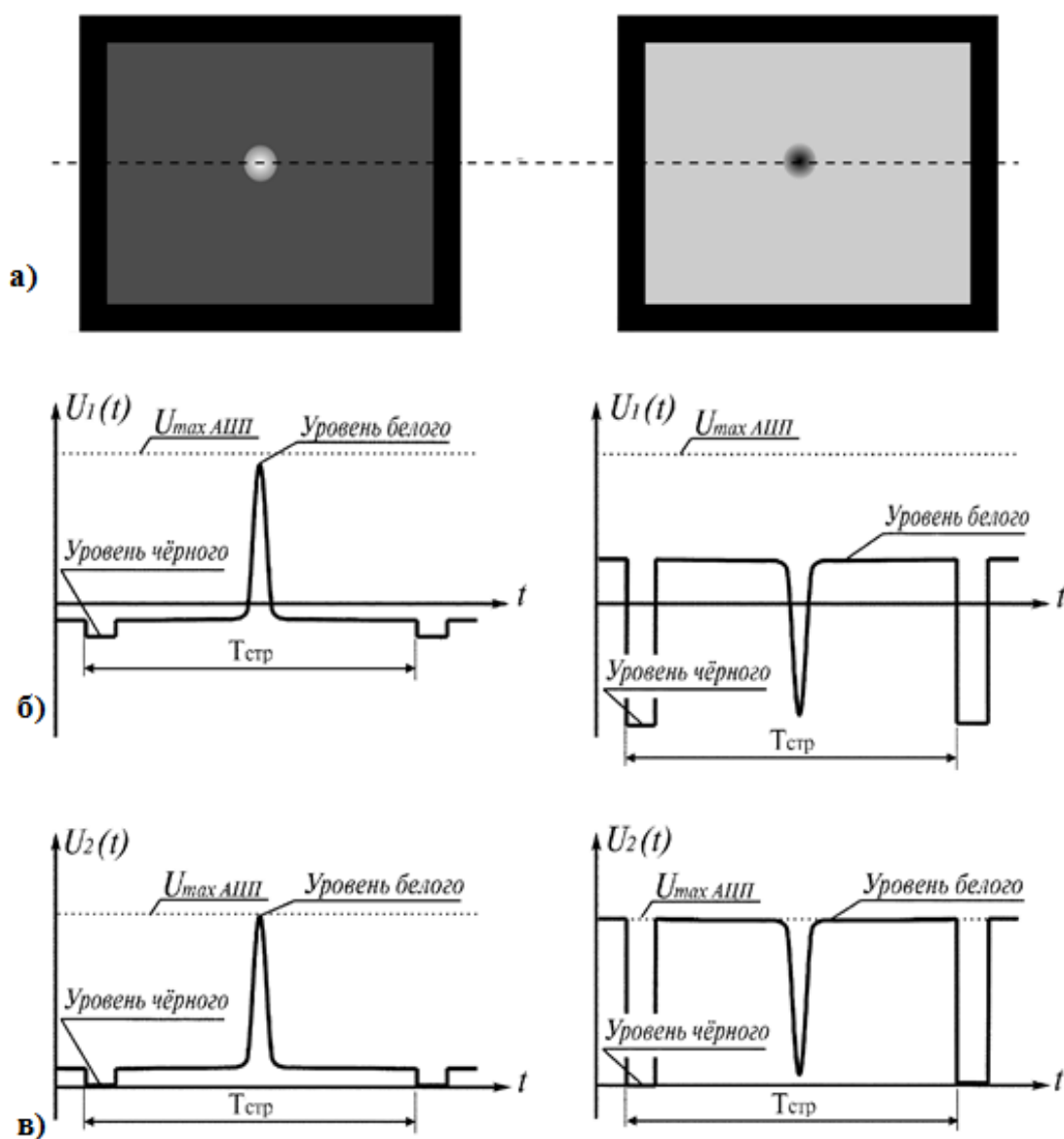


Рисунок 3.37 – Принцип работы ФУ

На рис. 3.37а показаны два примера изображений, содержащих мало-размерный объект, на рис. 3.37б – соответствующие им осциллограммы видеосигналов выбранной строки. Как видно из этих примеров, даже при

одинаковых уровнях освещенности вследствие потери постоянной составляющей видеосигнала на выходе ВУ, содержащего разделительные конденсаторы, в обоих случаях наблюдаются различные значения напряжений (среднее значение напряжения $U_1(t)$ равно нулю). Это может привести к последующему неправильному кодированию значений освещенности в точках изображения при формировании двоичных кодов с помощью АЦП. На выходе ФУ видеосигналы имеют более правильный вид (рис. 3.37в).

3.8 Узлы сопряжения аппаратных средств ОЭС с цифровыми вычислительными устройствами

При сопряжении аппаратных средств оптико-электронных приборов и систем с внешними цифровыми вычислительными устройствами, (например, персональными или промышленными компьютерами) обычно используют различные интерфейсы последовательного обмена, среди которых наибольшее распространение получили *RS232* и *RS485*. Изучение программной части этих интерфейсов, включающих соответствующие протоколы обмена, не входит в задачу данного учебного пособия. Ниже остановимся на возможной аппаратной реализации функциональных узлов необходимых для реализации этих протоколов.

Одним из важных требований, предъявляемых к аппаратным средствам сопряжения, часто является обеспечение полной гальванической развязки между электронным трактом ОЭС и цифровым вычислительным устройством. В частности в распределённых системах охранной, пожарной сигнализации подобное требование является обязательным.

В качестве примера на рис. 3.38 приведена возможная схема узла сопряжения аппаратных средств ОЭС с последовательным портом персонального компьютера (ПК), обеспечивающая двусторонний обмен данными по протоколу *RS232* через диодно-транзисторные оптроны.

Электропитание элементов схемы, расположенных слева от пунктирной линии, осуществляется от источников напряжения, входящих в состав аппаратных средств оптико-электронного прибора (системы). Элементы, расположенные справа, получают питание от ПК через диоды $VD1$, $VD2$, подключенные к контактам 4 и 8 разъёма $X1$. Этот разъем с помощью стандартного кабеля подключается к последовательному порту ПК. В соответствии с программой, управляющей работой компьютера во время сеанса связи на контактах 4 и 8 должны постоянно поддерживаться сигналы логической «1» (+5В), обеспечивающие необходимое напряжение питания элементов схемы, расположенных справа от пунктирной линии. Таким образом, обеспечивается гальваническая развязка между ПК и аппаратными средствами ОЭС.

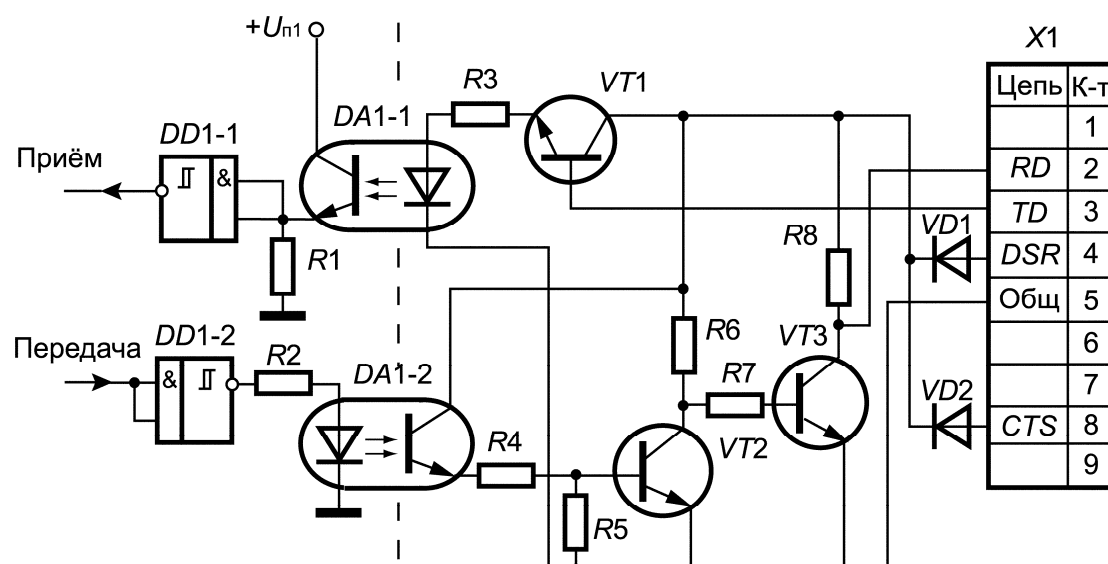


Рисунок 3.38 – Узел сопряжения аппаратных средств ОЭС с последовательным портом персонального компьютера по протоколу RS232

Со стороны ОЭП протокол обмена обычно реализуется входящим в состав их аппаратных средств микроконтроллером (на рисунке не показан). Один из выводов порта микроконтроллера должен быть запрограммирован на приём, а второй на передачу.

Рассмотрим вначале работу схемы в режиме приёма сигналов в виде последовательности битов, передаваемых со стороны ПК через контакт 3 разъёма X1 (цепь TD – передача данных).

При поступлении со стороны ПК сигнала высокого уровня (логическая «1») в цепи эмиттера VT1 (включённого по схеме эмиттерного повторителя) протекает ток, обеспечивающий включение светодиода оптрона DA1-1. При этом на выходе эмиттерного повторителя, реализованного на фототранзисторе оптрона DA1-1, появится сигнал высокого уровня, соответствующий входному сигналу. С помощью формирователя DD1-1 этот сигнал преобразуется в стандартный бинарный сигнал логического «0», который и поступит на вывод порта микроконтроллера, запрограммированный на приём. Заметим, что элементы схемы DD1-1 и DD1-2 размещены в одном корпусе DD1 – микросхема 1561ТЛ1. Она содержит 4 комбинированных схемы, каждая из которых представляет собой сочетание триггера Шмидта с входным логическим элементом «И», а также инвертором на входе. Нетрудно показать, что при поступлении со стороны ПК сигнала низкого уровня на выходе DD1-1 будет воспроизведён сигнал логической «1». Таким образом, для правильной интерпретации данных, передаваемых последовательным двоичным кодом со стороны ПК, программа микроконтроллера (управляющая процессом обмена со стороны аппаратных средств ОЭС) должна осуществлять предварительную инверсию поступающих сигналов.

В режиме передачи данных в сторону ПК последовательность битов, поступающих с вывода порта микроконтроллера, запрограммированного на передачу, предварительно инвертируется элементом *DD1-2*, который обладает нагрузочной способностью, достаточной для управления светодиодом оптрона *DA1-2*. При включении данного светодиода на выходе эмиттерного повторителя, реализованного на фототранзисторе оптрона *DA1-2*, появится сигнал высокого уровня (соответствующий входному сигналу логического «0»). С помощью электронных ключей, реализованных на транзисторах *VT2*, *VT3*, сформированный сигнал логической «1» передаётся на контакт 8 разъёма *X1* (цепь *RD* – приём данных). Очевидно, что программа, управляющая процессом обмена со стороны ПК также должна осуществлять предварительную инверсию поступающих сигналов.

Ниже представлен перечень элементов, рекомендуемых для реализации рассмотренной схемы

- *DD1* – 1561ТЛ1;
- *DA1* – АОТ101;
- *VT1...VT3* – КТ3102АМ;
- *VD1...VD2* – КД522А;
- *R1, R3...R5* – 1 К;
- *R2* – 510 Ом;
- *R6...R8* – 1,3 К;
- *X1* – Розетка *DBR 9-F* (стандартный разъём *COM*-порта ПК).
- (кроме последнего, все указанные элементы российского производства).

На рис. 3.39 приведена схема узла сопряжения аппаратных средств ОЭС с *USB*-портом ПК по протоколу *RS485*. *USB*-кабель представляет собой две витые пары: по одной паре (контакты 2, 3) происходит передача данных в каждом направлении (дифференциальное включение), а другая пара (контакты 1, 4) используется для питания напряжением до 5В периферийного (по отношению к ПК) устройства.

Дифференциальное включение витой пары, позволяющее её поочерёдно использовать при передаче сигналов как в одном, так и в обратном направлении, обеспечивается, благодаря использованию специальной коммутирующей микросхемы *DD2* (*MAX485*), управляемой со стороны аппаратных средств ОЭС посредством дополнительной оптронной пары *DA2-1*. При этом в дополнение к выводам микроконтроллера, используемых непосредственно для приёма и передачи данных, необходимо использовать ещё один вывод порта микроконтроллера, запрограммированный на передачу. Этот вывод посредством электронного ключа на транзисторе *VT1* должен управлять оптроном *DA2-1*, который в свою очередь управляет работой коммутирующей микросхемы *DD2*. При высоком уровне сигнала на базе транзистора *VT1* (уровень логической «1») витая пара (цепи *D-* и *D+*)

используется для передачи данных в сторону ПК. При низком уровне (уровень логического «0») – для приёма данных от ПК.

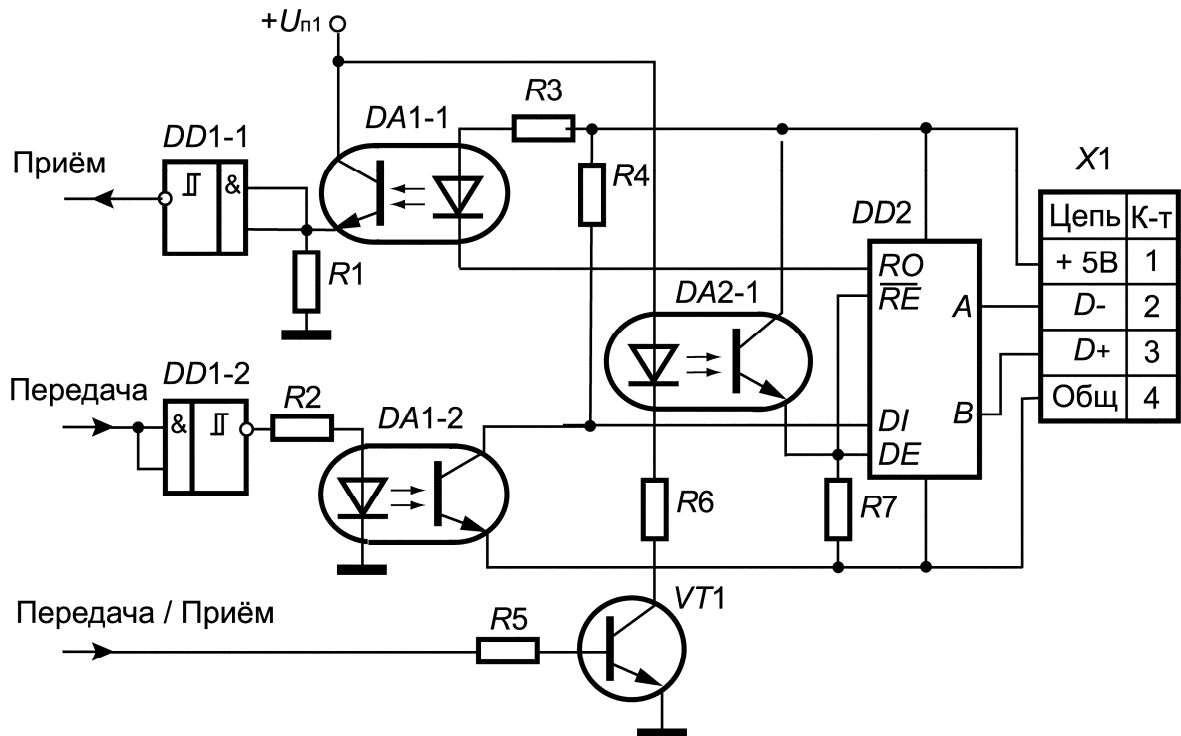


Рисунок 3.39 – Узел сопряжения аппаратных средств ОЭС с последовательным USB-портом персонального компьютера по протоколу RS485

Принцип работы коммутирующей микросхемы MAX485 (DD2) поясняет рис. 3.40.

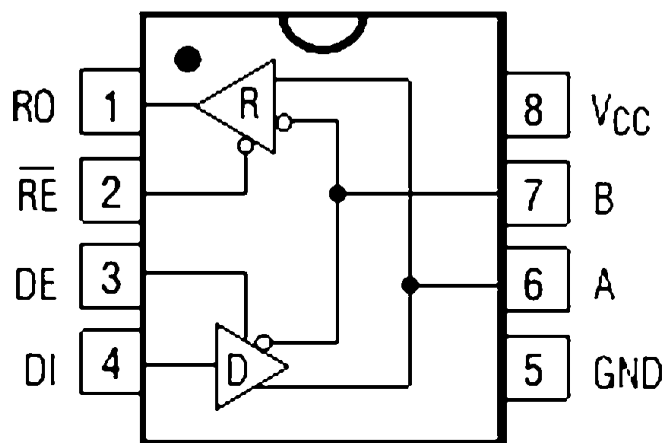


Рисунок 3.40 – Внутренняя структура микросхемы MAX485 (производства фирмы MAXIM)

Ниже на уровне структурных схем рассмотрим некоторые примеры использования типовых модулей предварительной, обработки сигналов, которые могут быть реализованы на основе рассмотренных выше базовых

элементов и узлов. Аппаратная реализация некоторых алгоритмов до преобразования сигналов в цифровую форму в некоторых случаях даёт существенный эффект с точки зрения оптимизации различных параметров оптико-электронной системы в целом.

Вопросы для самопроверки:

1. Сравните возможные варианты схем управления светодиодами. Укажите их достоинства и недостатки.

2. Сравните возможные варианты схем управления неполяризованными электромагнитными реле (ЭМР).

3. Какие способы уменьшения «выбросов» напряжения вследствие явления самоиндукции при выключении реле могут использоваться на практике?

4. В каких случаях предпочтительнее и в чём особенности применения поляризованных ЭМР.

5. Поясните принцип работы и способы реализации узлов управления шаговыми двигателями (ШД).

6. Каким образом можно избежать больших сквозных токов в ключевых схемах управления ШД?

7. Поясните возможные варианты применения фотодиодных, фототранзисторных и фототиристорных оптронов.

8. Приведите примеры использования фоторезисторных оптронов.

9. Поясните назначение и принцип работы фиксаторов уровня.

10. Поясните назначение и принцип работы устройства выборки-хранения.

11. В чём состоят функции основных узлов модуля предварительной обработки видеосигнала при реализации автоматизированных видеоинформационных систем?

12. Поясните возможные варианты структуры и принцип работы узла сопряжения аппаратных средств ОЭС с внешним цифровым вычислительным устройством (персональным или промышленным компьютером).

4 Пример использования некоторых модулей предварительной обработки сигналов в структуре оптического лоатора

Оптические лоаторы (ОЛ) представляют собой оптико-электронные системы активного типа, которые решают задачи обнаружения и измерения координат объектов путём анализа оптических сигналов, отражённых от объектов. На рис. 4.1 показаны временные диаграммы, поясняющие работу ОЛ.

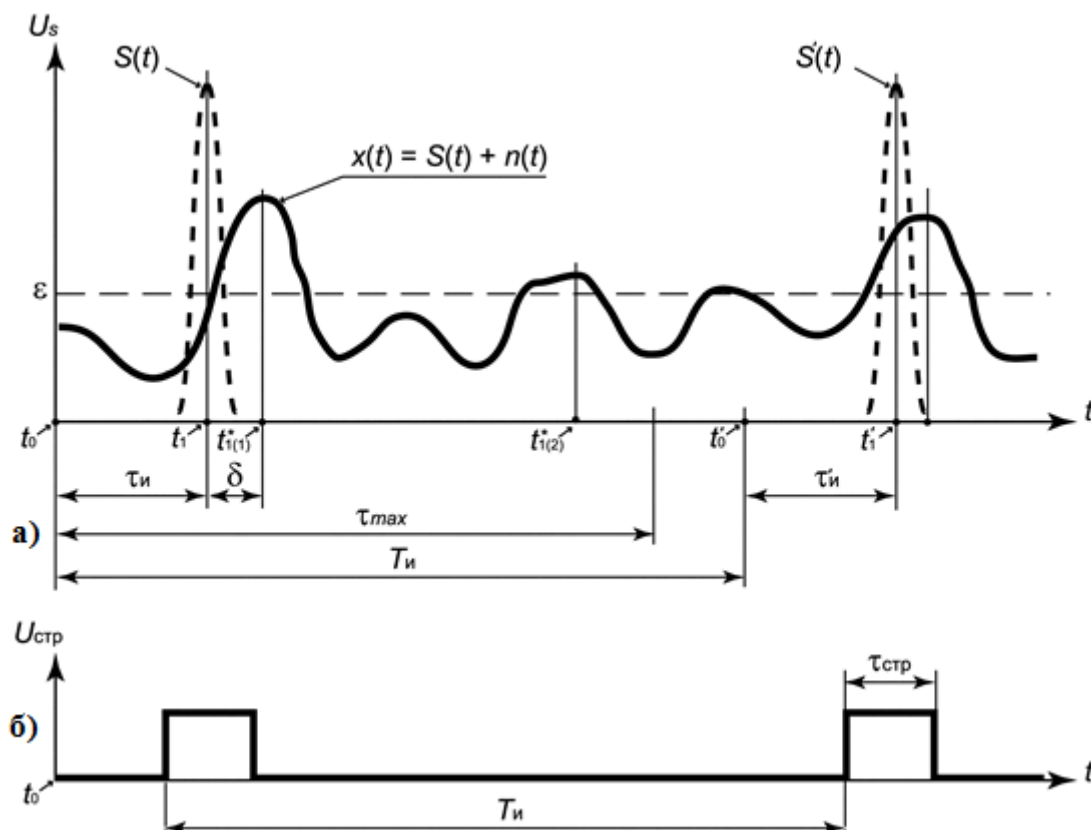


Рисунок 4.1 – Временные диаграммы, поясняющие работу оптического лоатора

Излучение коротких зондирующих импульсов осуществляется ОЛ в моменты времени $t_0, t'_0 \dots$. Положение отраженных от объекта импульсов $S(t), S'(t) \dots$ отмечено на оси времени моментами $t_1, t'_1 \dots$ (рис. 4.1б). Эти моменты времени определяются по максимумам сигналов, регистрируемых на выходе усилителя с оптимальным фильтром путём вычисления производных соответствующих сигналов $S(t), S'(t) \dots$ и приравнивания их нулю, т.е. путём решения уравнений вида:

$$dS/dt = 0; \quad dS'/dt = 0 \quad (4.1)$$

Учитывая малую длительность сигналов, эта процедура обычно реализуется на аппаратном уровне с помощью дифференцирующего звена.

Очевидно, что при отсутствии помех моменты $t_1, t'_1 \dots$ могли бы определяться однозначно. Однако в реальных условиях с выхода усилителя с оптимальным фильтром поступает композиция полезного сигнала и шума, которая может быть представлена суммой

$$x(t) = S(t) + n(t). \quad (4.2)$$

Таким образом, вместо уравнений (4.1) приходится иметь дело с уравнениями

$$dx/dt = 0; dx'/dt = 0, \quad (4.3)$$

каждое из которых может иметь несколько решений.

Из рис. 4.1а видно, что наиболее близкой к истинному значению t_1 является оценка $t_{1(1)}^*$. Разность $\delta = t_{1(1)}^* - t_1$ представляет собой нормальную ошибку измерения интервала τ_n , которая может возникнуть из-за флуктуаций сигнала $x(t)$. Путём усреднения оценок по нескольким измерениям возможно уменьшение нормальной ошибки измерения τ_n и, следовательно, дистанции до объекта наблюдения.

Однако наряду с нормальными ошибками возможны так называемые аномальные ошибки, связанные с неправильным выбором решения уравнения (4.3). Подобные ошибки представляют значительно большую опасность. Они не только существенно снижают метрологические параметры системы, но и могут приводить к неправильным выводам о самом факте наличия объекта в зоне наблюдения.

Одним из эффективных путей устранения аномальных ошибок является введение в структуру ОЛ формирователя специальных управляющих сигналов – стробирующих импульсов (СИ) (рис. 4.1б). СИ позволяют ограничить временной интервал поиска решения уравнения (4.3) относительно коротким промежутком времени $\tau_{стр}$, в котором появление отраженного импульса наиболее вероятно. Эффективное использование СИ возможно после первоначального обнаружения объекта в режиме последующего слежения за его положением. При этом с помощью бортового цифрового вычислительного устройства (микроконтроллера) можно на основе учёта динамики движения контролируемого объекта в определённой степени прогнозировать его последующие перемещения и соответствующим образом корректировать временное положение и длительность СИ. Возможная структурная схема формирователя СИ будет рассмотрена ниже.

Часто на начальном этапе функционирования ОЛ временное положение отражённого импульса совершенно неизвестно (т.е. отсутствует какая-либо априорная информация о положении объекта, как, впрочем, и о факте его присутствия или отсутствия в зоне наблюдения). Определены лишь границы диапазона возможных дистанций. В этих случаях первоначальная селекция сигнала от объекта основывается на известных принципах поиска и обнаружения. В целом алгоритм работы ОЛ может состоять из следующих процедур.

1. Весь диапазон временных интервалов в пределах τ_{max} разбивается на ряд элементарных дискретных интервалов длительностью Δt .
2. В каждом дискретном интервале осуществляется статистический анализ регистрируемых сигналов и на основе определённого критерия (решающего правила) принимается решение об отсутствии или наличии объекта в соответствующей этому временному интервалу зоне наблюдения.
3. Если в некотором дискретном интервале Δt с номером K произошло обнаружение сигнала от объекта, то соответствующий этому номеру дискретный интервал принимается в качестве грубой оценки измеряемого времени τ_n , предопределяющего временное положение стробирующего импульса.
4. Дальнейшая процедура заключается в уточнении оценки τ_n внутри данного K -того интервала Δt .

Описанный выше алгоритм может быть реализован в ОЛ, структурная схема которого показана на рис. 4.2.

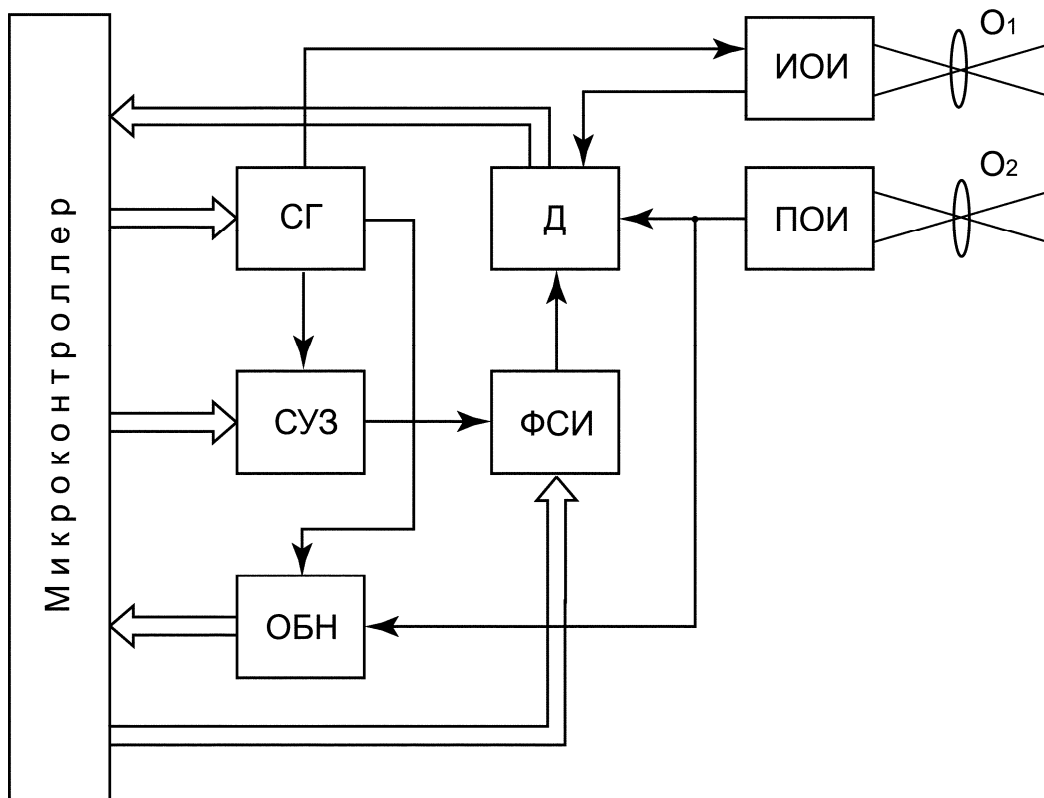


Рисунок 4.2 – Структурная схема оптического локатора

На структурной схеме использованы следующие обозначения:

- ИОИ – импульсный источник оптического излучения;

- ПОИ – приёмник оптического излучения;
- O_1 – объектив источника излучения;
- O_2 – объектив приёмника оптического излучения;
- Д – дискриминатор (измеритель временных интервалов);
- СУЗ – схема управления задержкой;
- ФСИ – формирователь стробирующих импульсов;
- ОБН – обнаружитель;
- СГ – синхрогенератор.

Временным положением стробирующего импульса относительно момента излучения t_0 управляет СУЗ. Первоначальное управление этой схемой осуществляется обнаружителем, который в результате выполнения операций поиска и обнаружения определяет приблизительно момент прихода отражённого сигнала и передаёт в микроконтроллер числовой код, номера соответствующий дискретного интервала. В дальнейшем (в режиме слежения за обнаруженным объектом) временное положение стробирующего импульса рассчитывается на программном уровне микроконтроллером с учётом динамики движения объекта, выявленной по данным предшествующих измерений. В зависимости от динамики движения объекта микроконтроллером задаётся также длительность стробирующего импульса, формируемого ФСИ.

Более точное (в пределах строба) положение отражённого сигнала осуществляется дискриминатором (Д). Структуру Д обычно составляют: усилитель с оптимальным фильтром, дифференцирующее звено и измеритель временных интервалов. Данные об измеренном временном интервале, в виде двоичного кода с выхода Д передаются в микроконтроллер, где они могут (на программном уровне) усредняться по результатам нескольких измерений с целью получения более точной оценки координат объекта. Эти данные используются также для прогнозирования дальнейшего поведения объекта наблюдения и формирования команд, управляющих работой СУЗ и ФСИ.

Таким образом, в процессе реализации вышеописанного алгоритма осуществляется попеременная передача функций от аппаратных к программным средствам, что позволяет добиться необходимых параметров работы ОЛ.

Ниже рассмотрим некоторые функциональные модули структурной схемы ОЛ. Они достаточно универсальны и потому могут использоваться в структуре других ОЭС. Рассмотрим более подробно принцип построения ОБН, СУЗ, ФСИ, которые могут быть реализованы на основе рассмотренных выше базовых элементов и узлов среднего уровня интеграции либо на основе программируемых логических интегральных схем (ПЛИС) в виде специализированных БИС.

Обнаружитель

Рассмотрим случай обнаружения квазипериодической импульсной последовательности сигналов. Предполагается, что длительность импульсной последовательности («пачки» импульсов) превышает допустимое время принятия решения (обнаружения, измерения или распознавания объекта наблюдения). В данном случае алгоритм обнаружения может строиться на известных принципах синхронного накопления. Применительно к нашему примеру этот принцип поясняют временные диаграммы, показанные на рис. 4.3.

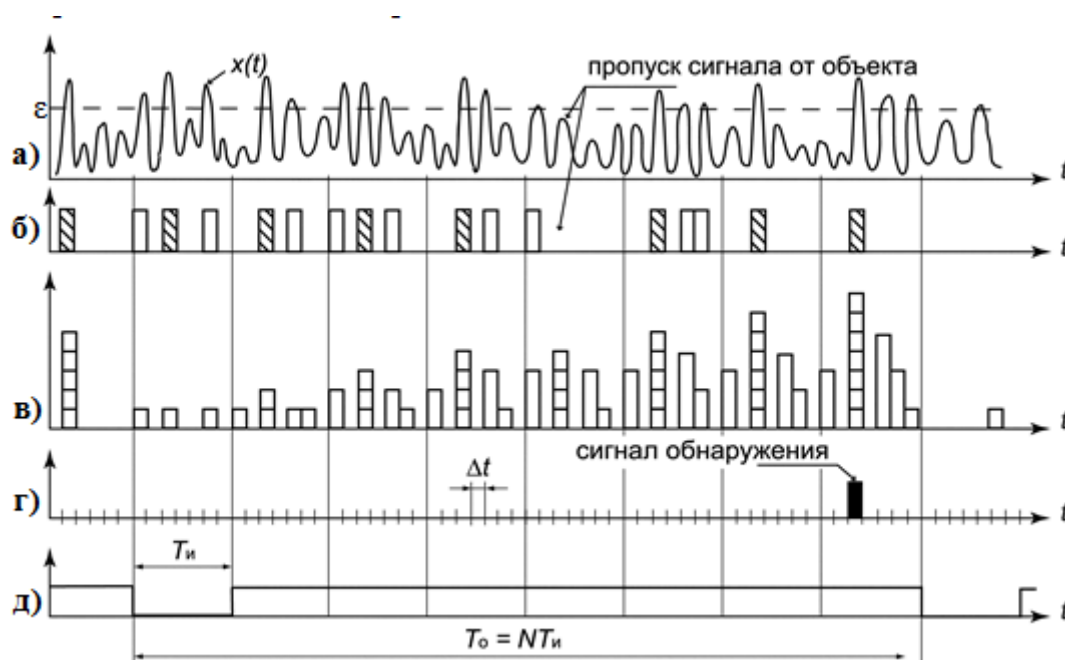


Рисунок 4.3 – Временные диаграммы, поясняющие принцип синхронного накопления импульсных сигналов

Прежде всего, принимаемый сигнал $x(t)$ (рис. 4.3а) подвергается амплитудному квантованию. В данном случае амплитудное квантование сводится к сравнению входного сигнала с некоторым порогом ε с помощью порогового устройства (ПУ). Последнее представляет собой аналоговый компаратор типа триггера Шмидта (см. раздел 1.1).

Сигнал на выходе ПУ показан на рис. 4.3б. Заштрихованные импульсы в нашем примере представляют «полезные» сигналы. Они обусловлены появлением отраженных импульсов от объекта наблюдения. Незаштрихованные – «ложные» импульсы, возникающие по причине превышения выбросами шума порогового уровня ε . Очевидно, что период следования «полезных» сигналов соответствует периоду импульсов излучения, в то время как «ложные» импульсы не обладают периодичностью, их появление носит случайный характер. (Предполагается, что скорость перемещения объекта не настолько велика, чтобы интервал

времени между отражёнными импульсами заметно изменялся в пределах времени обнаружения T_0).

Пусть для определённости время обнаружения T_0 (т.е. время принятия решения о наличии или отсутствии объекта в зоне наблюдения) равно восьми периодам излучаемых импульсов ($T_0 = 8T_{и}$), пусть также для упрощения рисунка $\tau_{\max} = T_{и}$. Каждый временной интервал $T_{и}$ разбивается на ряд дискретных интервалов Δt . Величина этого дискретного интервала (шаг дискретизации) определяет разрешающую способность обнаружителя по дальности. На рис. 4.3в показано как происходит процесс накопления (суммирования) импульсов, действующих на выходе ПУ в пределах каждого дискретного интервала Δt . Благодаря периодичности «полезного» сигнала, он накапливается быстрее, чем «ложный» сигнал.

В качестве правила принятия решения об обнаружении объекта можно задать условие: « Q из N ». Здесь Q – минимальное число импульсов, накапливаемых за время T_0 в дискретном интервале Δt ; N – число периодов излучённых импульсов за время T_0 . В нашем примере $Q=7$; $N=8$. Как видно из временной диаграммы рис.4.3г, в третьем дискретном интервале зарегистрирован сигнал обнаружения, так как число накопленных импульсов за восемь периодов излучения достигло семи. Следовательно, именно в третьем дискретном интервале присутствуют импульсы, отражённые от объекта. Сигнал сброса, показанный на рис.4.3д, служит для ограничения процесса накопления заданным временем принятия решения T_0 .

Возможная структурная схема обнаружителя, реализующего описанный алгоритм, приведена на рис. 4.4.

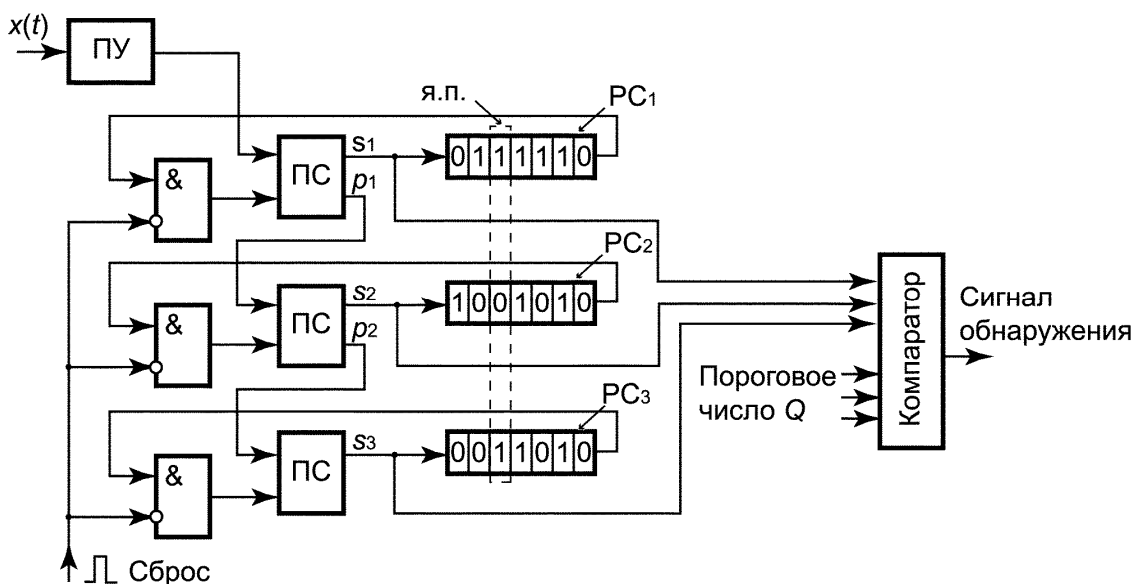


Рисунок 4.4 – Структурная схема обнаружителя

В рассматриваемой схеме процесс накопления импульсных сигналов осуществляется в циклическом запоминающем устройстве (ЗУ), реали-

зованном на регистрах сдвига РС₁...РС₃. Каждый регистр должен иметь m разрядов по числу дискретных интервалов, укладываемых в пределах периода следования импульсов излучения $T_{и}$ (в нашем примере с целью упрощения рисунка 4.3 принято $m = 7$). Таким образом, циклическое ЗУ содержит m ячеек памяти, причем каждая ячейка памяти содержит $n = \log_2 N$ разрядов (в нашем примере $N = 8, n = 3$). Как показано на рис. 4.4, разряды каждой ячейки памяти (я.п.) расположены в разных регистрах: (младший разряд в РС₁, старший в РС₃). Тактовая частота сдвигающих импульсов, управляющих регистрами должна быть равна $f_T = 1/\Delta t$. При этом время обращения данных, хранящихся в ячейках памяти циклического ЗУ, будет в точности равна $m \cdot \Delta t = T_{и}$.

Суммирование бинарного сигнала (рис. 4.3б) с данными, находящимися в соответствующих ячейках памяти циклического ЗУ, осуществляется с помощью трёх (в общем случае n) одноразрядных полусумматоров (ПС). Каждый ПС за время, не превышающее Δt , выполняет две логические функции

$$s_i = x_i \& \bar{y}_i \vee \bar{x}_i \& y_i = x_i \oplus y_i$$

$$p_i = x_i \& y_i$$

Сигнал s_i – сумма x_i и y_i по основанию 2. Он поступает на тот же регистр, с которого снимается выходной сигнал y_i . Сигнал p_i – переполнение i -того разряда суммы. Он поступает на вход второго ПС. На другой вход второго ПС поступает сигнал выхода второго регистра и т.д.

Таким образом, на любом интервале дискретизации на вход трёхразрядного циклического ЗУ поступает трёхразрядное двоичное число, равное сумме принятого в данном дискретном интервале бинарного сигнала в текущий момент времени (0 или 1) и накопленной ранее суммы сигналов в данном дискретном интервале. Далее полученное число (результат суммирования) хранится в циклическом ЗУ, передвигаясь с заданной скоростью к выходу и появляется на выходе ЗУ ровно через период следования излучаемых импульсов $T_{и}$, чтобы участвовать в следующем суммировании.

Цифровой компаратор, расположенный на выходе обнаружителя, формирует сигнал обнаружения, если число накопленных импульсов в каком-либо дискретном интервале достигнет порогового числа Q , определяющего правило принятия решения « Q из N ».

С целью ограничения времени накопления, интервалом T_0 , используется сигнал «сброс», который разрывает цепь обратной связи, замыкающейся через логические элементы «И», что приводит к сбросу накопленной суммы и началу следующего цикла накопления.

Модуль управления задержкой и формирования стробирующих импульсов

На рисунке 4.5 приведена структура модуля, включающего в себя схемы управляемой задержки и формирователя стробирующих импульсов.

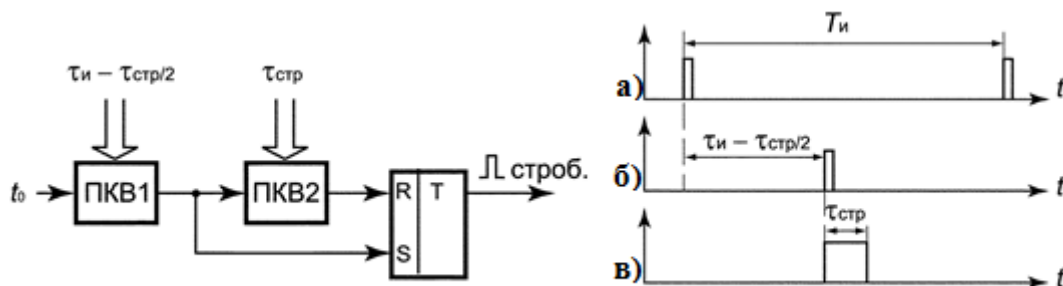


Рисунок 4.5 – Модуль управления задержкой и формирования стробирующих импульсов

Функции схемы управляемой задержки выполняет преобразователь код-время (ПКВ1). Управляющий код, формируемый микроконтроллером (см. рис. 4.5) представляет собой n -разрядное двоичное число, пропорциональное величине временного интервала $\tau_n - \tau_{стр/2}$, отсчитываемого от момента импульса излучения t_0 (рис. 4.5а) до начала стробирующего импульса.

Импульс задержки, поступающий с выхода ПКВ1 (рис. 4.5б), выполняет роль «запускающего» импульса для аналогичного преобразователя код-время (ПКВ2) и одновременно для установки триггера в состояние логической «1». Сброс триггера в исходное состояние логического «0» осуществляется импульсом, поступающим с выхода ПКВ2. Таким образом с выхода триггера снимается сигнал, представляющий собой сформированный стробирующий импульс длительностью $\tau_{стр}$.

Ниже приведена возможная структурная схема преобразователей код-время, которые могут входить в основу модуля управления задержкой и формирования стробирующего импульса.

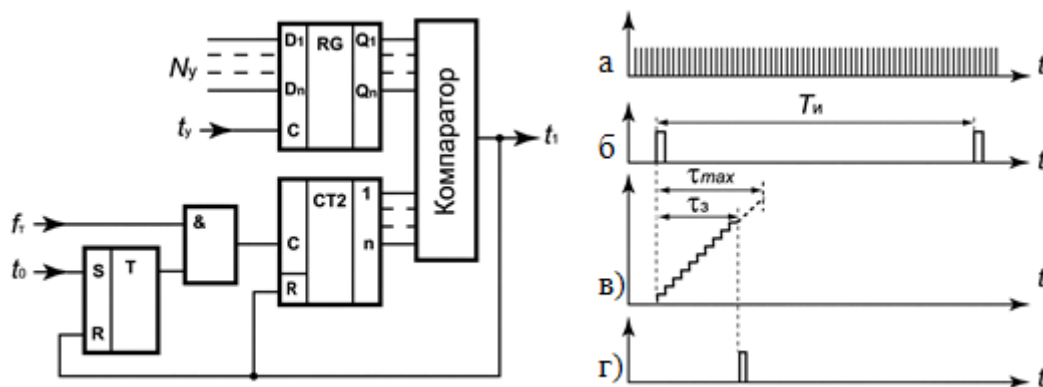


Рисунок 4.6 – Структурная схема преобразователя код-время

В момент времени t_0 , осуществляется установка RS -триггера в состояние логической «1». При этом тактовые импульсы (рис. 4.6а), следующие с частотой f_T , через логический элемент «И» начинают поступать на вход двоичного счётчика. Двоичный код текущего числа посчитанных импульсов N (рис. 4.6в) с помощью цифрового компаратора сравнивается с числом на выходе запоминающего регистра. Число N_y , воспроизводимое на выходе регистра, формируется микроконтроллером, оно предопределяет величину заданного интервала времени. При совпадении числа импульсов, подсчитанных счётчиком, с числом N_y на выходе компаратора появляется сигнал конца формируемого интервала времени (импульс задержки, рис. 4.6г). Этот сигнал также осуществляет сброс счётчика и триггера в исходное нулевое состояние, подготавливая последние к началу формирования следующего интервала задержки.

Оценим эффективность использования алгоритма синхронного накопления импульсных сигналов, положенного в основу работы обнаружителя (рис. 4.4), с точки зрения надёжности выделения сигнала от объекта в условиях интенсивных помех.

Ложные обнаружения (ложные тревоги) в каждой из элементарных зон анализа (рис. 4.3) могут рассматриваться как статистически независимые события. Поэтому вероятность возникновения ложной тревоги при анализе всего интервала τ_{max} определяется выражением

$$P_{лт} = 1 - \prod_{i=1}^m [1 - P_{лт(i)}] \quad (4.4)$$

где $m = \tau_{max}/\Delta t$ – число дискретных временных интервалов (зон анализа) в интервале $0 \dots \tau_{max}$; $P_{лт(i)}$ – вероятность ложной тревоги в i -той зоне (i -том дискретном интервале).

Если шум в принимаемой реализации $x(t)$ (см. рис.4.1) считать стационарным случайным процессом, а вероятность $P_{лт(i)} \ll 1$, то

$$P_{лт} = 1 - [1 - P_{лт(i)}]^m \approx m \cdot P_{лт(i)} \quad (4.5)$$

В соответствии с указанным выше правилом принятия решения сигнал об обнаружении в i -той зоне регистрируется лишь в том случае, если за всё время накопления T_0 в этой зоне будет зафиксировано на менее Q импульсов на выходе порогового устройства ПУ при общем числе N излучаемых импульсов за время накопления T_0 (Q из N возможных), где $N = T_0/T_n$. Таким образом, можно записать

$$P_{лт(i)} = \sum_{j=Q}^N C_N^j [P(u_{ш} > U_n)]^j \cdot [1 - P(u_{ш} > U_n)]^{N-j} \quad (4.6)$$

где C_N^j – число сочетаний из N по j :

$$C_N^j = \frac{N(n-1)(N-2)\dots(N-j+1)}{j!}$$

$P(u_{\text{ш}} > U_{\text{п}})$ – вероятность того, что напряжение шума на выходе порогового устройства при отсутствии полезного сигнала от объекта превысит установленный порог $U_{\text{п}}$.

Если шум считать нормальным случайным процессом с нулевым средним, то

$$P(u_{\text{ш}} > U_{\text{п}}) = 0,5 - \Phi[\mu_0] \quad (4.7)$$

где $\mu_0 = U_{\text{п}}/\sigma_{\text{ш}}$ – относительный порог, т.е. отношение напряжения порога к среднеквадратическому значению напряжения шума; $\Phi[v]$ – функция интеграла вероятности

$$\Phi[v] = \frac{1}{\sqrt{2\pi}} \int_0^v e^{-\frac{x^2}{2}} dx$$

Выражение для расчёта условной вероятности ошибки второго рода – пропуска сигнала от объекта $P_{\text{проп}}$ имеет вид

$$P_{\text{проп}} = \sum_{j=N-Q+1}^N C_N^j [P(u_c \leq U_{\text{п}})]^j \cdot [1 - P(u_c \leq U_{\text{п}})]^{N-j} \quad (4.8)$$

где $P(u_c \leq U_{\text{п}})$ – вероятность того, что принимаемый сигнал от объекта окажется меньше порогового уровня вследствие наличия отрицательного шумового выброса.

$$P(u_c \leq U_{\text{п}}) = 0,5 - \Phi[\mu - \mu_0] \quad (4.9)$$

где μ – отношение сигнал/шум $U_{c \text{ max}}/\sigma_{\text{ш}}$ – т.е. отношение пикового значения полезного сигнала от объекта к среднеквадратическому значению напряжения шума.

В качестве примера в таблице 4.1 приведены результаты расчёта обнаружительных характеристик при следующих исходных данных:

$$N = 25; \quad \mu = 2; \quad \mu_0 = 1; \quad m = 1500.$$

Таблица 4.1 – Расчётные значения характеристик обнаружения

Решающее правило Q/N	Вероятность ложной тревоги $P_{\text{лт}}$	Вероятность правильного обнаружения $P_{\text{пр}} = 1 - P_{\text{проп}}$
17/25	$1,61 \cdot 10^{-5}$	0,997
18/25	$1,72 \cdot 10^{-6}$	0,98
19/25	$1,21 \cdot 10^{-7}$	0,92
20/25	$6,84 \cdot 10^{-9}$	0,82
21/25	$3,84 \cdot 10^{-10}$	0,65

Как видно из приведённого примера, благодаря эффекту накопления квазипериодической импульсной последовательности бинарных сигналов, удаётся даже при весьма малом отношении сигнал/шум $\mu=2$ добиться надёжного обнаружения контролируемого объекта. При этом конкретное

правило принятия решения Q/N может быть рассчитано микроконтроллером, входящим в структуру ОЛ (рис. 4.2), исходя из заданного критерия оптимальности оценки и с учётом реальных условий. Таким образом, на основе рассмотренной структурной схемы (рис. 4.2) имеется принципиальная возможность реализовать самоадаптирующуюся оптико-электронную систему.

Вопросы для самопроверки:

1. Поясните принцип работы и назначение функциональных узлов оптического локатора (ОЛ), рассмотренного выше.
2. В чём состоит принцип синхронного накопления, положенный в основу работы обнаружителя в составе ОЛ?
3. Поясните структурную схему и принцип работы многоканального накопителя – обнаружителя квазипериодической последовательности импульсных сигналов.
4. Из каких соображений следует задавать параметры решающего правила « Q из N »?
5. Поясните структурную схему модуля управления задержкой и формирования стробирующих импульсов, входящих в состав ОЛ.

Заключение

Приведенные примеры могут служить принципиальной основой для реализации других функциональных узлов и модулей электронного тракта в структуре аппаратных средств, вытекающих из специфики и условий функционирования конкретных ОЭС. Однако интенсивное развитие электронной промышленности, появление все более совершенных фотоприёмных устройств, больших программируемых логических интегральных схем (ПЛИС) может корректировать решения принимаемые разработчиками по выбору элементной базы. Наиболее новые сведения об электронных компонентах систем технического зрения и элементной базе в целом могут быть получены из сети *Internet* [8, 9].

Практические навыки программирования функций отдельных компонентов электронного тракта ОЭС могут быть получены в процессе выполнения специального комплекса лабораторных работ [12].

Литература

- 1 Андреев А.Л. Автоматизированные видеоинформационные системы. – СПб: НИУ ИТМО, 2011
- 2 Андреев А.Л. Моделирование и расчёт автоматизированных видеоинформационных систем наблюдения за объектами. Методические указания к лабораторным работам. – СПб: НИУ ИТМО, 2013.
- 3 Богомоллов С.А. Основы электроники и цифровой схемотехники : учебник для студ. учреждений сред. проф. образования – М.: Издательский центр «Академия», 2014.
- 4 Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования. — М: Мир, 2001.
- 5 Хорвиц П., Хилл У. Искусство схемотехники: Издание 5-е, переработанное. Пер. с англ. = М.: Мир, 1998.
- 6 Аналоговая и цифровая электроника. (Полный курс): Учебник для вузов/Ю.Ф.Опадчий, О.П. Глудкин, А.И. Гуров; Под ред. О. П. Глудкина. – М.: Горячая линия – Телеком, 2002.
- 7 Фрике К. Вводный курс цифровой электроники: Пер. с немецкого. (изд. 2-ое) – М.: Техносфера, 2004 г.
- 8 Ярышев С.Н. Электронные компоненты, выбор элементной базы и поиск информации по сети *Internet*. Учебно-методическое пособие для курсового и дипломного проектирования. – СПб, 1998.
- 9 Ярышев С.Н. Электронные компоненты, выбор элементной базы и поиск информации сети *Internet*. Часть вторая. Электронные компоненты для систем технического зрения и цифровой обработки изображений. Учебно-методическое пособие для курсового и дипломного проектирования. – СПб: 1999.
- 10 Стешенко В.Б. ПЛИС фирмы ALTERA: проектирование устройств обработки сигналов. – М.: ДОДЕКА, 2000.
- 11 Антонов А.П. Язык описания цифровых устройств AlteraHDL. Практический курс. – М.: ИП РадиоСофт, 2001.
- 12 Андреев А.Л. Элементная база, аппаратные и программные средства унифицированного модуля в распределённых оптико-электронных системах. Методические указания к лабораторным работам. – СПб: СПбГУ ИТМО, 2010.
- 13 Болл Стюарт Р. Аналоговые интерфейсы микроконтроллеров. – М.: Издательский дом «додэка-XXI», 2007.

Миссия университета – генерация передовых знаний, внедрение инновационных разработок и подготовка элитных кадров, способных действовать в условиях быстро меняющегося мира и обеспечивать опережающее развитие науки, технологий и других областей для содействия решению актуальных задач.

КАФЕДРА ОПТИКО-ЭЛЕКТРОННЫХ ПРИБОРОВ И СИСТЕМ И ЕЕ НАУЧНО-ПЕДАГОГИЧЕСКАЯ ШКОЛА

Кафедра создавалась в 1937-38 годах и существовала под следующими названиями:

- с 1938 по 1958 год - кафедра военных оптических приборов;
- с 1958 по 1967 год - кафедра специальных оптических приборов;
- с 1967 по 1992 год - кафедра оптико-электронных приборов;
- с 1992 года - кафедра оптико-электронных приборов и систем.

Кафедру возглавляли:

- с 1938 по 1942 год - профессор К.Е. Солодилов;
- с 1942 по 1945 год профессор А.Н. Захарьевский (по совместительству);
- с 1945 по 1946 год - профессор М.А. Резунов;
- с 1947 по 1972 год - профессор С.Т. Цуккерман;
- с 1972 по 1992 год - заслуженный деятель науки и техники РСФСР, профессор Л.Ф. Порфирьев;
- с 1992 по 2007 год - заслуженный деятель науки РФ, профессор Э.Д. Панков.

с 2007 года по настоящее время - почетный работник высшего профессионального образования, профессор В.В. Коротаев.

1938 по 1970 кафедра входила в состав оптического факультета.

В 1970 году кафедра вошла в состав факультета оптико электронного приборостроения, который в 1976 году был переименован в инженерно-физический факультет.

В 1998 г кафедра вошла в состав факультета оптико-информационных систем и технологий.

В 2015 году кафедра вошла в состав факультета лазерной и световой инженерии

История кафедры началась в 1937-38 годах с организации в Ленинградском институте точной механики и оптики (ЛИТМО) кафедры военных оптических приборов. Первым заведующим кафедрой был К.Е. Солодилов, до этого возглавлявший Центральное конструкторское

бюро (ЦКБ) Всесоюзного объединения оптико-механической промышленности (ВООМП).

В начале 1947 года кафедрой возглавил профессор С.Т. Цуккерман, который руководил ею до 1972 года.

В 1958 г. при кафедре была организована отраслевая лаборатория «Специальные оптические приборы» с достаточно сильной группой конструкторов-разработчиков. В 1959 году в лаборатории начал работать Г.Г. Ишанин, который с 1966 по 1972 год исполнял обязанности заведующего этой лабораторией.

В 1965 году Г.Г. Ишаниным начал разработку теории, методов расчета и проектирования, а также технологии и конструктивных решений приемников на основе термоупругого эффекта в кристаллическом кварце. Приемники на термоупругом эффекте были внедрены в серийное производство. На основе этих приемников для промышленности разрабатывались измерители параметров импульсного и непрерывного лазерного излучения в большом динамическом диапазоне. Научно-исследовательские работы, проведенные в указанном направлении, легли в основу учебной дисциплины "Источники и приемники оптического излучения".

Значительное влияние на содержание подготовки специалистов и научных исследований кафедры ОЭПиС оказало привлечение к работе на кафедре выдающегося специалиста в области оптико-электронного приборостроения профессора М.М. Мирошникова (директор ГОИ им С.И. Вавилова с 1966 по 1989 год) член-корреспондент Российской академии наук (1984), Герой Социалистического Труда (1976), лауреат Ленинской премии (1981).

Важным методическим аспектом подготовки инженеров, которые внедряли и отстаивали профессора С.Т. Цуккерман и профессор М.М. Мирошников, явилась подготовка инженеров по роду будущей деятельности (инженер-исследователь, инженер-конструктор, инженер-технолог), а не по виду приборов. Сейчас это называется компетентностным подходом к подготовке специалистов.

С 1972 года по 1992 год кафедрой ОЭП заведовал заслуженный деятель науки и техники РСФСР, профессор Л.Ф. Порфирьев, известный специалист в области автоматических ОЭПиС в комплексах навигации и управления авиационной и космической техникой. Соответственно тематика выполнения научно-исследовательских работ на кафедре приобрела новые направления, существенно увеличилось число фундаментальных и поисковых НИР, а также ОКР. Были разработаны новый учебный план и программы учебных дисциплин.

Г.Н. Грязин, перешедший на кафедру с радиотехнического факультета в конце 60-х годов, продолжил свои работы в области

прикладного телевидения, в частности, по разработке систем наблюдения за быстродвижущимися объектами и быстропротекающими процессами.

В этот период под руководством Э.Д. Панкова начали проводиться исследования по разработке новых оптико-электронных систем измерения взаимного положения разнесенных в пространстве объектов. (В.Л. Мусяков, В.В. Коротаев, И.А. Коняхин).

С 1975 года заведующим отраслевой лабораторией стал старший научный сотрудник А.Н. Тимофеев, который продолжил исследования по разработке методов и средств контроля пространственного положения объектов с помощью ОЭП с оптической равносигнальной зоной для машиностроения, энергетики, строительства, судостроения и железнодорожного транспорта.

С 1992 г. заведующим кафедрой является заслуженный деятель науки Российской Федерации, профессор Э.Д. Панков. В 1992 году кафедра была переименована в кафедру оптико-электронных приборов и систем (ОЭПиС).

Под руководством Э.Д. Панкова в 70-90-х годах были проведены разработки ряда оптико-электронных приборов и систем специального и гражданского применения, нашедших практическое внедрение и способствующих научно-техническому прогрессу и укреплению обороноспособности нашей страны.

По результатам научных работ сотрудниками кафедры ОЭПиС выпущено в свет 16 монографий, 12 учебников и учебных пособий. На кафедре подготовлено 14 докторов наук, а также более 110 кандидатов наук.

На разработки кафедры получены авторские свидетельства СССР и патенты Российской Федерации на более чем 200 изобретений. Наибольший вклад в изобретательскую деятельность внес Э.Д. Панков – автор 123 изобретений, из которых 33 внедрены в промышленности.

При заявлении научно-педагогической школы «Оптико-электронное приборостроение» в 2009 году были сформулированы следующие основные научно-технические результаты, достигнутые в период с 1938 по 2009 годы:

- разработаны принципы построения военных оптико-механических приборов;
- разработаны принципы построения точных механизмов;
- разработаны принципы построения оптико-электронных приборов с оптической равносигнальной зоной;
- систематизированы теоретические основы и принципы построения оптико-электронных приборов;
- разработаны методы описания импульсных сигналов, идентификации и классификации объектов в системах нестационарной лазерной локации;

- разработаны теория, принципы построения и методы расчета импульсных телевизионных систем наблюдения быстро движущихся объектов;
- обнаружен термоупругий эффект в кристаллическом кварце и создан новый тип приемников оптического излучения;
- разработана теория построения автоколлимационных систем с компонентами нарушенной типовой конфигурации;
- разработана методология анализа поляризационных свойств оптических систем с изменяющейся ориентацией элементов;
- систематизированы теоретические основы и принципы построения измерительных систем на основе матричных фотопреобразователей;
- разработаны основы построения ОЭС согласования отсчетных баз на нестационарно деформируемых объектах.

Основоположники научной школы:

Солодилов Константин Евгеньевич, заведующий кафедрой с 1938 г. по 1942 г., профессор;

Цуккерман Семен Тобиасович, заведующий кафедрой с 1947 г. по 1972 г., профессор;

Мирошников Михаил Михайлович, директор ГОИ, д.т.н., профессор, профессор кафедры ОЭП с 1967 г. по 1978 г.; член-корреспондент Российской Академии наук, Герой Социалистического Труда, лауреат Ленинской премии.

Порфирьев Леонид Федорович, заведующий кафедрой с 1972 г. по 1992 г., д.т.н., профессор, Заслуженный деятель науки и техники РСФСР.

С 2007 г. заведующим кафедрой является почетный работник высшего профессионального образования Российской Федерации, профессор В.В. Кортаев.

На кафедре была открыта подготовка по новой специализации инженеров «Оптико-электронные приборы и системы обработки видеoinформации» и новая магистерская программа «Оптико-электронные методы и средства обработки видеoinформации».

В 2007 году был создан научно-образовательный центр оптико-электронного приборостроения (НОЦ ОЭП). Научно-образовательный центр оптико-электронного приборостроения выполняет научно-исследовательские и опытно-конструкторские работы по созданию видеoinформационных и информационно-измерительных приборов различного назначения, высокоточных приборов для измерения линейных, угловых и других физических величин в промышленности, энергетике, на транспорте, а также систем технического зрения и обработки видеoinформации. К выполнению научно-исследовательских и опытно-конструкторских работ широко привлекаются студенты, аспиранты, молодые специалисты, молодые кандидаты наук. Научно-образовательный

центр является активным участником Федеральной целевой программы «Научные и научно-педагогические кадры инновационной России» на 2009-2013 годы.

Тематики НИОКР выполняемых на кафедре ОЭПиС и в научно-образовательном центре оптико-электронного приборостроения в 2007-2015 годах.

- Исследования и разработки в области проектирования оптико-электронных приборов и систем (ОЭПиС) различного назначения, в том числе:
- анализ и обработка изображений;
- методы оптического контроля и компьютерная обработка данных оптического контроля;
- видеоинформационные измерительные системы;
- видеоинформационные системы наблюдения;
- видеоинформационные импульсные системы наблюдения быстро движущихся объектов;
- комплексированные телевизионно-тепловизионные системы наблюдения;
- ОЭПиС обеспечения техносферной безопасности;
- ОЭПиС согласования отсчетных баз на нестационарно деформируемых объектах;
- автоколлимационные системы;
- ОЭПиС цветового и спектрального анализа объектов.

Кафедра ОЭПиС занимается разработкой оптико-электронных приборов и систем в целом:

- системотехническое проектирование,
- разработка (выбор) оптической системы,
- разработка конструкции,
- разработка (выбор) электроники и средств обработки информации,
- разработка программного обеспечения,
- сборка, юстировка, настройка и испытания.

Заказчикам кафедры ОЭПиС сдает законченное изделие.

Образовательные программы, реализуемые на кафедре ОЭПиС

Направления подготовки и специальности реализуемые кафедрой ОЭПиС Университета ИТМО в области Опотехники и Оптико-электронного приборостроения.

Направление подготовки «12.03.02 - Опотехника».

Профили бакалаврской подготовки:

Оптико-электронные приборы и системы;

Видеоинформационные системы.

Срок обучения – 4 года.

Магистерские программы: «12.04.02 - Опотехника»

Оптико-электронные методы и средства обработки видеоинформации;

Оптико-электронные приборы и системы безопасности;

Срок обучения – 2 года.

Направление подготовки «27.04.05 - Инноватика»

Магистерская программа:

Инноватика в опотехнике.

Срок обучения – 2 года.

Специальность:

12.05.01 - Оптико-электронные информационно-измерительные приборы и системы.

Образовательная программа: Оптико-электронные информационно-измерительные приборы и системы.

Срок обучения – 5,5 лет

Аспирантура

05.11.07 **Оптические и оптико-электронные приборы и комплексы**

По состоянию на 2015 год на кафедре работают 6 докторов наук.

В период с 2007 по 2014 год на кафедре были защищены 22 диссертации на соискание ученой степени кандидата технических наук.

Идет активное пополнение преподавательского состава молодыми кандидатами наук. В настоящее время на кафедре работает 7 кандидатов наук в возрасте до 35 лет.

Подробная информация о кафедре ОЭПиС имеется на сайте кафедры:
<http://oeps.ifmo.ru/>

**Андреев Андрей Леонидович
Коротаев Валерий Викторович**

**ЭЛЕМЕНТЫ И УЗЛЫ ЭЛЕКТРОННЫХ И
ОПТИКО-ЭЛЕКТРОННЫХ ПРИБОРОВ**

Учебное пособие

В авторской редакции

Редакционно-издательский отдел Университета ИТМО

Зав. РИО

Н.Ф. Гусарова

Подписано к печати

Заказ №

Тираж

Отпечатано на ризографе

Редакционно-издательский отдел
Университета ИТМО
197101, Санкт-Петербург, Кронверкский пр., 49