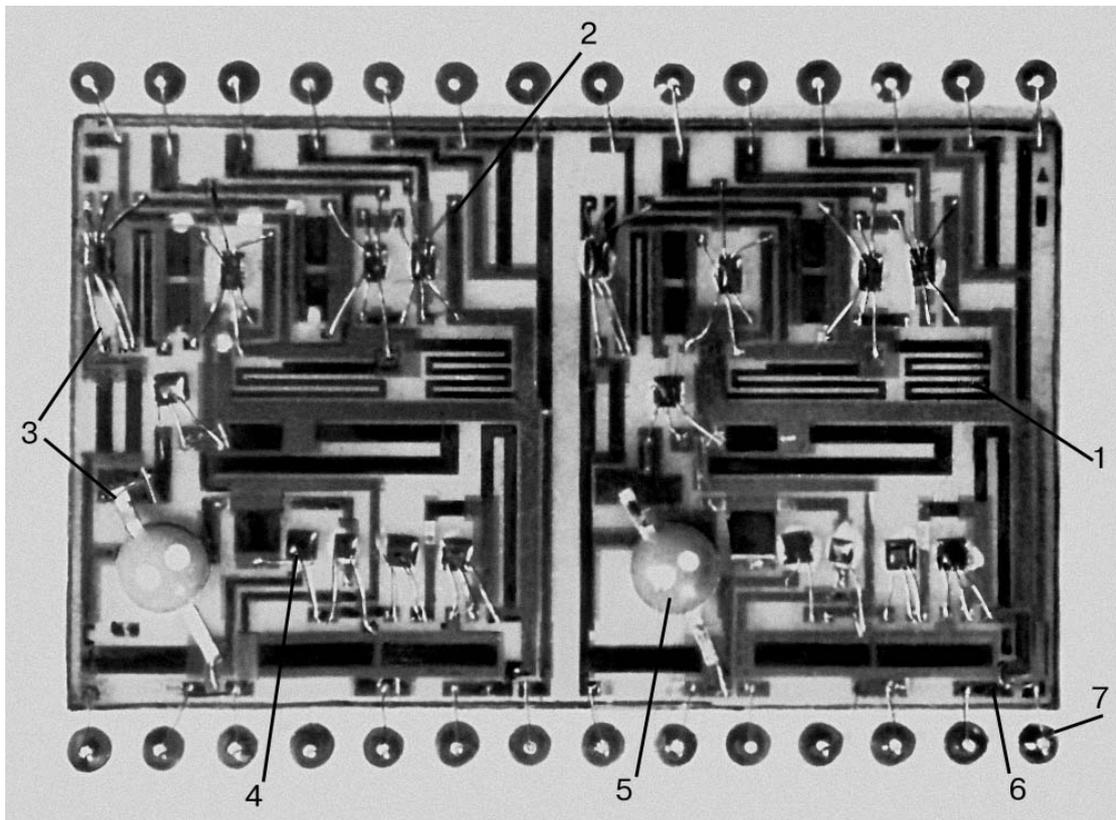


В.И. Поляков, Э.В. Стародубцев

Проектирование тонкопленочных гибридных интегральных микросхем

**Учебное пособие по дисциплине
«Конструкторско-технологическое
обеспечение производства ЭВМ»**



**Санкт-Петербург
2013**

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

САНКТ-ПЕТЕРБУРГСКИЙ НАЦИОНАЛЬНЫЙ
ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ
ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ, МЕХАНИКИ И ОПТИКИ

В.И. Поляков, Э.В. Стародубцев

Проектирование тонкопленочных гибридных интегральных микросхем

**Учебное пособие по дисциплине
«Конструкторско-технологическое
обеспечение производства ЭВМ»**



Санкт-Петербург

2013

УДК 621.38.049.77(075)

Поляков В.И., Стародубцев Э.В. Проектирование гибридных тонкопленочных интегральных микросхем: учебное пособие по дисциплине «Конструкторско-технологическое обеспечение производства ЭВМ» – Санкт-Петербург: НИУ ИТМО, 2013. – 80 с.

В пособии изложен материал по проектированию тонкопленочных гибридных интегральных схем. Описаны методы получения тонких пленок. Рассмотрены основные принципы проектирования топологии гибридных интегральных схем и методика расчета тонкопленочных резисторов и конденсаторов. В приложении приводятся варианты заданий.

Пособие предназначено для самостоятельной работы студентов специальностей 230100 и 231000, изучающих дисциплину «Конструкторско-технологическое обеспечение производства ЭВМ».



В 2009 году Университет стал победителем многоэтапного конкурса, в результате которого определены 12 ведущих университетов России, которым присвоена категория «Национальный исследовательский университет». Министерством образования и науки Российской Федерации была утверждена программа его развития на 2009–2018 годы. В 2011 году Университет получил наименование «Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики».

© Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики, 2013

© В.И. Поляков, Э.В. Стародубцев, 2013

Содержание

Введение	4
1. Классификация интегральных микросхем	5
2. Тонкие пленки в электронно-вычислительной аппаратуре	8
2.1. Методы получения тонких пленок	8
2.2. Материалы подложек ГИС	18
3. Разработка топологии ГИС	21
3.1. Алгоритм разработки ГИС	21
3.2. Данные для расчета размеров элементов ГИС	22
3.3. Основные ограничения на топологию ГИС	23
3.4. Основные принципы проектирования топологии ГИС	24
3.4.1. Определение оптимального удельного поверхностного сопротивления ρ_{\square} резистивной пленки	25
3.4.2. Определение удельной емкости C_0 диэлектрической пленки конденсаторов	25
3.4.3. Определение общей площади контактных площадок в микросхеме	26
3.4.4. Определение площади пленочных конденсаторов	26
3.4.5. Определение площади пленочных резисторов	26
3.4.6. Определение необходимой площади подложки микросхемы	27
3.4. Компоновка принципиальной электрической схемы устройства	28
3.5. Компоновка топологической структуры ГИС	29
4. Пленочные элементы гибридных интегральных схем	32
4.1. Пленочные резисторы	32
4.1.1. Расчет тонкопленочных резисторов	35
4.1.2. Конструкции точных пленочных резисторов	38
4.2. Тонкопленочные конденсаторы	38
4.3. Конструирование пленочных межсоединений и контактных площадок	42
4.4. Проектирование защитного слоя	43
5. Активные элементы	43
Заключение	44
Литература	45
Контрольные вопросы	46
Приложение 1	47
Приложение 2	48

Введение

При конструировании современной электронно-вычислительной аппаратуры используются новые разработки в области микроэлектроники и нанотехнологии. Но вопрос получения и использования тонких пленок до сих пор актуален, т.к. на их основе разрабатываются гибридно-пленочные интегральные микросхемы.

Тонкопленочные элементы применяются не только в гибридных, но и в некоторых полупроводниковых микросхемах, например, аналоговых СВЧ диапазона на арсениде галлия. В кремниевых цифровых БИС используются резистивные слои поликристаллического кремния. В СВЧ диапазоне также используются тонкопленочные конденсаторы с емкостями порядка десятых долей пикофарады.

В настоящем учебном пособии рассматриваются вопросы проектирования и расчета различных пленочных элементов.

В первой главе приведена классификация интегральных микросхем.

Во второй главе представлены общие сведения о технологии получения тонких пленок, особенности методов их получения и приведены характеристики материалов подложек для изготовления гибридных пленочных интегральных микросхем (ГИС).

Третья глава посвящена изучению последовательности (алгоритма) разработки топологии гибридных пленочных интегральных микросхем. В ней также приведены необходимые данные для проектирования и расчета структуры ГИС, изложены основные принципы проектирования ГИС и приводятся ограничения, накладываемые на конструкцию ГИС.

В четвертой главе рассмотрены различные конструкции тонкопленочных резисторов и методика их расчета. Приведены описание различных конструкций тонкопленочных конденсаторов и методика расчета конденсаторов.

Описана методика выбора материалов для резистивных и диэлектрических пленок, контактных площадок и соединений, а также последовательность расчета вышеуказанных элементов.

Полученные знания можно проверить с помощью контрольных вопросов.

В приложении 1 приведен пример ГИС.

В приложении 2 приведены варианты заданий для самостоятельной работы студентов.

1. Классификация интегральных микросхем

Интегральная микросхема (ИМС) – это конструктивно законченное микроэлектронное изделие, выполняющее определенную функцию преобразования информации, содержащее совокупность электрически связанных между собой элементов (транзисторов, диодов, резисторов и др.), изготовленных в едином технологическом цикле. Термин «интегральная микросхема» отражает суммирование, объединение значительного числа элементов и соединяющих их проводников в единую конструкцию (конструктивная интеграция), выполнение функций преобразования более сложных по сравнению с функциями отдельных дискретных приборов (схемотехническая интеграция), создание одновременно всех элементов и межэлементных соединений в едином технологическом цикле (технологическая интеграция). Микросхемы изготавливают групповым методом по материалосберегающей технологии, тиражируя одновременно в одной партии от нескольких десятков до нескольких десятков тысяч микросхем.

Подложка – диэлектрическая плата, предназначенная для выполнения на ней пленочных элементов.

Контактная площадка – электропроводящая площадка на подложке, предназначенная для контактирования (подсоединения) навесных элементов, внешних выводов и контроля параметров пленочных элементов.

Слой – часть пленочной микросхемы, выполненная за одну технологическую операцию, с применением одного трафарета (резистивный слой, проводящий слой, диэлектрический слой, защитный слой и т.д.).

Топология – взаимное расположение и геометрическая форма пленочных элементов микросхемы.

Защита – предохранение с помощью материалов и конструкций, устраняющие влияние внешней среды на электрические параметры гибридных микросхем.

По конструктивно-технологическому исполнению микросхемы делят на четыре группы: пленочные, гибридные, полупроводниковые и совмещенные (рис. 1.1.).

Пленочная микросхема – микросхема, все элементы и межэлементные соединения которой выполнены только в виде пленок проводящих и диэлектрических материалов. Вариантами пленочных являются тонкопленочные и толстопленочные микросхемы.

К тонкопленочным условно относят микросхемы с толщиной пленок менее 1 мкм, а к толстопленочным – микросхемы с толщиной пленок свыше 1 мкм.

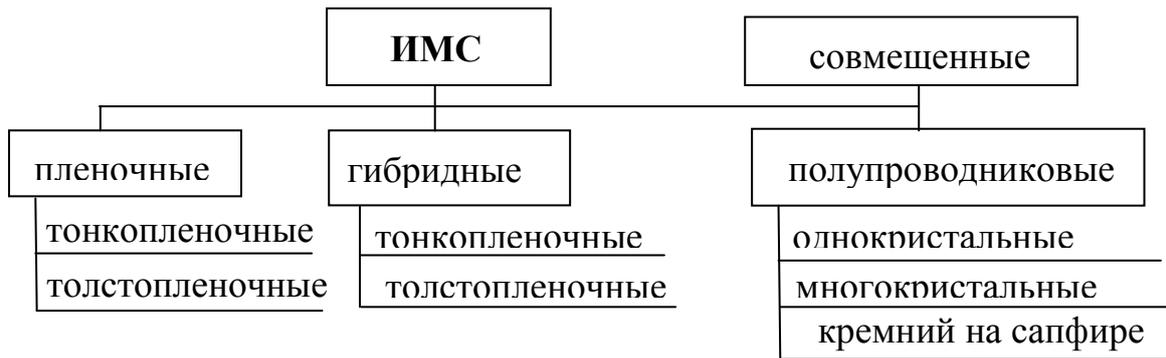


Рис. 1.1. Классификация ИМС

Гибридная микросхема – микросхема, пассивные элементы которой (резисторы, конденсаторы и индуктивности) выполнены в виде пленок (толстых или тонких), а активные (бескорпусные диоды, транзисторы и кристаллы микросхем) элементы - навесные. Одним из видов гибридной микросхемы является многокристалльная микросхема.

Полупроводниковая микросхема — микросхема, все элементы и межэлементные соединения которой выполнены в объеме и на поверхности полупроводника.

Совмещенная (смешанная) микросхема — микросхема, которая, кроме полупроводникового кристалла, содержит тонкопленочные (толстопленочные) пассивные элементы, размещенные на поверхности кристалла. По сравнению с полупроводниковыми интегральными схемами совмещенные ИС имеют больший диапазон номинальных значений и более высокую стабильность пассивных элементов; однако их достоинства достигаются за счёт увеличения числа технологических операций и нарушения единства технологического цикла.

В зависимости от *функционального* назначения интегральные микросхемы делятся на **аналоговые**, **цифровые** и **аналого-цифровые**. Аналоговые микросхемы предназначены для преобразования и обработки сигналов, изменяющихся по закону непрерывной функции. Частным случаем этих микросхем является микросхема с линейной характеристикой – линейная микросхема. С помощью цифровых микросхем преобразуются, обрабатываются сигналы, изменяющиеся по закону дискретной функции. Частным случаем цифровых микросхем являются логические микросхемы, выполняющие операции с двоичным кодом, которые описываются законами логической алгебры. Аналого-цифровые микросхемы совмещают в себе формы цифровой и аналоговой обработки сигналов.

В зависимости от *степени интеграции* применяются следующие названия интегральных схем:

- малая интегральная схема (МИС) — до 100 элементов в кристалле;
- средняя интегральная схема (СИС) — до 1000 элементов в кристалле;
- большая интегральная схема (БИС) — до 10000 элементов в кристалле;
- сверхбольшая интегральная схема (СБИС) — более 10 тысяч элементов в кристалле.

В полупроводниковой интегральной микросхеме все элементы и межэлементные соединения выполнены в объеме и на поверхности полупроводниковой подложки. На рис. 1.2 а, б показаны два варианта изготовления фрагмента интегральной схемы (ИС), содержащего транзистор, резистор и конденсатор. В первом варианте (гибридная ИС) все пассивные элементы выполнены по тонкопленочной, а транзистор по полупроводниковой технологии. Во втором варианте (полупроводниковая ИС) транзистор, резистор и одна из обкладок конденсатора сформированы в полупроводниковой подложке.

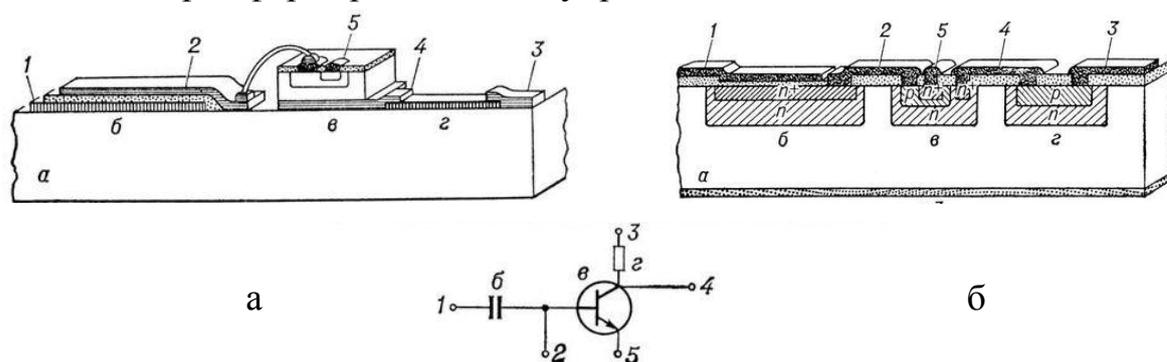


Рис. 1.2. Фрагмент ИС: а – гибридной, б – полупроводниковой ИС

Элемент интегральной микросхемы это ее неотделимая составная часть, выполняющая какую-либо функцию. Поэтому транзисторы, диоды, конденсаторы, резисторы микросхемы называют интегральными, в отличие от отдельно изготавливаемых транзисторов, диодов, конденсаторов, резисторов, которые в этом случае называют дискретными.

2. Тонкие пленки в электронно-вычислительной аппаратуре

Термин «тонкие пленки» обозначает покрытия толщиной не более 1 мкм. Пассивные компоненты интегральных схем формируются избирательным осаждением тонких пленок на подложках. Тонкие пленки широко используются в полупроводниковых, гибридных и совмещенных интегральных микросхемах для создания проводниковых соединений, резисторов, конденсаторов и изоляция между элементами и проводниками. Помимо необходимых электрофизических параметров от них требуется хорошая адгезия (прочность связи) к материалу, на который наносится пленка. Некоторые материалы имеют плохую адгезию с подложками, например, золото с кремнием. Тогда на подложку сначала наносят тонкий подслои с хорошей адгезией, а на него – основной материал, имеющий хорошую адгезию с подслоем. Для предотвращения повреждений пленок при колебаниях температуры желательно, чтобы температурный коэффициент расширения (ТКР) пленок и подложек как можно меньше отличались друг от друга.

2. 1. Методы получения тонких пленок

В настоящее время существует довольно много методов получения тонких пленок, основанных на различных физических процессах. Основными из них являются следующие:

1. термическое вакуумное испарение;
2. распыление ионной бомбардировкой (катодное распыление);
3. химическое осаждение из газовой фазы;
4. химическое осаждение из водных растворов.

1. Термическое вакуумное испарение

По этому методу тонкие пленки получают в результате нагрева, испарения и осаждения вещества на подложку в замкнутой камере при сниженном давлении газа в ней.

Основными элементами установки вакуумного напыления, упрощенная схема которой представлена на рис. 1.3, являются:

- 1 - вакуумный колпак из нержавеющей стали;
- 2 - заслонка;
- 3 - трубопровод для водяного нагрева или охлаждения колпака;
- 4 - игольчатый натекатель для подачи атмосферного воздуха в камеру;
- 5 - нагреватель подложки;
- 6 - подложкодержатель с подложкой, на которой может быть размещен трафарет;
- 7 - герметизирующая прокладка;

8 - испаритель с размещённым в нём веществом и нагревателем.

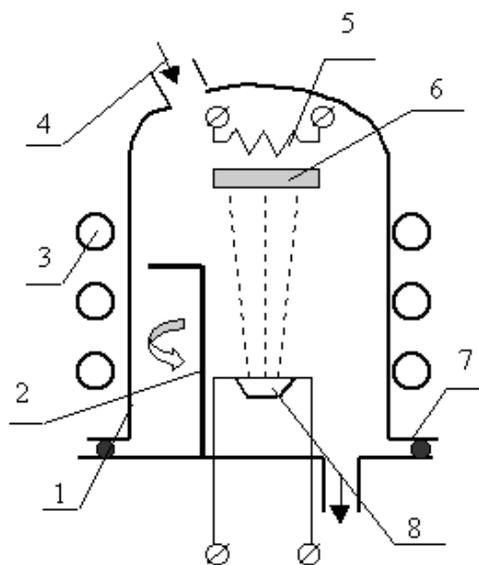


Рис. 1.3. Упрощенная схема рабочей камеры термовакуумного напыления

Процесс проведения операции вакуумного напыления включает в себя выполнение следующих действий. В верхнем положении колпака с подложкодержателя снимают обработанные подложки и устанавливают новые. Колпак опускают и включают систему вакуумных насосов (вначале для предварительного разрежения, затем высоковакуумный). Для ускорения десорбции (удаления) воздуха с внутренних поверхностей и сокращения времени откачки в трубопровод подают горячую проточную воду. По достижении давления внутри камеры порядка 10^{-4} Па (контроль по манометру) включают нагреватели испарителя и подложек. По достижении рабочих температур (контроль с помощью термопар) заслонку отводят в сторону и пары вещества достигают подложки, где происходит их конденсация и рост плёнки. Система автоматического контроля за ростом плёнки фиксирует либо толщину плёнки (для диэлектрика плёночных конденсаторов), либо поверхностное сопротивление (для резисторов), либо время напыления (проводники и контакты, защитные покрытия). Выработываемый при этом сигнал об окончании напыления после усиления воздействует на соленоид заслонки, перекрывая ею поток пара. Далее отключают нагреватели испарителя и подложек, выключают систему откачки, а в трубопровод подают холодную проточную воду. После остывания подколпачных устройств через натекаль плавно впускают атмосферный воздух. Выравнивание давлений внутри и вне колпака даёт возможность поднять его и начать следующий цикл обработки.

Основными достоинствами метода являются:

1. Возможность получения резистивных пленок с широким диапазоном изменения удельного поверхностного сопротивления.
2. Относительная простота технологического контроля, обеспечивающая хорошую воспроизводимость номиналов резистора.
3. Совместимость технологических процессов получения резистивных, проводящих и диэлектрических пленок.
4. Высокая производительность при напылении тонкопленочных элементов.

Термическое вакуумное напыление имеет ряд недостатков и ограничений, главные из которых следующие:

1. напыление плёнок из тугоплавких материалов (W, Mo, SiO₂, Al₂O₃ и др.) требует высоких температур на испарителе, при которых неизбежно "загрязнение" потока материалом испарителя;

2. при напылении сплавов различие в скорости испарения отдельных компонентов приводит к изменению состава плёнки по сравнению с исходным составом материала, помещённого в испаритель;

3. инерционность процесса, требующая введения в рабочую камеру заслонки с электромагнитным приводом;

4. неравномерность толщины плёнки, вынуждающая применять устройства перемещения подложек и корректирующие диафрагмы.

Первые три недостатка обусловлены необходимостью высокотемпературного нагрева вещества, а последний - высоким вакуумом в рабочей камере.

Из-за недостатков данного способа термическое вакуумное испарение применяется, в основном, только для чистых металлов.

2. Распыление ионной бомбардировкой (катодное распыление)

Ионно-плазменное напыление происходит в тлеющем разряде и состоит в распылении материала отрицательно заряженного электрода - мишени под действием ударяющихся об него ионизированных атомов газа и осаждении распыленных атомов на подложку.

На рис. 1.4 представлена схема рабочей камеры установки катодного распыления. Основными элементами камеры являются:

1 - анод с размещёнными на нём подложками;

2 - игольчатый натекаТЕЛЬ, обеспечивающий непрерывную подачу аргона;

3 - катод - мишень из материала, подлежащего распылению;

4 - вакуумный колпак из нержавеющей стали;

5 - экран, охватывающий катод с небольшим зазором и предотвращающий паразитные разряды на стенки камеры;

6 - постоянный электромагнит, удерживающий электроны в пределах разрядного столба;

7 - герметизирующая прокладка.

Из рис. 1.4 также видно, что питание осуществляется постоянным напряжением, и что нижний электрод с подложками заземлён и находится под более высоким потенциалом, чем катод-мишень. Переменная нагрузка служит для регулирования тока разряда.

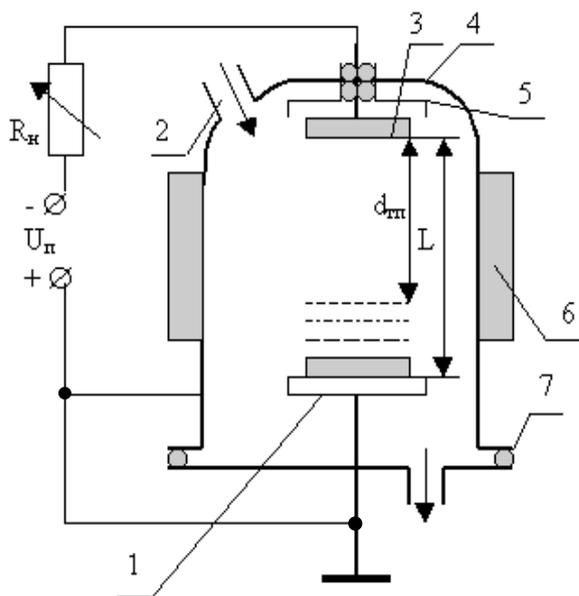


Рис. 1.4. Упрощенная схема рабочей камеры катодного распыления

Принцип катодного распыления заключается в следующем. В подколпачном устройстве при давлении 10^{-1} - 10^{-3} мм ртутного столба между двумя электродами, удаленными друг от друга на несколько сантиметров, при анодном напряжении более 10^3 В возбуждается тлеющий разряд.

Положительные ионы остаточного газа, как правило, аргона, ускоряются в темновом пространстве и бомбардируют катод, выбивая атомы катодного материала из кристаллической решетки. Эти атомы с относительно высокой энергией осаждаются на поверхность подложки. При этом образуется равномерная тонкая планка. Из-за сильного рассеяния распыляемых атомов в атмосфере остаточного газа тонкие маски, плотно лежащие на подложке, не дают четких контуров. Поэтому для формирования топологии дополнительно используют фотолитографию. Тонко дозированное добавление таких газов, как кислород и азот, позволяет в широких пределах влиять на механические и электрические свойства пленок. Газы, подверженные ионизации в тлеющем разряде, являются химически наиболее активными, что позволяет получать оксидные и нитридные пленки самым простым способом. Такое распыление, связанное с химической реакцией, называется реактивным распылением.

При распылении диэлектриков необходимо учесть, что попадающие на катод положительные ионы не могут больше нейтрализоваться электронами, поступающими от источника питания. При этом катод быстро заряжается положительно и отталкивает все последующие ионы. Так как не эмиттируются электроны для ионизации новых молекул газа, то тлеющий разряд гаснет. Одним из методов получения недостающих электронов является использование особого источника, например термо-эмиссионного катода (триодная система распыления).

Работа на переменном напряжении также уменьшает неустойчивость тлеющего разряда. При этом положительный заряд, накапливающийся на катоде в течение одной полувольты, нейтрализуется электронами следующей полувольты.

Важнейшими параметрами для контроля свойств пленок при катодном распылении являются:

- давление рабочего газа;
- чистота рабочего газа;
- напряжение распыления (1—5 кВ);
- плотность тока (0,1—20 мА/см²) в зависимости от давления и напряжения;
- температура подложки.

Свойства пленок при катодном распылении в большей степени зависят от геометрии деталей применяемого оборудования, чем при термовакуумном испарении.

По сравнению с термическим вакуумным испарением данный процесс позволяет получать пленки тугоплавких металлов, наносить диэлектрические пленки, соединения и сплавы, точно выдерживая их состав, обеспечивать равномерность и точное воспроизведение толщины пленок на подложках большей площади, а также малую инерционность процесса.

Достоинством метода также является отсутствие в техпроцессе высоких температур.

Недостатком метода является его длительность - скорость роста плёнки (единицы нм/с) из-за значительного рассеивания распыляемых атомов материала в объёме рабочей камеры.

3. Химическое осаждение из газовой фазы

Химическое осаждение из газовой фазы - получение твердых веществ реакциями с участием газообразных соединений. По механизму реакций подразделяется на 4 вида:

1. термическое разложение или диспропорционирование газообразных соединений, например, $\text{SiH}_4 \rightarrow \text{Si}$, $\text{ZrI}_4 \rightarrow \text{Zr}$, $\text{Ni}(\text{CO})_4 \rightarrow \text{Ni}$, $\text{AlF} \rightarrow \text{Al}$, $\text{MR}_n \rightarrow \text{M}$, где М - металл. R - органический радикал.

Диспропорционирование это химическая реакция, в которой один и тот же элемент выступает и в качестве окислителя, и в качестве восстановителя, причём в результате реакции образуются соединения, которые содержат один и тот же элемент в разных степенях окисления. Скорость осаждения путем реакции диспропорционирования составляет 2–4 мкм/час;

2. взаимодействие двух или более газообразных веществ, например, $\text{WF}_6 + \text{H}_2 \rightarrow \text{W}$, $\text{SiCl}_4 + \text{NH}_3 \rightarrow \text{Si}_3\text{N}_4$, $\text{UF}_6 + \text{H}_2 + \text{O}_2 \rightarrow \text{UO}_2$;

3. пиролиз (разложение органических соединений под действием высокой температуры) газообразных углеводородов (отличается многостадийностью и разветвленностью);

4. взаимодействие газообразных веществ с твердыми (контактное осаждение), например: $\text{WF}_6 + \text{Si} \rightarrow \text{W}$.

Наиболее многочисленны реакции второго вида. Реакции поглощения газообразных оксидов или галогенидов твердыми веществами (типа $\text{CaO} + \text{CO}_2 \rightarrow \text{CaCO}_3$, $\text{NaF} + \text{HF} \rightarrow \text{NaHF}_2$) не относят к химическому осаждению из газовой фазы.

Процессы химического осаждения из газовой фазы проводят при обычном или пониженном давлении. Для активирования используют один из трех основных методов: термический, фотохимический (включая лазерный) и плазменный.

Как правило, химическое осаждение из газовой фазы проводят на неподвижной подложке. Однако известны конструкции аппаратов для химического осаждения из газовой фазы, в которых подложки перемещаются вдоль реакционной зоны, качаются или вращаются в ней, а также находятся во взвешенном состоянии. Это позволяет получать плоские, цилиндрические и сферические покрытия, ленты, конусы, нити, стержни и тела произвольной формы, а в сочетании с фотолитографией - сложные микроструктуры. Химическое осаждение из газовой фазы может протекать в объеме и использоваться для получения порошков (подложками служат зародыши твердых продуктов).

С помощью химического осаждения из газовой фазы получают около 200 веществ, среди которых простые вещества и неорганические соединения, а также несколько органических соединений (например, разновидности полиэтилена), сплавы металлов, аморфные "сплавы" Si с H, F, Cl и др.

Основные области применения химического осаждения из газовой фазы: нанесение функциональных, слоев проводников, полупроводников и диэлектриков (W, Si, SiO_2 , Si_3N_4 и др.) при производстве электронных приборов и схем; нанесение разнообразных защитных и декоративных покрытий на детали машин и аппаратов, на инструменты, нанесение защитных и отражающих оптических покрытий; изготовление деталей и изделий из тугоплавких веществ, например сопел из графита или W для ракетных двигателей; выращивание заготовок для кварцевых оптических волокон, в том числе с переменным по диаметру показателем преломления; производство ядерного топлива; производство объемных монокристаллов и "усов" для композиционных материалов; производство высокопористых ультрадисперсных порошков (например, компонентов керамики, наполнителей, адсорбентов). Химическое осаждение из газовой фазы может быть одной из стадий химических транспортных реакций

Химическое осаждение происходит в результате химической реакции в газовой фазе при повышенной температуре и осуществляется в эпитаксиальных или диффузионных установках.

На рис. 1.5. представлена упрощенная схема установки для эпитаксии (ориентированный рост одного кристалла на поверхности другого).

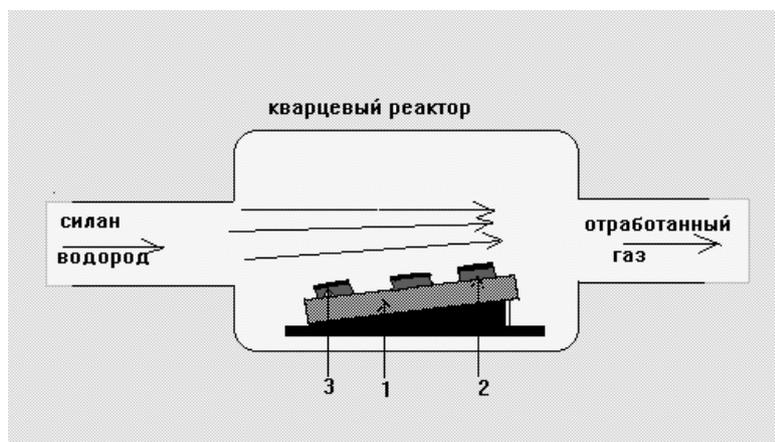


Рис. 1.5. Упрощенная схема реактора для эпитаксии из парогазовой смеси:

- 1 – держатель,
- 2 – кремниевая пластина,
- 3 – пленка

Этот способ используется для получения пленок поликристаллического кремния и диэлектриков. Достоинствами химического осаждения из газовой фазы являются простота, хорошая технологическая совместимость с другими процессами создания полупроводниковых микросхем и сравнительно невысокая температура, благодаря чему практически отсутствует нежелательная разгонка примеси в пластинах.

Скорость осаждения определяется температурой и концентрацией реагирующих газов в потоке нейтрального газа – носителя и составляет в среднем несколько сотых долей микрометра в минуту.

4. Химическое осаждение из водных растворов

Существуют несколько способов химического осаждения металлических покрытий из водных растворов:

1. контактный;
2. контактно-химический;
3. метод химического восстановления.

Контактный способ основан на вытеснении ионов металла из раствора более активным металлом. Примером может быть хорошо известная из школьного курса реакция меднения железного гвоздя, помещенного в раствор сульфата меди.

Контактно-химический способ осаждения металлов заключается в создании гальванической пары между металлом основы и более активным металлом. Так, при осаждении серебра на медную основу создают гальваническую пару с помощью более активного металла алюминия или магния. В этом случае более активный металл отдает свои электроны меди и на отрицательно заряженной медной

поверхности ионы Ag^+ восстанавливаются до металла. Рассмотренный процесс используют при нанесении серебряного покрытия на волноводные трубы и изделия сложной конфигурации из меди и ее сплавов.

Метод химического восстановления (химическая металлизация) заключается в том, что металлические покрытия получают в результате восстановления ионов металла из водных растворов, содержащих восстановитель.

Применяемое в технологии гибридных микросхем химическое осаждение из водных растворов основано на восстановлении металлов из растворов их солей. Таким образом, можно получать не только тонкие, но и толстые пленки (более 1 мкм), применяемые, например, для создания жестких и балочных выводов бескорпусных полупроводниковых микросхем, транзисторов, а также металлических масок (трафаретов).

Для формирования конфигураций проводящего, резистивного и диэлектрического слоев используют различные методы:

- масочный - соответствующие материалы напыляют на подложку через съемные маски;
- фотолитографический - пленку наносят на всю поверхность подложки, после чего вытравливают с определенных участков;
- электронно-лучевой - некоторые участки пленки удаляют по заданной программе с подложки путем испарения под воздействием электронного луча;
- лазерный - аналогичен электронно-лучевому, только вместо электронного применяют луч лазера.

Наибольшее распространение получили два первых способа, а также их сочетания.

Масочный метод. Самым простым методом получения заданной конфигурации пленочных элементов является масочный, при котором нанесение каждого слоя тонкопленочной структуры осуществляется через специальный трафарет. При масочном методе рекомендуется такая последовательность формирования слоев ГИС:

- напыление резисторов, проводников и контактных площадок;
- межслойной изоляции;
- второго слоя для пересечения проводников;
- нижних обкладок конденсаторов;
- диэлектрика;
- верхних обкладок конденсаторов;
- защитного слоя.

Пленка из напыляемого материала осаждается на подложке в местах, соответствующих рисунку окон в маске. В качестве материала съемной маски используют пленку бериллиевой бронзы толщиной 0,1-0,2 миллиметра, покрытую слоем никеля толщиной около 10 мкм.

Нанесение пленок через съемные маски осуществляют термическим испарением в вакууме либо ионно-плазменным распылением.

В результате коробления маски в процессе напыления пленки между маской и подложкой образуется зазор, приводящий к подпылу. Кроме того, размеры окон в маске при многократном напылении уменьшаются. Все это обуславливает меньшую точность данного метода по сравнению с фотолитографическим.

Несмотря на недостатки, масочный метод является самым простым, технологичным и высокопроизводительным.

Метод фотолитографии. Этот метод позволяет получить конфигурацию элементов любой сложности и имеет большую точность по сравнению с масочным, однако он более сложен.

Существует несколько разновидностей фотолитографии:

Метод прямой фотолитографии предусматривает нанесение сплошной пленки материала тонкопленочного элемента, формирование на ее поверхности фоторезистивной контактной маски, вытравливание через окна в фоторезисте лишних участков пленки. Контактная маска из фоторезиста или другого материала, более стойкого к последующим технологическим воздействиям, воспроизводит рисунок фотошаблона из пленки.

Экспонированный фоторезист удаляется (растворяется), после чего пленка резистивного материала стравливается с участков, не защищенных фоторезистом. Далее на подложке в вакууме наносится сплошная пленка алюминия. После фотолитографии и травления алюминия проводящая пленка остается в областях контактных площадок и проводников. При этом сформированные на предыдущем этапе резисторы не повреждаются. После нанесения поверх проводящих элементов и резисторов защитного слоя стекла проводится еще одна, третья фотолитографическая обработка, в результате которой стекло удаляется из областей над контактными площадками, а также по периметру платы.

Метод обратной (взрывной) фотолитографии отличается от предыдущего тем, что сначала на подложке формируется контактная маска, затем наносится материал пленочного элемента, после чего производится удаление контактной маски.

При фотолитографическом методе для изготовления ГИС, содержащих резисторы и проводники, используют два технологических маршрута.

Первый вариант – напыление материала резистивной и проводящей пленок; фотолитография проводящего слоя; фотолитография резистивного слоя; нанесение защитного слоя.

Второй вариант – после проведения первых двух операций, тех же что и в предыдущем варианте, сначала осуществляют фотолитографию и травление одновременно проводящего и резистивного слоев, затем вторую фотолитографию для стравливания проводящего слоя в местах формирования резистивных элементов, после чего следует нанесение защитного слоя и фотолитография для вскрытия окон в нем над контактными площадками.

При производстве пленочных микросхем, содержащих проводники и резисторы из двух различных (высокоомного и низкоомного) резистивных материалов, рекомендуется такая последовательность операций:

- поочередное напыление пленок сначала высокоомного, затем низкоомного резистивных материалов;
- напыление материала проводящей пленки;
- фотолитография проводящего слоя;
- фотолитография низкоомного резистивного слоя;
- фотолитография высокоомного резистивного слоя;
- нанесение защитного слоя.

Комбинированный метод. При совмещении масочного и фотолитографического методов для микросхем, содержащих резисторы, проводники и конденсаторы, используют два варианта:

1 вариант:

- напыление резисторов через маску;
- напыление проводящей пленки на резистивную;
- фотолитография проводящего слоя;
- поочередное напыление через маску нижних обкладок, диэлектрика и верхних обкладок конденсатора;
- нанесение защитного слоя;

2 вариант:

- напыление резистивной пленки и проводящей пленки на резистивную;
- фотолитография проводящего и резистивного слоев;
- фотолитография проводящего слоя;
- напыление через маску нижних обкладок, диэлектрика и верхних обкладок конденсатора;

- нанесение защитного слоя.

Для схем, не содержащих конденсаторов, применяют один из трех вариантов:

1 вариант:

- напыление через маску резисторов и проводящей пленки;
- фотолитография проводящего слоя;
- нанесение защитного слоя;

2 вариант:

- напыление резистивной пленки;
- фотолитография резистивного слоя;
- напыление через маску проводников и контактных площадок;
- нанесение защитного слоя;

3 вариант:

- напыление резистивной пленки, а также контактных площадок и проводников через маску;
- фотолитография резистивного слоя;
- нанесение защитного слоя.

2.2. Материалы подложек ГИС

Подложка в конструкции гибридной интегральной микросхемы является основанием, на котором располагаются пленочные элементы и навесные компоненты. От ее свойств во многом зависит качество всей конструкции. Подложки, используемые при изготовлении гибридных интегральных микросхем, должны удовлетворять следующим требованиям:

- иметь значительную механическую прочность при небольших толщинах, обеспечивающей целостность подложки с нанесенными элементами как в процессе изготовления микросхемы (разделение на субподложки, термокомпрессия, пайка, установка подложки в корпус и т.д.), так и при ее эксплуатации в условиях термоциклирования, термоударов и механических воздействий;
- обладать высоким удельным электрическим сопротивлением и малыми потерями на высоких частотах ($\text{tg}\delta$) и при высокой температуре; быть химически инертными к осаждаемым веществам;
- не иметь газовыделений в вакууме; сохранять физическую и химическую стойкость при нагревании до 400 - 500°C;
- иметь температурный коэффициент линейного расширения (ТКЛР), близкий к ТКЛР осаждаемых пленок;
- способствовать обеспечению высокой адгезии осаждаемых пленок;
- иметь гладкую поверхность (R_z мкм на длине 0,08 мм);

- обладать высокой электрической прочностью для обеспечения качественной электрической изоляции элементов микросхемы, как на постоянном токе, так и в широком диапазоне частот;
- обладать способностью к хорошей механической обработке (полировке, резке);
- иметь низкую стоимость.

Основные электрофизические и механические свойства материалов, используемых для изготовления подложек гибридных ИМС, приведены в таблице 2.1 «Характеристики подложек».

Материал диэлектрика	Удельное сопротивление, Ом*см	Диэлектрическая постоянная	Теплопроводность, кал/(см* с* ⁰ С)	Коэффициент линейного расширения, 10 ⁻⁶ / ⁰ С
Боросиликатное стекло	10 ⁷	4,6	0,0027	3,3
Алюмооксидная керамика типа «Поликор»	10 ¹⁴	10,8	0,075 – 0,08	7,5 – 7,8
Алюмооксидная керамика типа	10 ¹⁴	9,1	0,03 – 0,06	6,4
Кварцевое стекло	10 ¹⁶	4	0,0036	0,56 – 0,6
Ситаллы	10 ¹³ - 10 ¹⁴	6,5	0,005 – 0,009	5
Лейкосапфир	10 ¹¹	8,6	0,0055	5

Таблица 2.1. Характеристики подложек

Наиболее широкое применение при создании тонкопленочных гибридных ИМС находят подложки из ситалла СТ 50-1, стекла С 48-3, «Поликора» и бериллиевой керамики. Промышленностью выпускаются подложки различных типоразмеров. Однако в качестве базовых преимущественно используются подложки размером 100x100 и 50x50 мм из стекла и 48x60 мм из ситалла и керамики. Другие типоразмеры подложек получаются делением сторон базовой подложки на части. Например, для подложек из ситалла в качестве делителя чаще всего используют цифры 2 и 3 или кратные им. По толщине наибольшее распространение получили подложки размером 1 и 1,6 мм. В технически обоснованных случаях применяют и более тонкие подложки до 0,2 мм.

Структура материала подложки и состояние ее поверхности оказывают существенное влияние на структуру выращиваемых тонких пленок и характеристики пленочных элементов. Большая шероховатость поверхности подложки снижает надежность

тонкопленочных резисторов и конденсаторов, так как микронеровности уменьшают толщину резистивных и диэлектрических пленок. При толщине пленок около 100 нм допускается высота микронеровностей примерно 25 нм. Следовательно, обработка поверхности подложки для тонкопленочных микросхем должна соответствовать 14 классу чистоты.

3. Разработка топологии ГИС

3.1. Алгоритм разработки ГИС

Гибридные микросхемы находят широкое применение в современной электронике. Эти микросхемы обладают рядом достоинств, среди которых можно отметить возможность использования разнообразных активных элементов, что позволяет создавать микросхемы с широким диапазоном выполняемых функций. Кроме того, элементы гибридных ИМС обладают высокой температурной и временной стабильностью.

Основными конструктивными элементами гибридных микросхем являются:

- диэлектрическая подложка;
- пленочные резисторы, конденсаторы, индуктивности, проводники, контактные площадки;
- навесные полупроводниковые приборы (транзисторы, диоды, микросхемы), навесные пассивные элементы (конденсаторы с большой емкостью, трансформаторы, дроссели и т.д.).

Гибридная схема должна выполняться в виде функционально законченного узла, но допускать возможность контроля над параметрами.

Разработка ГИС производится в следующей последовательности:

1. Производится анализ принципиальной электрической схемы устройства, отработанной в навесном исполнении с учетом особенностей и возможностей пленочной технологии: получения пленочных элементов необходимых номиналов с заданной точностью, пробивным напряжением, рассеиваемой мощностью и др. Учитываются параметры и конструкции активных элементов, надежность и экономические факторы.

2. Сложные схемы с большим количеством напыляемых элементов разбиваются на несколько функциональных узлов (компоновка схемы). При этом учитывается необходимость наибольшей унификации ГИС.

3. Разрабатывается конструкция ГИС.

4. Разрабатывается топология ГИС.

5. Оформляются чертежи ГИС.

6. Изготавливается экспериментальный образец.

7. Проводятся испытания ГИС, предусмотренные в технических условиях на изделие.

8. Производится корректировка технической документации.

По принципиальной электрической схеме определяется перечень напыляемых элементов. В перечне приводятся сведения о

номиналах, допусках, максимальной рассеиваемой мощности (для резисторов), максимальное напряжение (для конденсаторов). Расположение и размеры контактных площадок зависят от принятого способа контактирования или сварки, а также от расположения жестких выводов.

3.2. Данные для расчета размеров элементов ГИС

Схемотехнические данные являются основными для проектирования радиоэлектронного устройства, так как они определяют связи и параметры элементов, их функциональное назначение и условия эксплуатации.

Принципиальная электрическая схема устройства гибридно-пленочной конструкции может быть выполнена в виде модуля (законченной единичной конструкции) или в виде ряда модулей. В этом случае схема разбивается на отдельные схемы по уровням конструктивных решений - модулям, субмодулям, отдельным панелям и т. д.

Принципиальные электрические схемы устройств, представленные к разработке в гибридно-пленочной конструкции, подразделяются на две категории:

1. схемы, структура и схемотехнические данные которых разработаны с учетом особенностей и ограничений, накладываемых интегральной гибридной технологией;

2. схемы, переводимые в гибридно-пленочный вариант.

Отличительными признаками схем, разработанных для гибридно-пленочной технологии изготовления, являются:

а) отсутствие резисторов с номинальными значениями, более 20 кОм.

б) отношение R_{\max}/R_{\min} не превышает 50.

в) соответствие номиналов резисторов непрерывной шкале.

г) отсутствие тенденции подведения номиналов резисторов по точности изготовления под нормализованный ряд номиналов (такая тенденция свойственна конструированию изделий на дискретных компонентах).

д) мощность рассеяния резисторов указывается соответствующей их режиму в схеме (максимальному режиму).

е) отсутствие или возможное уменьшение числа реактивных элементов схемы.

ж) отсутствие в процессе изготовления ГИС настраиваемых или подбираемых компонентов.

Параметры элементов схемы, подвергающейся конструктивному расчету при проектировании топологической структуры, приводятся в

спецификации. Она должна обеспечивать возможность проведения конструктивного расчета и выбора материалов.

Для резисторов указываются:

- номинальное значение R , Ом, кОм;
- погрешность номинального значения ΔR , %;
- номинальная мощность резистора W , Вт.

Для конденсаторов указывается номинальное значение C , пФ.

Указываемые на резисторы и конденсаторы параметры определяют при разработке топологической структуры возможные и допустимые топологические погрешности резисторов и конденсаторов.

В зависимости от геометрических размеров навесных элементов, методов и способов их присоединения (пайка, сварка, термокомпрессия) выбираются конструктивные размеры контактных площадок для таких соединений.

3.3. Основные ограничения на топологию ГИС

При конструировании ГИС и разработке топологии учитываются следующие основные ограничения:

1. Пассивные элементы, к точности которых предъявляются жесткие требования, располагаются на расстоянии не менее 1000 мкм от краев подложки.

2. Пассивные элементы, к точности которых не предъявляются жесткие требования, располагаются на расстоянии не менее 600 мкм от краев подложки.

3. Если элементы расположены в различных слоях, для их совмещения предусматривается перекрытие не менее 200 мкм.

4. При формировании пленочного конденсатора нижняя его обкладка должна выступать за край верхней не менее чем на 200 мкм, диэлектрическая пленка должна выступать за край нижней обкладки также не менее чем на 200 мкм.

Обкладки конденсаторов в местах коммутации с другими элементами должны выступать за слой диэлектрика не менее чем на 400 мкм.

5. Для контроля и тренировки конденсаторов в напыленной микросхеме предусматриваются выводы от каждой обкладки.

6. Минимальный номинал пленочного резистора устанавливается в 50 Ом, при этом длина резистора не должна быть меньше 500 мкм.

7. Максимально допустимая величина резистора ограничивается конструкцией ГИС.

8. Минимально допустимые размеры контактной площадки - рабочего поля, необходимого для подпайки навесных элементов устанавливаются равными 700 на 700 мкм.

9. Минимально допустимые размеры контактной площадки для сварки установлены 400 на 400 мкм.

10. Минимально допустимые размеры контактной площадки для контроля номиналов пассивных элементов (резисторов и конденсаторов) в напыленной схеме составляют 300 на 300 мкм.

11. Минимально допустимые расстояния между пленочными элементами схемы составляют 300 мкм.

12. Минимально допустимые расстояния между контактными площадками для подпайки составляют 500 мкм.

13. Граница диэлектрика должна отстоять не менее чем на 500 мкм от края контактных площадок.

14. Минимально допустимая ширина пленочного резистора при $\Delta R=20\%$ – 200 мкм, при $\Delta R=10\%$ – 300 мкм.

15. Минимально допустимое расстояние от края навесного элемента до края контактной площадки – 500 мкм.

16. Минимально допустимое расстояние между навесными элементами и навесными проводниками – 300 мкм.

17. Выводы активных элементов не должны пересекаться между собой, а также не должны проходить над контактными площадками и неизолированными участками проводников и в непосредственной близости от них (минимально допустимое расстояние – 300 мкм).

3.4. Основные принципы проектирования топологии ГИС

Особенно трудным в проектировании топологической структуры ГИС является этап компоновки (планировки) такой структуры. Ниже приводятся рекомендации по организации планировки топологической структуры ГИС.

Предварительный анализ принципиальной схемы и схемно-технических данных выполняется с целью:

а) выяснить возможность выполнения данной схемы устройства с ее схемотехническими параметрами и конструктивно-компоновочными требованиями в гибридно-пленочной конструкции при имеющихся технических возможностях;

б) определить минимальную площадь под гибридно-пленочную микросхему конкретного устройства;

в) выполнить компоновку схемы всего устройства (если есть необходимость).

3.4.1. Определение оптимального удельного поверхностного сопротивления ρ_{\square} резистивной пленки

Это важнейшая часть анализа, так как он определяет возможность реализации конкретного устройства в гибридно-пленочном варианте. В качестве критерия оптимальности ρ_{\square} можно принять минимальную необходимую площадь, которую займут все резисторы схемы и которой соответствует значение оптимума

$$\rho_{opt} = \sqrt{\frac{\sum_{i=1}^n R_i}{\sum_{i=1}^n R_i^{-1}}},$$

где R_i - номинал i -го резистора; n - число резисторов.

Для упрощения вычислений в качестве ρ_{\square} выбирают округленное значение ρ_{opt} .

Если отношение R_{max}/R_{min} в схеме, расположенной на одной подложке, превышает 50, то в некоторых случаях целесообразно изготавливать резисторы из двух материалов, т. е. в виде двух различных пленок. Резисторы схемы разбиваются на две группы так, чтобы R_{max} первой группы было меньше, а R_{min} второй группы больше значения сопротивления, соответствующего ρ_{opt} , рассчитанного для всех резисторов схемы. Затем по той же формуле рассчитывается ρ_{opt} для каждой группы резисторов в отдельности.

3.4.2. Определение удельной емкости C_0 диэлектрической пленки конденсаторов

Удельная емкость конденсатора с диэлектрической пленкой C_0 выбирается по наибольшему ее значению при условии удовлетворения всех остальных параметров пленки требованиям на конденсаторы схемы. Выбранное значение C_0 используется для оценки площади микросхемы. Избыток подложки может быть использован для улучшения параметров других элементов, например, резисторов. При этом вырастает точность их изготовления. Увеличение площади под конденсаторы снижает значение C_0 и улучшает некоторые параметры конденсаторов: повышает рабочее напряжение и увеличивает надежность в отношении коротких замыканий.

3.4.3. Определение общей площади контактных площадок в микросхеме

Анализ принципиальной схемы на установление количества и типов контактных площадок для внешнего соединения микросхемы с выводами и вводами модульной конструкции, а также для внутреннего соединения навесных элементов с пленочными, производится расчетом, подтверждающим необходимость в таких площадках. Затем по характеристике присоединяемого элемента и справочным данным по технологии присоединения определяется величина необходимой площади контактной площадки для данного вида присоединения (внешний вывод, вывод транзистора, переключатель и т. д.). Общая необходимая площадь всех контактных площадок

$$S_K = \sum_{i=1}^m S_i,$$

где S_i - площадь i -й площадки; m - общее число площадок.

3.4.4. Определение площади под пленочные конденсаторы

Общая площадь всех конденсаторов в ГИС определяется по формуле:

$$S_C = \sum_{i=1}^n \frac{C_i}{C_0},$$

где C_i - емкость i -го конденсатора; n - количество конденсаторов; C_0 - удельная емкость конденсаторов, пФ/см².

3.4.5. Определение площади под пленочные резисторы

Площадь резистора в зависимости от рассеиваемой на нем мощности, равна

$$S_R = \frac{W}{W_0},$$

где W и W_0 - номинальная и допустимая удельная мощности, рассеиваемые на резисторе.

Площадь, занимаемая всеми резисторами микросхемы, равна сумме площадей, занимаемых отдельными резисторами

$$S_{\sum S_R} = \sum_{i=1}^n S_{Ri},$$

где S_{Ri} — площадь i -го резистора.

3.4.6. Определение необходимой площади подложки микросхемы

Из технологических соображений элементы микросхемы располагаются на некотором расстоянии от края подложки, т. е. полезная площадь подложки несколько меньше ее полной площади. Назовем коэффициентом заполнения или коэффициентом плотности микросхемы k_S отношение площади подложки S' к используемой ее части S , ограниченной контуром, в котором расположена топологическая структура микросхемы. Тогда

$$k_S = \frac{S'}{S}.$$

Величина k_S в среднем равна 0,45 - 0,55 и определяется количеством элементов в схеме, типом элементов (резистор, конденсатор, контактная площадка, навесной элемент), количественным соотношением между элементами различных типов и сложностью связей между элементами в схеме. С увеличением количества элементов в схеме при несложной связи между ними (простые схемы каскадов, отсутствие цепей обратной связи и др.) коэффициент k_S приближается к 0,5; при усложнении связей между элементами схемы k_S меньше 0,5; при этом возрастает площадь, занимаемая проводящей пленкой, - следствие проводниковых связей. С уменьшением количества элементов в схеме при простых связях между ними k_S больше 0,5; наибольшего значения этот коэффициент достигает, когда среди элементов микросхемы доминируют конденсаторы. Для топологической структуры схемы из нескольких конденсаторов k_S может достигнуть значений, близких к единице. Схемы высокочастотные и с большими мощностями рассеяния требуют большой площади микросхемы.

Необходимая площадь подложки определяется формулой

$$S = (S_{\Sigma R} + S_C + S_K + S_{ЭН})/k_S,$$

где $S_{\Sigma R}$ и S_C - площадь, занимаемая всеми резисторами и конденсаторами схемы; S_K - площадь, занимаемая всеми контактными площадками; $S_{ЭН}$ - площадь, занимаемая навесными элементами, которые не могут быть распложены над пленочными элементами и занимают площадь на подложке.

Соотношение сторон подложки определяется на этапе графического анализа принципиальной электрической схемы. Окончательные размеры подложки устанавливаются после разработки топологической структуры - на этапе разработки конструкции модуля и выбора метода герметизации. Если $S > S_D$, т. е. допустимая площадь больше площади конкретной подложки, то последняя определяется теми или иными конструктивными возможностями. Например, при проектировании резисторов можно выбрать другое значение ρ_{\square} , если

ранее выбранное не обеспечивает минимума $S_{\Sigma R}$, или снизить требования к точности изготовления резисторов по их геометрии, или повысить значение W_0 для резисторов и C_0 для конденсаторов.

3.5. Компоновка принципиальной электрической схемы устройства

Компоновкой электрической схемы электронно-вычислительной аппаратуры на конструктивно законченные части называется процесс распределения элементов низшего конструктивного уровня иерархии в высший уровень в соответствии с выбранным критерием. Основным для компоновки является критерий электромагнитотепловой совместимости элементов низшего уровня. Данный критерий определяет область допустимых разбиений схемы, на которой формулируются другие критерии. Такими критериями могут быть: число типов конструктивно законченных частей, плотность компоновки, количество соединений между устройствами, простота диагностирования и др. Очевидно, что внешние соединения между частями схем являются одним из важнейших факторов, определяющих надежность ЭВА. Поэтому наиболее распространенным критерием является число внешних связей. Минимизация этого показателя обеспечивает минимизацию взаимных наводок, упрощение конструкции, повышение надежности и т. д. Формально задачу компоновки можно сформулировать следующим образом: «разрезать» электрическую схему на части по заданному критерию при наличии заданных ограничений (число подсхем, число внешних выводов подсхем, суммарная площадь, занимаемая элементами и соединениями; величина задержки в распространении сигналов; электрическая, магнитная и тепловая совместимость элементов).

Основными соображениями, которыми следует руководствоваться при решении задачи компоновки, являются следующие:

1. Линия разреза схемы должна проходить в местах наименьшего числа связей между функционально законченными частями схемы, например, между каскадами усилителя без обратной связи.

2. Подсхемы должны иметь примерно одинаковый баланс потребляемой мощности.

3. Мощность единичной конструкции не должна превышать допустимой удельной мощности для данного типа герметизации микросхемы (типа и размера корпуса модуля).

4. Нельзя разделять элементы схемы, находящиеся в заданном отношении, например, резисторы делителя напряжения.

5. При разрезании схемы количество входных и выходных цепей в каждой части схемы должно быть минимальным. Количество входов и выходов, включая подвод питания и выводы контрольных точек, не должно превышать общего количества выводов в единичной конструкции.

6. При разрезании схемы следует уменьшать длину связей, чувствительных к влиянию на них паразитных параметров.

7. При разрезании каждая часть схемы должна размещаться на заданном типоразмере подложки или каждая часть схемы должна требовать для своего размещения примерно одинаковую площадь подложки.

8. При разрезании схемы необходимо учитывать физико-технологические и технико-экономические условия изготовления микросхемы. С увеличением площади подложки и числа элементов на ней уменьшается вероятность выхода годной подложки с заданной точностью пленочных элементов, падает производительность и возрастает стоимость производства микросхем.

3.6. Компоновка топологической структуры ГИС

Топология интегральной микросхемы - это зафиксированное на материальном носителе пространственно-геометрическое расположение совокупности элементов интегральной микросхемы и связей между ними.

Плоский план микросхемы, представляющий ее топологическую структуру, образуется в процессе компоновки на плоскости элементов схемы и связей между ними по выбранному оптимальному графу принципиальной электрической схемы. На этапе компоновки в конкретных геометрических формах элементов микросхемы обуславливается реализация электротехнических параметров схемы с учетом особенностей технологии изготовления ГИС. Каждому элементу схемы, в том числе и элементам коммутации - проводникам, придаются в плоскости конкретные геометрические формы и размеры с учетом взаимной ориентации элементов, соответствующей оптимальному графу. Предварительное вычерчивание компоновки производится в масштабе 10:1 или 20:1. Окончательный вариант топологической структуры ГИС выполняется в увеличенном масштабе с точностью до деления координатной сетки.

Изображается общий вид ГИС, где обозначается каждый слой соответствующей штриховкой.

При осуществлении компоновки можно придерживаться следующих рекомендаций:

1. Допустимая форма элементов контура при образовании топологической структуры.

Контур пленочного элемента может состоять из комбинаций прямых и кривых элементов - отрезков или прямых отрезков, расположенных под произвольными либо под определенными углами, например 90° и 45° или только 90° .

При изготовлении рисунка вручную возможна произвольная форма контура, с помощью координатографа воспроизводятся контуры из взаимно перпендикулярных отрезков, автоматизированные системы могут воспроизводить сложную конфигурацию.

2. Последовательность составления эскизного варианта топологической структуры ГИС.

Первому эскизному наброску подвергаются элементы внутреннего и внешнего соединения - контактные площадки, проводниковые связи, соединяющие области расположения элементов схемы (резисторов, конденсаторов, навесных элементов). Затем размещаются конденсаторы и резисторы, площади которых известны. Резистивные элементы занимают наибольшую площадь подложки, область под отдельный резистор по площади должна быть пропорциональна коэффициенту формы резистора. Форма резистора зависит от конкретной ситуации, возникающей при предварительной планировке.

3. Форма элементов проводниковой связи.

Рекомендуются элементы проводниковой связи вместе с контактными площадками выполнять в системе прямоугольных координат Г-, Т-, Z- и П-образной форм.

4. Минимальный зазор между пленочными элементами.

После предварительной планировки производится расчет резисторов сложной формы, затем всех остальных резисторов.

Распределение пленочных элементов в плоскости должно быть равномерно насыщенным, т. е. в топологической структуре микросхемы не должно быть мест явной скученности или разряженности элементов. Линии контура элементов должны быть предельно простыми. Излишки площади на подложке должны использоваться для улучшения технических характеристик и снижения чувствительности топологической структуры ГИС к несовершенству технологии изготовления. Средства к тому – увеличение контактных площадок и зазоров между элементами, упрощение формы элементов и т. д.

При планировке и определении контуров пленочных компонентов микросхемы, расположенных в одном слое, элементы контуров следует располагать по возможности на одной линии:

вертикальные - на вертикальных линиях, горизонтальные - на горизонтальных (рис.3.1). Этим достигается минимизация размеров цепей в слое.

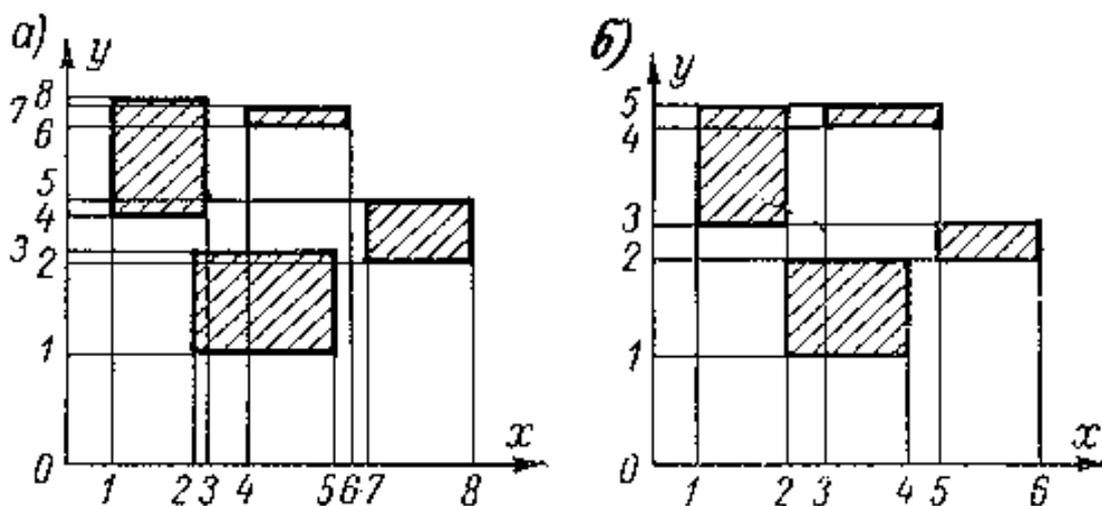


Рис. 3.1. Схема расположения пленочных элементов на подложке:
a - не рекомендуемое расположение, *б* - рекомендуемое

Для навесных деталей, таких как микротранзисторы, микродиоды и других, располагаемых на свободных от пленочных элементов местах подложки, делаются метки, обозначающие расположение (приклейку) этих элементов на подложке. Форма меток может повторить форму соответствующих микроэлементов, а ее ориентация должна соответствовать топологической структуре микросхемы.

4. Пленочные элементы гибридных интегральных схем

Пленочные элементы, такие как резисторы, конденсаторы, индуктивности, проводники и другие, находят широкое применение в конструкциях различных интегральных схем и микросборок.

4.1. Пленочные резисторы

Конструкция пленочных резисторов должна учитывать особенности топологической структуры функционального пленочного узла (размеры подложки, количество и расположение выводов и т.д.), величину номинала, характеристики используемых материалов, технологию производства, требуемую и возможную точность воспроизведения номинала, условия эксплуатации микросхем.

На рис. 4.1 представлена конструкция тонкопленочного резистора.

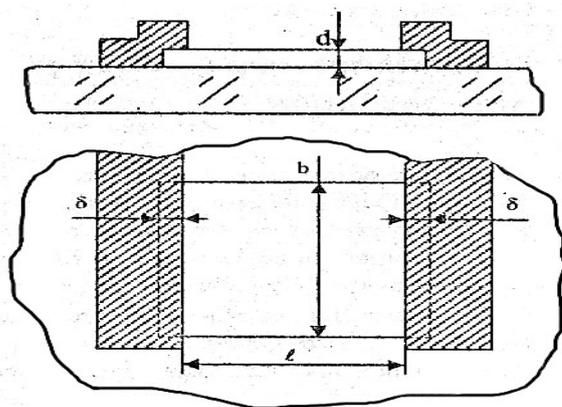


Рис. 4.1. Конструкция пленочного резистора

Введем конструктивные размеры резисторов: l – длина, b – ширина, d – толщина, δ – величина перекрытия пленочных слоев, которая, в свою очередь, зависит от технологии изготовления (в работе примем $\delta=0,2$ мм).

Тогда сопротивление резистора равно

$$R = \rho \cdot \frac{l}{d \cdot b},$$

где ρ – удельное объемное электрическое сопротивление материала резистора, размерность которого [Ом · см].

Так как материал одновременно напыляемых резисторов и время напыления одинаковы (толщина пленки), для упрощения расчетов обозначим

$$\rho_{\square} = \frac{\rho}{d}$$

и назовем этот параметр удельным поверхностным сопротивлением пленочного резистора.

Введем понятие коэффициента формы пленочного резистора k_{ϕ}

$$k_{\phi} = \frac{l}{b}.$$

Тогда, с учетом введенных обозначений, формулу сопротивления пленочного резистора запишем в виде

$$R = \rho_{\square} \cdot k_{\phi}.$$

Отсюда следует

$$\rho_{\square} = \frac{R}{k_{\phi}} = R \cdot \frac{b}{l}.$$

Если резистор квадратной формы, то $k_{\phi} = 1$ и $R = \rho_{\square}$. Таким образом получается, что размерность ρ_{\square} есть [Ом] или [Ом/□, читается «Ом на квадрат»]. Последнее выражение размерности показывает, что ρ_{\square} численно равно сопротивлению резистора квадратной формы и не зависит от размера квадрата.

Основными электрическими параметрами пленочного резистора являются: R , ρ_{\square} , k_{ϕ} , ΔR .

Важными параметрами являются также максимальная удельная мощность рассеяния W_0 – это максимальная мощность, которую может рассеять резистор размером $1 \times 1 \text{ см}^2$, не разрушаясь и W – это максимальная мощность которую может рассеять резистор, оставаясь в пределах ΔR .

Электрические характеристики и величины номинала зависят от конструкции резистора, материала подложки, резистивной пленки и контактных площадок, а также в сильной степени от технологии изготовления.

Как было сказано в параграфе 2.1, наиболее распространенным является метод термического испарения в вакууме, основное достоинство которого заключается в высокой скорости получения пленки.

При получении тонких пленок тугоплавких металлов, сплавов и окислов используются такие способы как катодное ионно-плазменное распыление, осаждение из газовой и паровой фазы. Широкий диапазон изменения номиналов резисторов, используемых в пленочных микросхемах, вызывает необходимость применять материалы резистивных пленок с различными удельными поверхностными сопротивлениями, которые могут обеспечить хорошую адгезию к подложке, ТКЛР, близкий к ТКЛР подложки, относительно низкую температуру испарения, высокую температурную и временную стабильность пленочных резисторов, постоянство химического состава (стехиометрию), отсутствие взаимодействия резистивной пленки с подложкой и пленками других материалов (табл. 4.1 «Основные параметры материалов тонкопленочных резисторов»).

Наименование материала	ρ_{\square} , Ом/□	Диапазон значений сопротивления, Ом	Удельная мощность рассеяния W_0 , Вт/см ²
Сплав РС - 3001	800 - 3000	50 - 30000	2
Сплав РС - 3710	100 - 2000	10 - 20000	2
Кермет К-50С	1000 - 10000	100 - 100000	2
Специальный сплав №3	350 - 500	100 - 50000	2
Тантал ТВЧ	10 - 100	1 - 1000	3
Нихром	50 - 300	5 - 3000	1
Хром	500	50 - 30000	1

Таблица 4.1. Основные параметры материалов тонкопленочных резисторов

Каждый резистор кроме резистивной пленки содержит контактные площадки. Конструкция и техпроцесс изготовления контактных площадок должны обеспечивать:

1. минимальное переходное сопротивление между резистивными пленками и контактами;
2. хорошую адгезию контактной площадки к подложке;
3. равномерное распределение линий тока в контактном переходе;
4. отсутствие выпрямляющего контакта между материалами резистивной пленки и контактной площадкой;
5. химическую инертность материалов друг к другу;
6. хорошие условия для присоединения навесных проводников к тонкой пленке контактной площадки.

Перечисленным требованиям лучше всего удовлетворяют многослойные контактные площадки. В качестве первого слоя, называемого подслоем, способного образовывать прочное сцепление с подложкой и последующими слоями, используются очень тонкие (100 – 200 Å) металлические пленки, чаще всего пленки хрома, никрома, марганца. Основной слой контактной площадки напыляется из материала с высокой проводимостью (алюминий, медь, золото) на подслой и имеет толщину в несколько тысяч Ангстрем.

Материал слоя	Толщина слоя, мкм	ρ_{\square} , Ом/□	Рекомендуемый способ контактирования
Алюминий А-99	0,3 – 0,6	0,03 – 0,06	Сварка
Золото Зл 999,9	0,6 – 0,8	0,03 – 0,04	Пайка, сварка
Серебро Ср 999,9	0,4 - 1	0,02 – 0,04	Пайка, сварка
Медь вакуум-плавленная	0,6 – 0,8	0,02 – 0,04	Пайка, сварка
Подслой никрома Х20Н80	0,01 – 0,03	–	–

Таблица 4.2. Характеристики пленочных контактных площадок и проводников

Выбор подслоя и слоя зависит от используемого материала резистивной пленки (табл. 4.2. «Характеристики пленочных контактных площадок и проводников»).

4.1.1. Расчет тонкопленочных резисторов

Рекомендуется следующая последовательность проведения расчета.

1. Определяется оптимальное удельное поверхностное сопротивление

$$\rho_{\square opt} = \sqrt{\frac{\sum_{i=1}^n R_i}{\sum_{i=1}^n R_i^{-1}}}.$$

2. Выбирается материал резистивной пленки (см. табл. 4.1) с удельным электрическим сопротивлением ρ_{\square} , ближайшим к вычисленному $\rho_{\square opt}$.

При этом необходимо, чтобы удельная мощность рассеяния W_0 была велика.

3. Определяется коэффициент формы $k_{\phi i}$ каждого резистора

$$k_{\phi i} = R_i / \rho_{\square},$$

где R_i - номинал i -го резистора.

Если $1 < k_{\phi} \leq 10$, то резистор рекомендуется выполнять прямоугольной формы, длина l которого больше ширины b . При $0,1 \leq k_{\phi} < l$ - то же, но $l < b$; если $10 \leq k_{\phi} \leq 50$, то резистору придают форму меандра.

Наиболее распространенные конструкции пленочных резисторов схематично показаны на рис. 4.2.

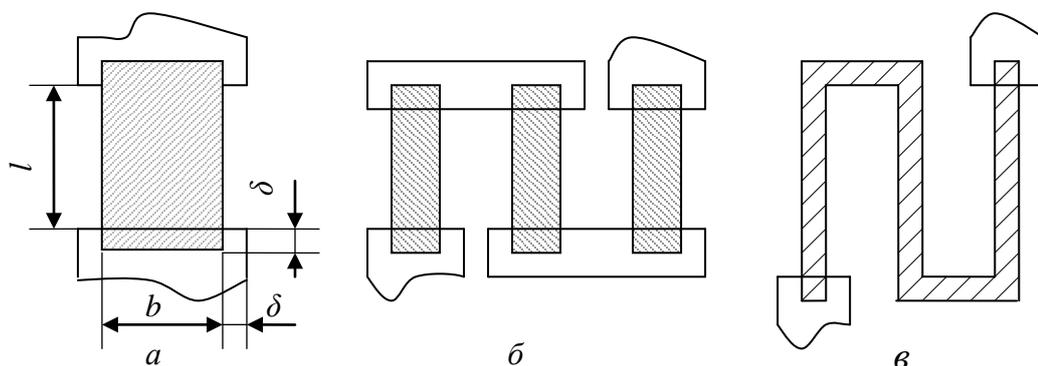


Рис. 4.2. Конфигурации наиболее распространенных пленочных резисторов: а – прямоугольной формы, б – в виде нескольких полосок, в - меандр

На рис. 4.3. показаны конструкции резисторов типа меандр, использование которых не рекомендуется.

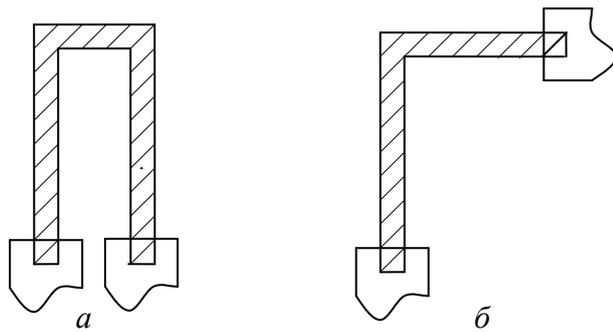


Рис. 4.3. Не рекомендуемые конструкции пленочных резисторов

Эти конструкции не рекомендуются по следующей причине. При смещении масок резистивного и проводящего слоев по вертикали длина и, соответственно, сопротивление резистора конструкции рис. 4.3. *a* изменится. Параметры резистора конструкции 4.3. *б* изменятся при смещении масок в любом направлении. Поэтому контактные площадки резистора должны быть на одной оси (вертикальной или горизонтальной) и выходить в противоположные стороны.

4. Определяется ширина резисторов, имеющих $k_\phi < 10$. Расчетное значение ширины каждого резистора b

$$b \geq \max [b_{\text{точн}}, b_w],$$

здесь $b_{\text{точн}}$ определяется заданной точностью изготовления

$$b_{\text{точн}} = \begin{cases} 0,2 \text{ мм, при } \Delta R = \pm 20\%, \\ 0,3 \text{ мм, при } \Delta R = \pm 10\%; \end{cases}$$

а b_w – значение ширины, обеспечивающее необходимую мощность рассеяния

$$b_w = \sqrt{\frac{\rho_\Pi \cdot W}{R \cdot W_0}},$$

здесь W_0 – удельная мощность рассеяния пленки, а W – мощность, рассеиваемая на резисторе.

Значение b_w округляется в **большую сторону** кратно шагу координатной сетки H . Рекомендуется выбирать $H = 0,1$ мм.

5. Определяется длина резисторов, имеющих $k_\phi < 10$.

Расчетное значение $l_{\text{расч}}$ для каждого резистора

$$l_{\text{расч}} = \frac{R}{\rho_\Pi} \cdot b = k_\phi \cdot b.$$

За длину резистора принимают **ближайшее** к $l_{\text{расч}}$ значение, кратное шагу координатной сетки H .

При округлении $l_{\text{расч}}$ рекомендуется оценить погрешность, вызванную округлением

$$\Delta R' = \frac{|R - R'|}{R} \cdot 100\%,$$

где $R' = \frac{l' \cdot \rho_{\text{П}}}{b}$, а $l' \approx l_{\text{расч}}$.

Если $\Delta R' > \Delta R$, то необходимо увеличить ширину резистора ($b = b + H$) и пересчитать $l_{\text{расч}}$, чтобы округление длины давало бы меньшую погрешность.

6. Рассчитываются геометрические размеры резисторов с $k_{\phi} \geq 10$.

Сопротивление пленочного резистора типа меандр рассчитывается по формуле

$$R = R_{\text{угол}} \cdot n_{\text{угол}} + \rho_{\text{П}} \cdot \frac{l_{\Sigma}}{b},$$

где $R_{\text{угол}}$ – сопротивление уголка, $n_{\text{угол}}$ – число уголков в меандре и l_{Σ} – суммарная длина прямоугольных участков меандра (без уголков – рис. 4.4).

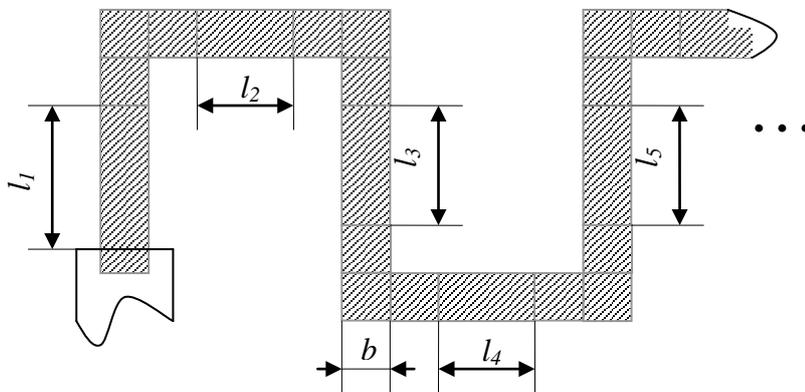


Рис. 4.4. Размеры резистора в форме меандра

Дело в том, что сопротивление трех квадратов пленки (рис. 4.5 а) равно $3\rho_{\square}$, а уголка из трех квадратов (рис. 4.5 б) – $R_{\text{угол}} = 2,55\rho_{\square}$.

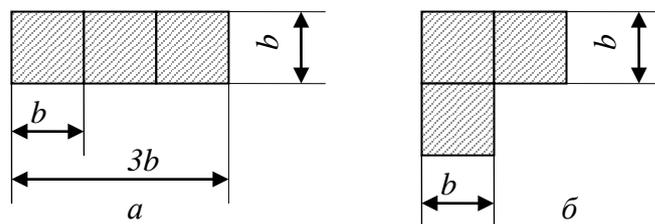


Рис. 4.5. Прямоугольный (а) и угловой (б) пленочные резисторы из трех квадратов

Каждый уголок должен содержать ровно три квадрата пленки, т.е. необходимо, чтобы $l_i \geq 0$.

4.1.2. Конструкции точных пленочных резисторов

Схемное назначение некоторых резисторов требует высокой точности их изготовления, превосходящей технологические возможности современного оборудования для напыления микросхем. В таких случаях при конструировании микросхем применяют специальные пленочные резисторы, сопротивление которых можно изменять после изготовления.

Некоторые конструкции подгоняемых тонкопленочных резисторов приведены на рис. 4.6.

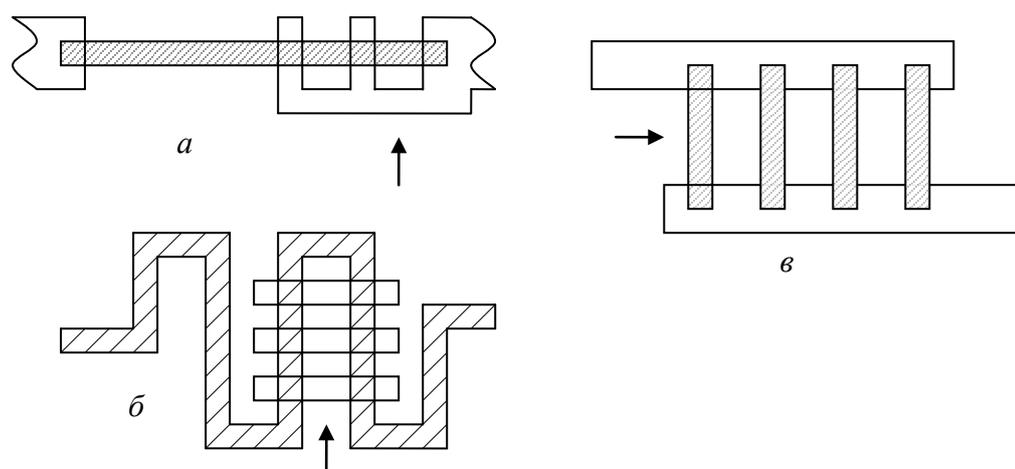


Рис. 4.6. Конструкции подгоняемых тонкопленочных резисторов

Подгонка величины сопротивления может производиться либо скачками – путем удаления заранее предусмотренных шунтирующих перемычек из проводящей (рис. 4.6 а, б) или резистивной (рис. 4.6 в) пленки, либо плавно – путем постепенного удаления части резистивной пленки. В обоих случаях изменить сопротивление можно лишь в сторону его увеличения.

В настоящее время известны различные способы подгонки сопротивления пленочных резисторов: лучом лазера, иглой микроманипулятора, электрической искрой.

4.2. Тонкопленочные конденсаторы

Конденсаторы являются широко распространенными элементами пленочных микросхем.

Большинство характеристик конденсаторов (величина номинала, стабильность, рабочее напряжение, температурная и временная стабильность, частотные свойства, добротность, полярность, надежность и др.) зависят от выбранных материалов и технологии изготовления.

Материал, применяемый для изготовления диэлектрических слоев, должен иметь хорошую адгезию к материалам подложки и обкладок, не вступать с ними в химические реакции. Диэлектрическая пленка должна быть достаточно плотной, иметь высокую электрическую прочность, малые диэлектрические потери, незначительную величину ТКЛР, сравнимую с ТКЛР подложки, иметь высокую диэлектрическую проницаемость и не разлагаться при нагревании. Лучше других этим требованиям удовлетворяют диэлектрики, характеристики которых приведены в табл. 4.3 «Основные характеристики диэлектрических материалов тонкопленочных конденсаторов».

Наименование материала	Материал обкладок	Удельная емкость C_0 , пФ/см ²	Рабочее напряжение, В	Диэлектрическая проницаемость ϵ на частоте $f = 1$ кГц
Моноокись кремния	Алюминий А99	$(5 - 10) \cdot 10^3$	60 - 30	5 - 6
Моноокись германия		$(5 - 15) \cdot 10^3$	10 - 5	11 - 12
Боросиликатное стекло		$(2,5 - 15) \cdot 10^3$	24 - 8	4
Стекло электровакуумное С41-1		$(15 - 40) \cdot 10^3$	12,6 - 6,3	5,2
Пятиокись тантала	Тантал ТВЧ	$(60 - 200) \cdot 10^3$	15 - 10	23
	Алюминий А99			

Таблица 4.3. Основные характеристики диэлектрических материалов тонкопленочных конденсаторов

Кроме материалов, приведенных в этой таблице, для изготовления тонкопленочных конденсаторов могут применяться окислы тантала, двуокись титана, титанат бария и др. Эти материалы имеют большее значение диэлектрической проницаемости, чем окись кремния SiO или окись германия GeO и на их основе можно изготавливать конденсаторы большой емкости. Однако, из-за больших диэлектрических потерь добротность таких конденсаторов низка, в связи с чем их можно применять только в низкочастотных цепях и цепях постоянного тока. Все большее применение для изготовления конденсаторов находят окислы редкоземельных металлов: лантана, иттрия и др. Для обеспечения наименьших потерь на высоких частотах, обкладки конденсаторов чаще всего напыляют из материалов с низким

электрическим сопротивлением. Материал обкладок должен легко испаряться, иметь низкую подвижность атомов при образовании пленки и невысокую энергию испаренных частиц (во избежание диффузии и внедрения атомов металла в диэлектрик).

Практика показала, что для нанесения обкладок наилучшим материалом является алюминий, применение которого обеспечивает более высокий процент выхода годных тонкопленочных конденсаторов по сравнению с другими металлами. Это объясняется сравнительно низкой температурой испарения алюминия и невысокой подвижностью его атомов на поверхности подложки. Удельное поверхностное сопротивление алюминиевой пленки достаточно мало и при ее толщине 2500-5000 Å находится в интервале 0,2-0,06 Ом/□. Это обеспечивает высокую добротность тонкопленочных конденсаторов.

Рекомендуется одновременно с изготовлением обкладок конденсаторов наносить и тонкопленочные проводники. При этом ускоряется и упрощается техпроцесс изготовления микросхем и сокращается расход алюминия.

Следует помнить, что при температуре выше 180°C в алюминиевых пленках образуются игольчатые кристаллы, способные в ряде случаев проколоть тонкую диэлектрическую пленку. Поэтому температуру подложки и термообработки нельзя выбирать слишком высокой.

Конденсаторы с малой величиной емкости рекомендуется проектировать в виде двух пересекающихся проводящих полосок, разделенных слоем диэлектрика.

Желательно, чтобы все конденсаторы, расположенные на одной подложке, были изготовлены на основе одной диэлектрической пленки.

Для повышения точности и надежности конденсаторов необходимо выбирать наиболее простую форму обкладок. Суммарная площадь, занимаемая конденсатором на микроплате, не должна превышать 2 см², минимальная площадь конденсатора равна 0,5 * 0,5 мм².

Емкость пленочного конденсатора определяется по формуле

$$C = 0,0885 \cdot \frac{\varepsilon}{d} \cdot S (n\Phi),$$

где d – толщина диэлектрика, см; S – площадь перекрытия верхней и нижней обкладок, см², она называется активной площадью конденсатора; ε – относительная диэлектрическая проницаемость материала диэлектрика.

Емкость на единицу площади называется удельной емкостью конденсатора

$$C_0 = 0,0885 \cdot \frac{\varepsilon}{d} \left(\frac{n\Phi}{\text{см}^2} \right).$$

Расчет пленочных конденсаторов сводится к определению его активной площади. Эта площадь рассчитывается по формуле

$$S = \frac{C}{C_0} (\text{см}^2).$$

Конструкция пленочного конденсатора определяется площадью S (возможные варианты конструкции показаны на рис. 4.7).

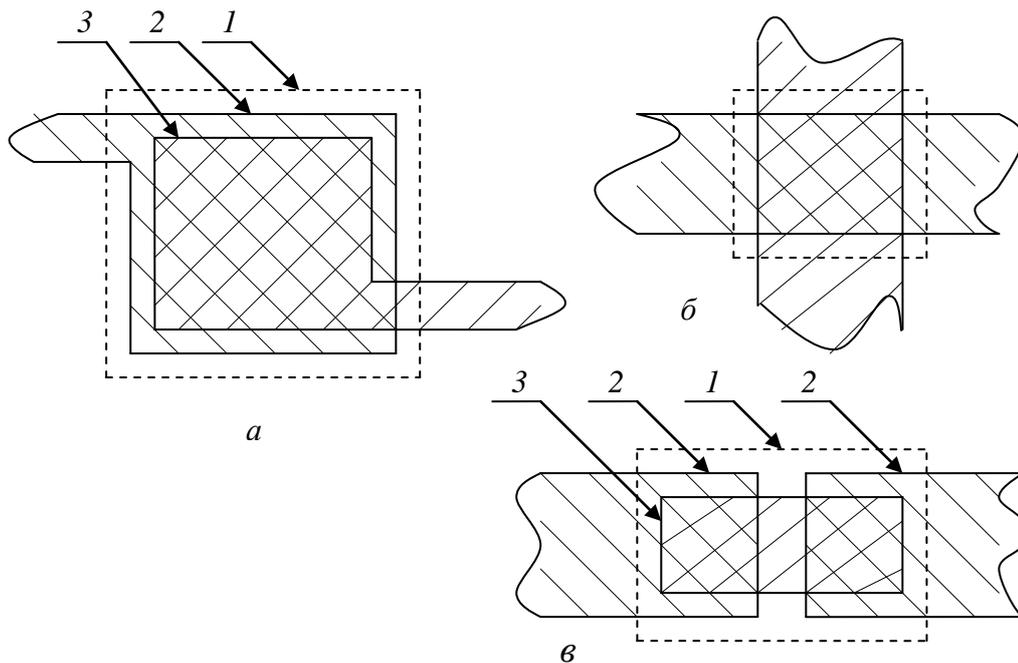


Рис. 4.7. Разновидности конструкций тонкопленочных конденсаторов;
1 – диэлектрик; 2 – нижняя обкладка; 3 – верхняя обкладка

При $S \geq 5 \text{ мм}^2$ используется конструкция рис. 4.7 *a*, у которой площадь верхней обкладки меньше, чем нижней.

При $1 \leq S \leq 5 \text{ мм}^2$ используется конструкция, представляющая собой пересечение пленочных проводников (рис. 4.7 *б*).

При $0,1 \leq S \leq 1 \text{ мм}^2$ используются конструкции, представляющие собой последовательное соединение конденсаторов (рис. 4.7, *в*).

Для повышения точности и надежности пленочных конденсаторов форму обкладок необходимо выбирать простой, чтобы периметр их был по возможности меньше.

Расстояние между выводами обкладок конденсатора должно быть предельно увеличено.

4.3. Конструирование пленочных межсоединений и контактных площадок

При конструировании гибридных ИМС, имеющих относительно небольшие размеры, сопротивлением пленочных межсоединений можно пренебречь.

Конфигурацию межсоединений выбирают в виде полосок минимальной ширины, определяемой возможностями технологии. Желательно проектировать проводники как можно более простой формы.

Контактные площадки в ГИС используются для подсоединения к выводам корпуса и для подсоединения выводов навесных активных элементов. В первом случае контактные площадки располагаются равномерно вдоль края подложки с учетом шага расположения выводов корпуса. Во втором - контактные площадки могут располагаться в любом удобном месте подложки, в том числе и на ее периферии.

Для каждого вывода **необходима** своя контактная площадка. На рис. 4.8. показан фрагмент принципиальной схемы (рис. 4.8. а) и его топология (рис. 4.8. б).

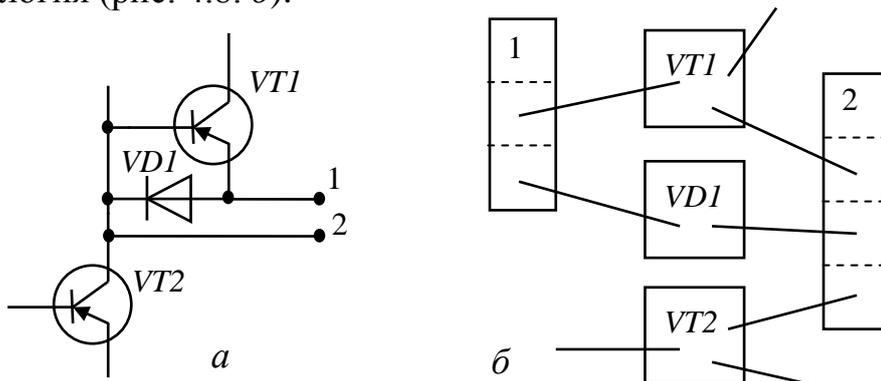


Рис. 4.8. Пример подсоединения навесных элементов к контактным площадкам

При наличии в принципиальной электрической схеме элементов R и C , взаимно шунтирующих друг друга, выводы резистора необходимо располагать в одном слое. На рис. 4.9. показан фрагмент принципиальной схемы (рис. 4.9. а) с шунтирующими элементами и его топология (рис. 4.9. б).

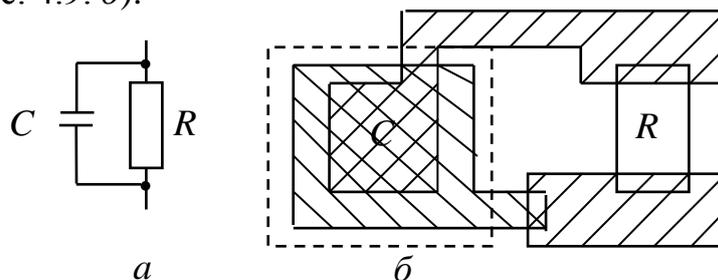


Рис. 4.9. Пример изменения слоя вывода резистора

4.4. Проектирование защитного слоя

Защитный слой необходим для предохранения пленочных элементов схемы от внешнего воздействия и предохранения выводов активных элементов от короткого замыкания с пленочными проводниками.

Защитным слоем обязательно должны быть покрыты элементы схемы, к точности которых предъявляются требования, и обязательно не покрыты контактные площадки.

Если контактную площадку необходимо разместить в середине подложки (рис. 4.10. *а*), то в маске защитного слоя над ней должен быть материал маски. В этом случае необходимо использовать составную маску (рис. 4.10. *б* и *в*)

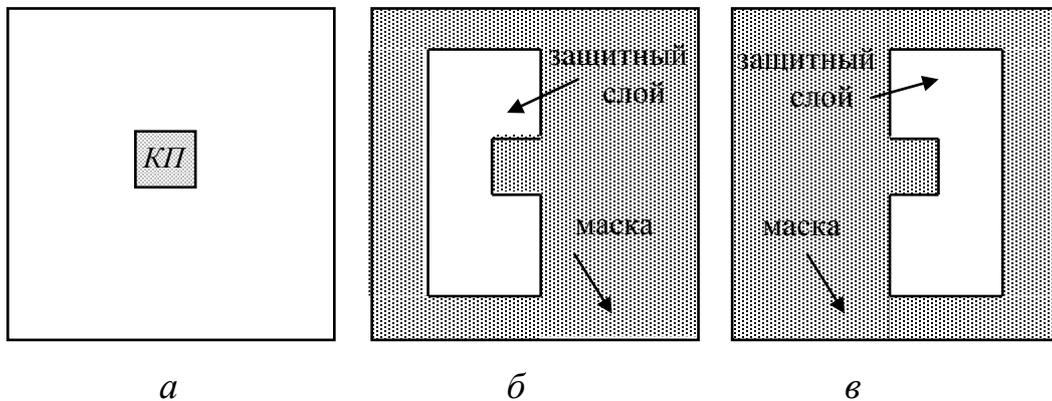


Рис. 4.10. Пример использования составной маски

Защитный слой выполняется из любой диэлектрической пленки, кроме пятиоксида тантала, т. к. она получается напылением тантала и последующим его окислением.

5. Активные элементы

В качестве навесных активных элементов при конструировании гибридных пленочных микросхем применяются бескорпусные полупроводниковые приборы. При разработке топологии микросхемы необходимо предусмотреть на подложке свободные места (размером $1 \times 1 \text{ мм}^2$) для установки активных элементов.

Заключение

В учебном пособии, в доступной для самостоятельной работы форме, изложены вопросы, связанные с особенностями получения тонких пленок, представлены основные принципы проектирования топологии ИС и компоновки электрической схемы устройства, разрабатываемого в виде гибридной интегральной схемы.

Приведены методики расчетов геометрических размеров элементов тонкопленочных интегральных схем.

В заключение необходимо отметить следующее. Пленочные элементы могут изготавливаться как по тонкопленочной, так и по толстопленочной технологиям. Конфигурации тонко и толстопленочных элементов одинаковы, но их конкретные геометрические размеры (при заданных электрических параметрах) могут существенно различаться в связи с использованием совершенно разных материалов. Свойства пленочных элементов определяются конфигурацией, способом нанесения пленок, и, следовательно, их физическими, химическими, механическими и электрическими свойствами. Процесс проектирования гибридных ИМС носит комплексный характер, где решающую роль играют свойства пленок, возможности технологии, характеристики элементов и их влияние на выходные параметры ИМС.

В последнее время для проектирования различных электронных приборов используются новые физические и технологические принципы. Например, стали активно развиваться и применяться новые технологические процессы, такие как нанотехнология, микро и наноробототехника, интегральная наноэлектроника. Однако это не означает, что изложенный в учебном пособии материал теряет свою актуальность. В сантиметровом диапазоне СВЧ требуются элементы малых размеров (много меньше длины волны), которые следует воспроизводить с высокой точностью. Для этого как раз и необходима тонкопленочная технология. Она также обеспечивает меньшее сопротивление проводящих слоев по сравнению с толстопленочной технологией и более высокую добротность элементов. Очевидно, что в ближайшие годы, несмотря на быстрое развитие новых технологий, тонкопленочная технология не утратит своей актуальности.

Литература

1. М.В. Савельев «Конструкторско-технологическое обеспечение производства ЭВМ» Москва, «Высшая школа» 2001г. - 320 с.
2. Романова М. П. Проектирование гибридно-пленочных интегральных микросхем: учебное пособие / М. П. Романова. – Ульяновск: УлГТУ, 2006. – 73 с.
3. Матсон Э. А. Конструирование и технология микросхем. – Минск, Высшэйшая школа, 1989. - 207 с.
4. Матсон Э. А., Крыжановский Д. В. Справочное пособие по конструированию микросхем. – Минск.: Высш. шк, 1982. – 224 с.
5. Пономарев М. Ф. Конструкция и расчет микросхем и микроэлементов ЭВА. - М.: Радио и связь, 1982. – 288 с.
6. Степаненко И.П.. Основы микроэлектроники: Учебное пособие для вузов. 2-е изд., перераб. и доп. - М.: Лаборатория Базовых Знаний, 2001. – 488 с.
7. Билибин К. И. Конструкторско-технологическое проектирование электронной аппаратуры: Учебник для вузов / К. И. Билибин, А. И. Власов, Л. В. Журавлева и др. Под общ. ред. В. А. Шахнова. – М.: Изд-во МГТУ им. Н. Э. Баумана, 2002.– 528 с.
8. Симонов Б. М., Заводян А.В., Грушевский А. М. Конструкторско – технологические аспекты разработки ИС и микросборок: Учеб. пособие. – М.: Изд. МИЭТ, 1998. - 166 с.
9. Технологическое проектирование микросхем СВЧ: Учеб. пособие для техн. спец. вузов / И. П. Бушминский, Г. В. Морозов.–М.: МГТУ, 2001. – 354 с.
10. К. С. Петров. Радиоматериалы, радиокомпоненты и электроника. – С-Пб.: Изд. «Питер», 2005. – 528 с.
11. Березин А. С, Мочалкина О. Р. Технология и конструирование интегральных микросхем. Учеб. пособие для вузов. - 2-е изд., перераб. и доп. М.: Радио и связь, 1992. – 320 с.
12. Конструирование и технология изготовления микросхем, курсовое проектирование / Под ред. Л. А. Коледова. – М.: Высш. шк, 1984.- 231 с.
13. Разработка и оформление конструкторской документации радиоэлектронной аппаратуры: Справочник / Э. Т. Романычева, А. К. Иванова, А. С. Куликов и др.; Под ред. Э. Т. Романычевой. – 2-е изд., перераб. и доп. – М.: Радио и связь, 1989. – 448 с.
14. А.А. Коваленко, М.Д. Петропавловский.. Основы микроэлектроники: Учебное пособие. М.: Издательский центр «Академия», 2006. – 240 с.

Контрольные вопросы

1. Приведите классификацию ИС по конструктивно-технологическому исполнению.
2. Приведите классификацию ИС по функциональному назначению.
3. Приведите классификацию ИС в зависимости от степени интеграции.
4. Что общего и чем отличаются гибридные и совмещенные ИС?
5. Что общего и чем отличаются совмещенные и полупроводниковые ИС?
6. Сравните достоинства и недостатки гибридных, совмещенных и полупроводниковых ИС.
7. Приведите достоинства и недостатки метода термовакуумного испарения.
8. Приведите достоинства и недостатки метода катодного напыления.
9. Что понимается под термином «удельное поверхностное сопротивление пленочного резистора»?
10. Что понимается под термином «мощность рассеивания пленочного резистора»?
11. Что понимается под термином «удельная мощность рассеивания пленочного резистора»?
12. Что понимается под термином «удельная емкость конденсатора»?
13. Что и как изменится, если длину и ширину пленочного резистора увеличить в два раза?
14. Почему точность пленочного резистора зависит от его ширины?
15. Почему рассеиваемая мощность пленочного резистора зависит от его ширины?
16. Почему не рекомендуется использовать пленочные резисторы П- и Г-образной формы?
17. Что является источником неточности пленочного резистора?
18. Для чего нужен защитный слой?
19. Изобразите и поясните возможные конструкции пленочных резисторов и конденсаторов.
20. Какие требования предъявляются к подложкам ГИС?
21. Дайте определение пассивных и активных компонентов ГИС.
22. Что такое эпитаксия?
23. Как выбираются размеры подложки ГИС?
24. Как повышают точность пленочного резистора?
25. Чем вызвано ограничение минимального расстояния расположения пленочных элементов от края подложки?

Пример ГИС

Общий вид платы гибридной микросхемы показан на рис П1 а. На диэлектрическую подложку наносят через трафарет резистивные полоски R_1 , R_2 , R_3 из высокоомного материала, затем через другой трафарет распылением металла, имеющего высокую электропроводность, наносят нижнюю обкладку O_1 , конденсатора C , межсоединения и контактные площадки 1 — 5. Далее через третий трафарет наносят пленку диэлектрика конденсатора D и, наконец, через четвертый трафарет наносят последний слой — верхнюю обкладку конденсатора O_2 . Транзистор T приклеивают к подложке и проволочными выводами подсоединяют к соответствующим контактным площадкам.

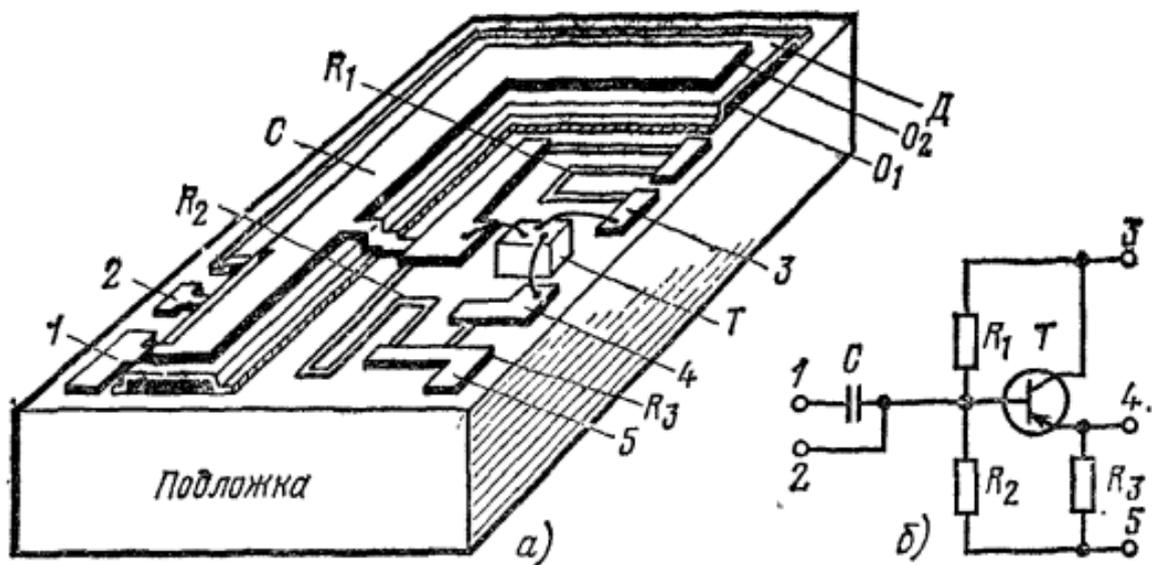
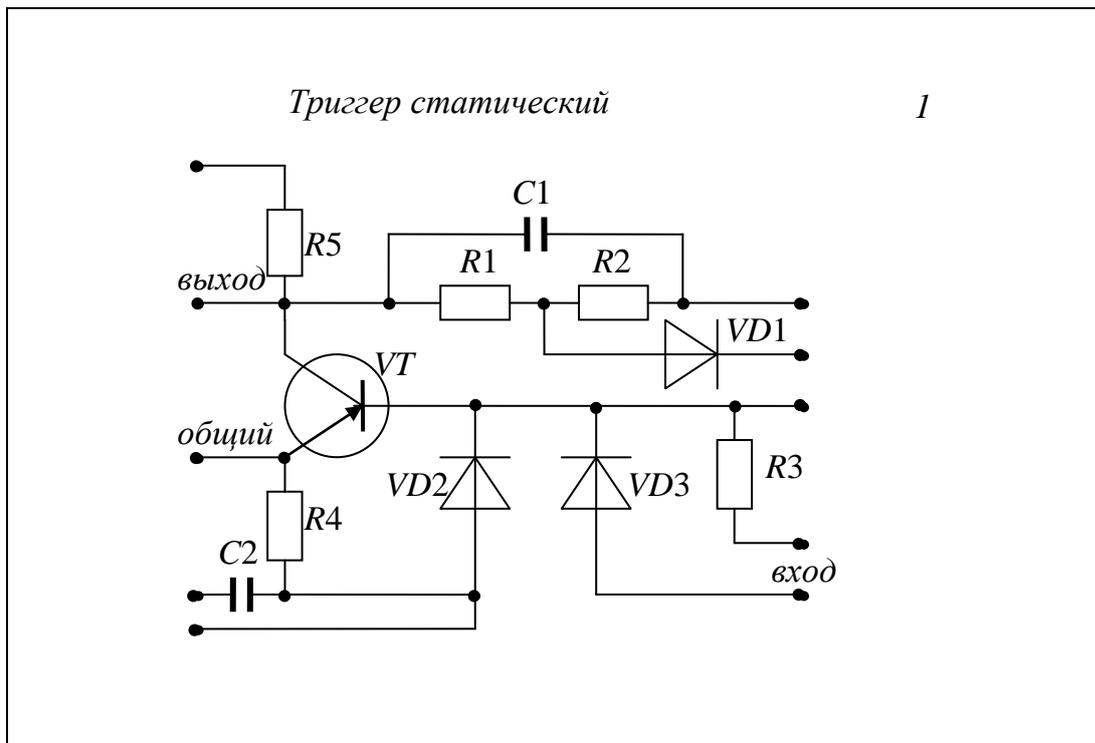


Рис.П1. Тонкопленочная ГИС

На рис. П1б показана принципиальная схема рассмотренного устройства.

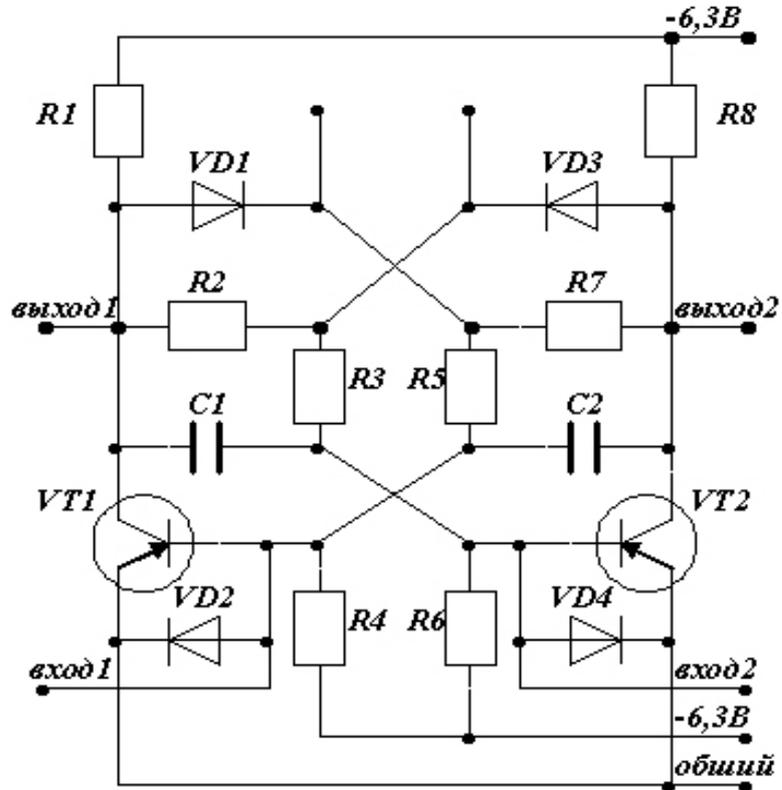
Варианты заданий



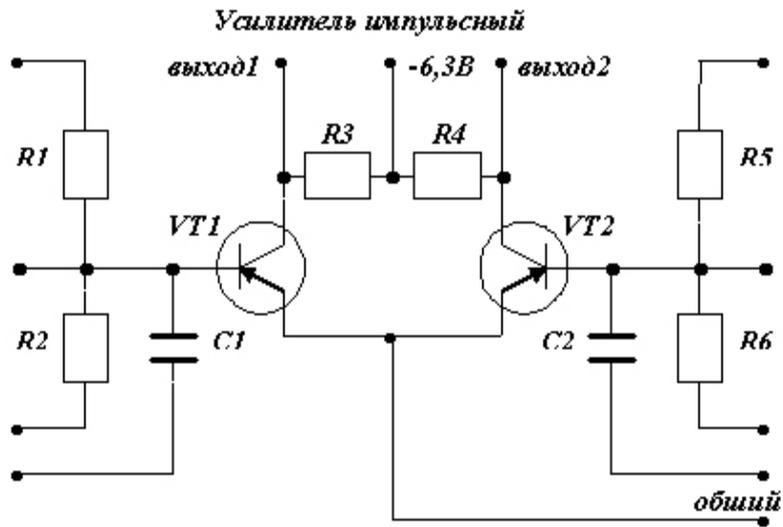
R, C	Варианты			
	1	2	3	4
R1	150 Ом ±20% 0,02 Вт	100 Ом ±10% 0,01 Вт	200 Ом ±10% 0,04 Вт	100 Ом ±20% 0,005 Вт
R2	1 кОм ±10% 0,01 Вт	1,5 кОм ±10% 0,01 Вт	2 кОм ±20% 0,005 Вт	10 кОм ±10% 0,005 Вт
R3	3 кОм ±20% 0,01 Вт	8,1 кОм ±20% 0,003 Вт	8,5 кОм ±20% 0,008 Вт	6,8 кОм ±10% 0,008 Вт
R4	10 кОм ±20% 0,005 Вт	12 кОм ±20% 0,005 Вт	15 кОм ±10% 0,001 Вт	11 кОм ±10% 0,003 Вт
R5	800 Ом ±20% 0,01 Вт	750 Ом ±10% 0,01 Вт	950 Ом ±10% 0,01 Вт	700 Ом ±20% 0,02 Вт
C1	1000 пФ	800 пФ	1500 пФ	1200 пФ
C2	5000 пФ	3000 пФ	4000 пФ	3500 пФ

Гриззер статический

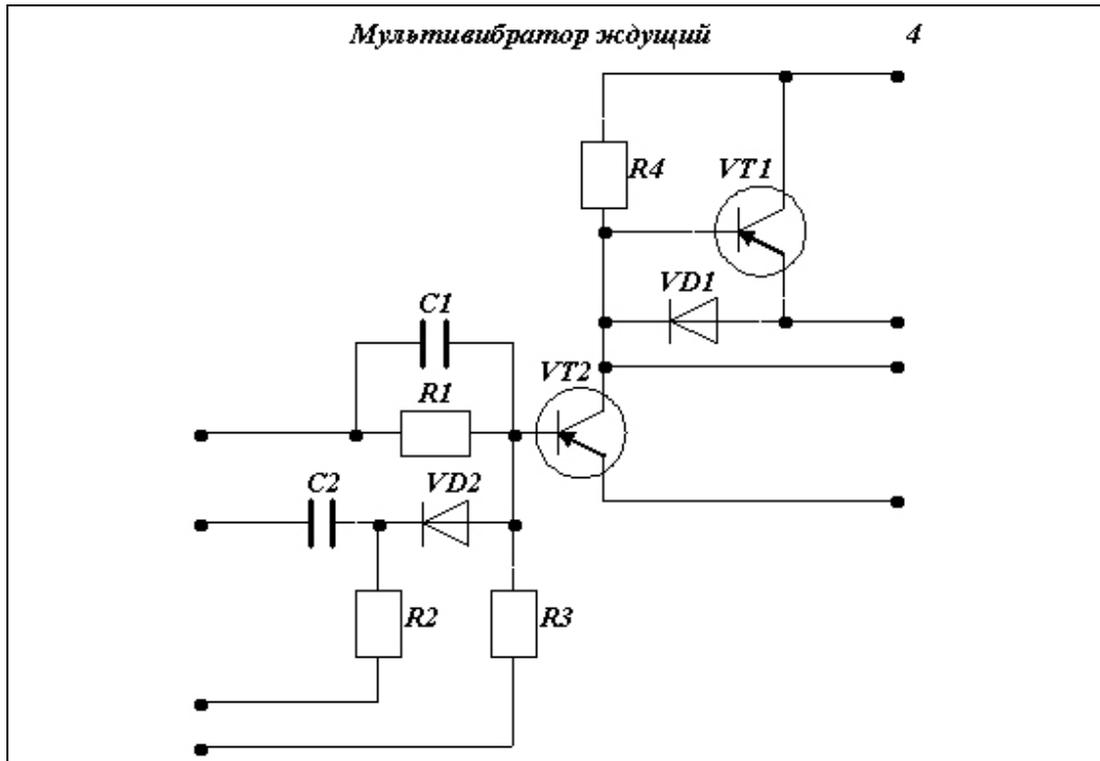
2



R, C	Варианты			
	1	2	3	4
R1 R8	210 Ом ±10% 0,05 Вт	700 Ом ±10% 0,02 Вт	450 Ом ±20% 0,03 Вт	600 Ом ±10% 0,005 Вт
R2 R7	1,3 кОм ±20% 0,05 Вт	4,5 кОм ±20% 0,01 Вт	6,2 кОм ±20% 0,005 Вт	5,1 кОм ±20% 0,003 Вт
R3 R5	1 кОм ±10% 0,005 Вт	2 кОм ±10% 0,05 Вт	4,5 кОм ±10% 0,005 Вт	3,3 кОм ±10% 0,01 Вт
R4 R6	10 кОм ±20% 0,003 Вт	21 кОм ±20% 0,01 Вт	15 кОм ±20% 0,01 Вт	17 кОм ±10% 0,01 Вт
C1 C2	800 пФ	600 пФ	1300 пФ	900 пФ

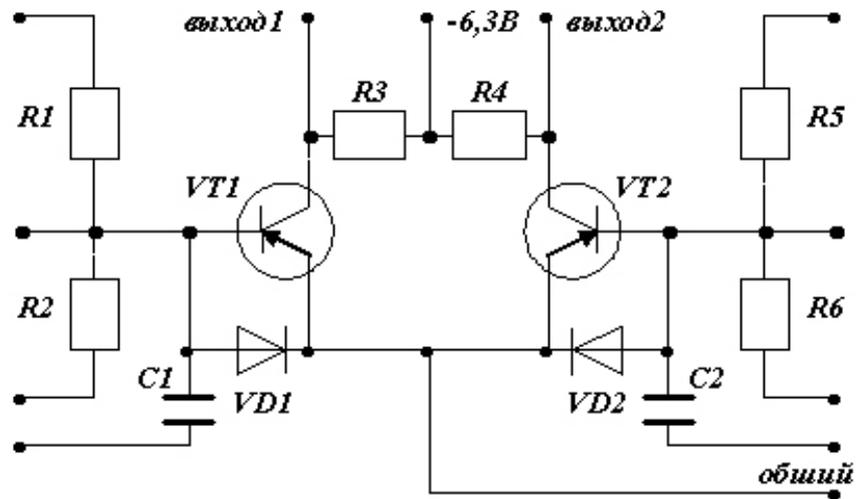


<i>R, C</i>	Варианты			
	1	2	3	4
<i>R1</i> <i>R5</i>	25 кОм ±10% 0,01 Вт	20 кОм ±10% 0,01 Вт	10 кОм ±10% 0,04 Вт	15 кОм ±20% 0,01 Вт
<i>R2</i> <i>R6</i>	5,1 кОм ±10% 0,01 Вт	4,5 кОм ±10% 0,05 Вт	2 кОм ±10% 0,01 Вт	3,3 кОм ±10% 0,05 Вт
<i>R3</i> <i>R4</i>	2,4 кОм ±10% 0,01 Вт	2,1 кОм ±10% 0,03 Вт	1 кОм ±10% 0,03 Вт	1,5 кОм ±10% 0,005 Вт
<i>C1</i> <i>C2</i>	1000 пФ	800 пФ	510 пФ	900 пФ

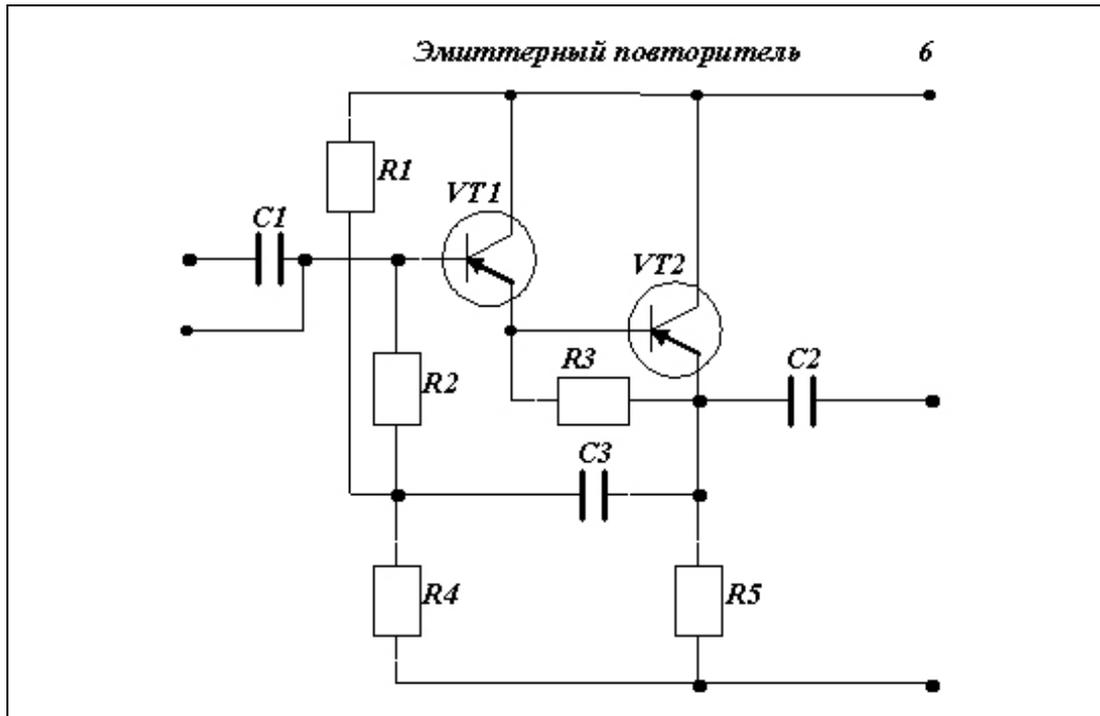


R, C	Варианты			
	1	2	3	4
<i>R1</i>	2 кОм ±10% 0,005 Вт	2,5 кОм ±10% 0,01 Вт	1 кОм ±10% 0,01 Вт	1,5 кОм ±20% 0,005 Вт
<i>R2</i>	500 Ом ±10% 0,03 Вт	450 Ом ±20% 0,02 Вт	150 Ом ±20% 0,05 Вт	300 Ом ±10% 0,05 Вт
<i>R3</i>	2,4 кОм ±20% 0,005 Вт	3,5 кОм ±20% 0,005 Вт	1 кОм ±20% 0,005 Вт	1,5 кОм ±20% 0,01 Вт
<i>R4</i>	2 кОм ±10% 0,01 Вт	2,2 кОм ±10% 0,01 Вт	700 Ом ±10% 0,02 Вт	1,2 кОм ±10% 0,02 Вт
<i>C1</i>	510 пФ	800 пФ	250 пФ	600 пФ
<i>C2</i>	1200 пФ	1500 пФ	800 пФ	1500 пФ

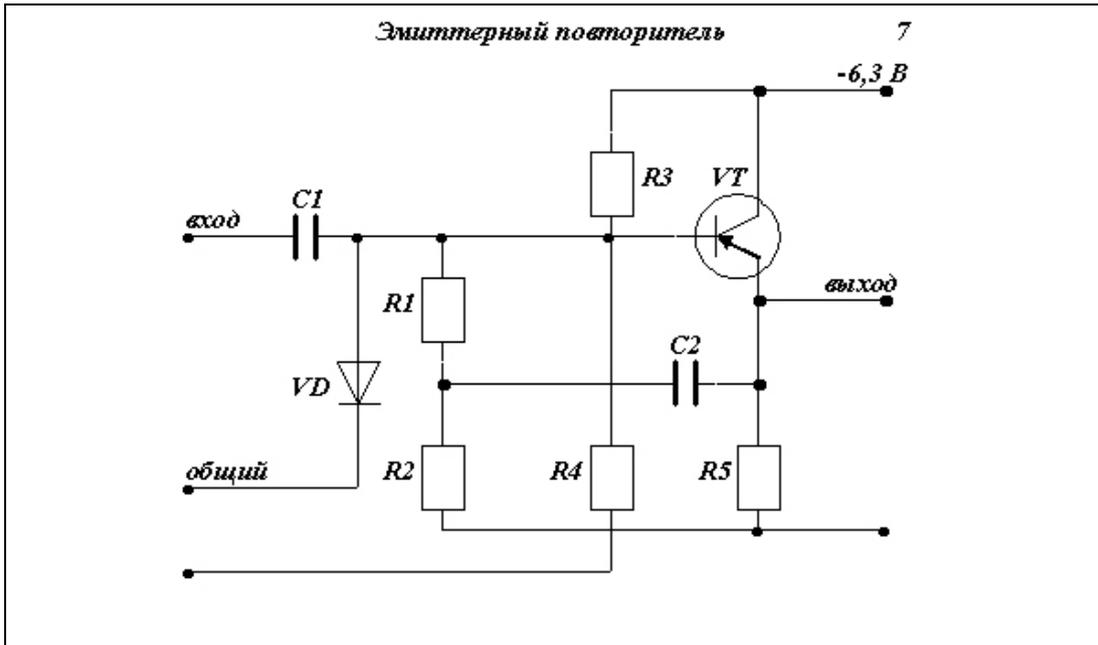
Усилитель импульсный



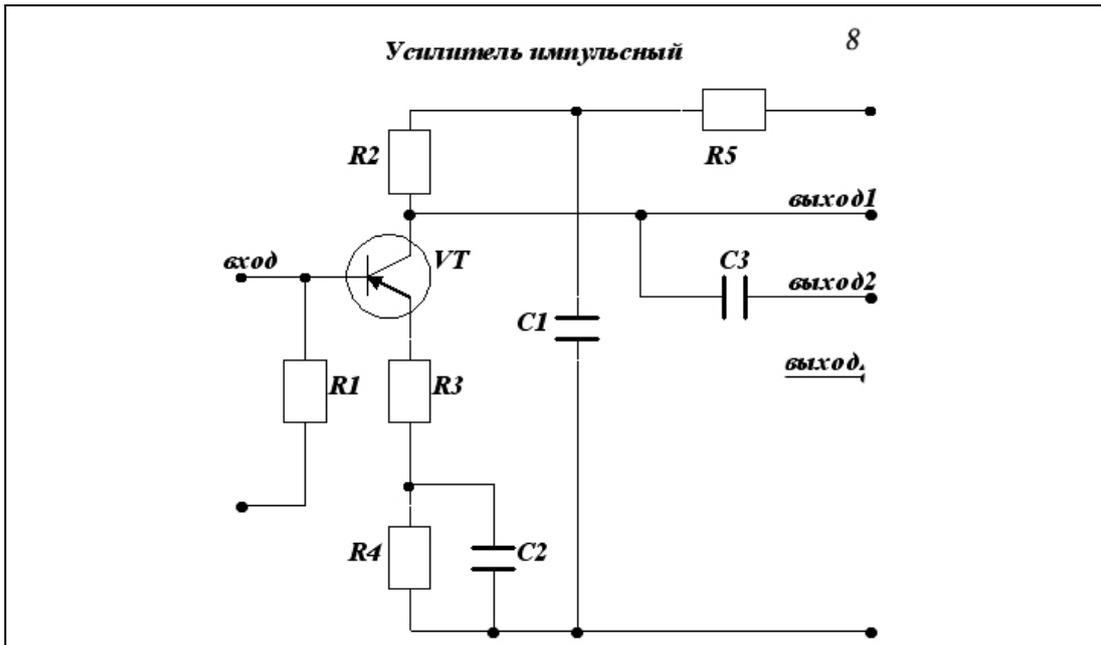
R, C	Варианты			
	1	2	3	4
R1 R5	27 кОм ±10% 0,01 Вт	20 кОм ±20% 0,03 Вт	15 кОм ±10% 0,01 Вт	12 кОм ±20% 0,005 Вт
R2 R6	5,1 кОм ±20% 0,03 Вт	4,5 кОм ±10% 0,01 Вт	3,3 кОм ±20% 0,02 Вт	2,2 кОм ±10% 0,01 Вт
R3 R4	2,4 кОм ±10% 0,01 Вт	2 кОм ±20% 0,02 Вт	1,5 кОм ±10% 0,005 Вт	1,2 кОм ±20% 0,01 Вт
C1 C2	100 пФ	250 пФ	150 пФ	200 пФ



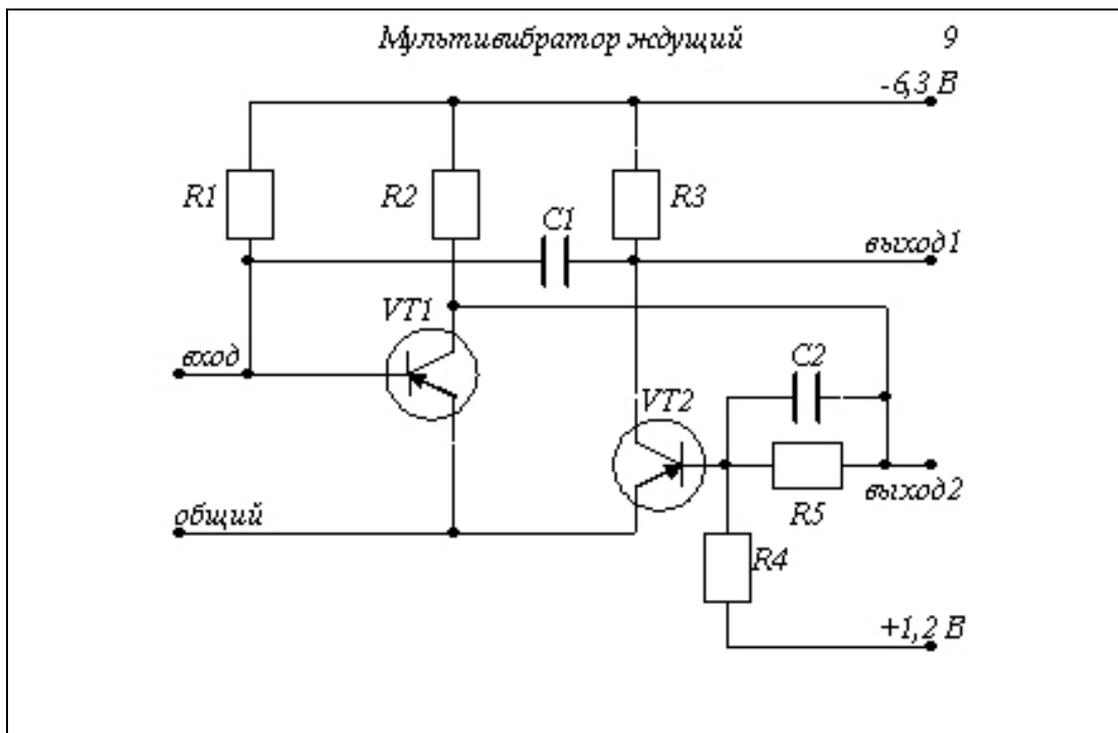
<i>R,</i> <i>C</i>	Варианты			
	1	2	3	4
<i>R1</i>	10 кОм ±10% 0,01 Вт	12 кОм ±10% 0,005 Вт	15 кОм ±20% 0,01 Вт	12 кОм ±20% 0,001 Вт
<i>R2</i>	39 кОм ±20% 0,003 Вт	25 кОм ±20% 0,008 Вт	33 кОм ±10% 0,005 Вт	36 кОм ±20% 0,003 Вт
<i>R3</i>	20 кОм ±10% 0,01 Вт	15 кОм ±10% 0,01 Вт	17 кОм ±10% 0,01 Вт	20 кОм ±10% 0,01 Вт
<i>R4</i>	15 кОм ±20% 0,005 Вт	10 кОм ±10% 0,005 Вт	12 кОм ±10% 0,008 Вт	15 кОм ±10% 0,01 Вт
<i>R5</i>	3,6 кОм ±20% 0,05 Вт	3 кОм ±20% 0,01 Вт	3,9 кОм ±10% 0,05 Вт	4,7 кОм ±20% 0,01 Вт
<i>C1</i>	1000 пФ	1500 пФ	2000 пФ	1500 пФ
<i>C2</i>	1100 пФ	5000 пФ	1500 пФ	2200 пФ
<i>C3</i>	6000 пФ	3000 пФ	5000 пФ	4700 пФ



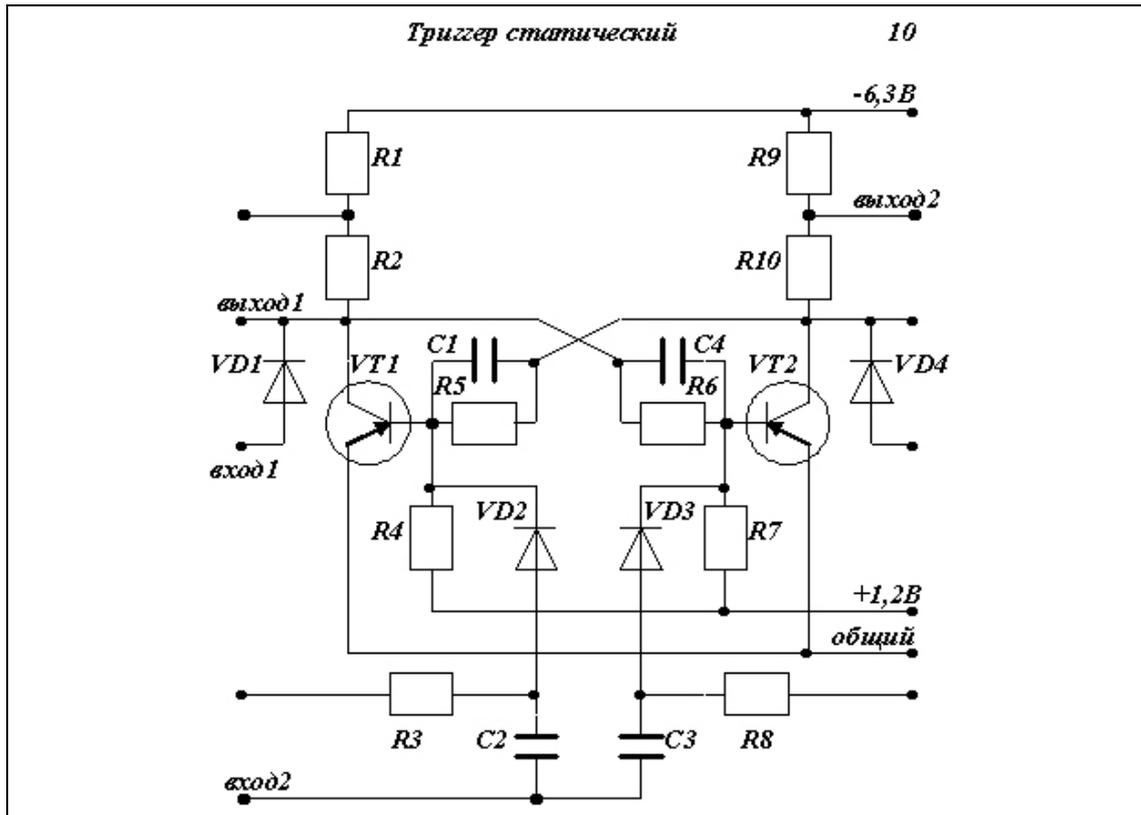
R, C	Варианты			
	1	2	3	4
<i>R1</i>	22 кОм ±10% 0,001 Вт	15 кОм ±10% 0,01 Вт	12 кОм ±20% 0,005 Вт	10 кОм ±10% 0,003 Вт
<i>R2</i>	6,8 кОм ±20% 0,01 Вт	6 кОм ±20% 0,01 Вт	8,2 кОм ±10% 0,02 Вт	4,7 кОм ±20% 0,01 Вт
<i>R3</i> <i>R4</i>	50 кОм ±10% 0,005 Вт	40 кОм ±10% 0,003 Вт	3,3 кОм ±10% 0,003 Вт	25 кОм ±10% 0,001 Вт
<i>R5</i>	3,3 кОм ±20% 0,05 Вт	2,5 кОм ±20% 0,01 Вт	4,7 кОм ±20% 0,03 Вт	6,8 кОм ±10% 0,01 Вт
<i>C1</i> <i>C2</i>	15000 пФ	1000 пФ	8000 пФ	4500 пФ



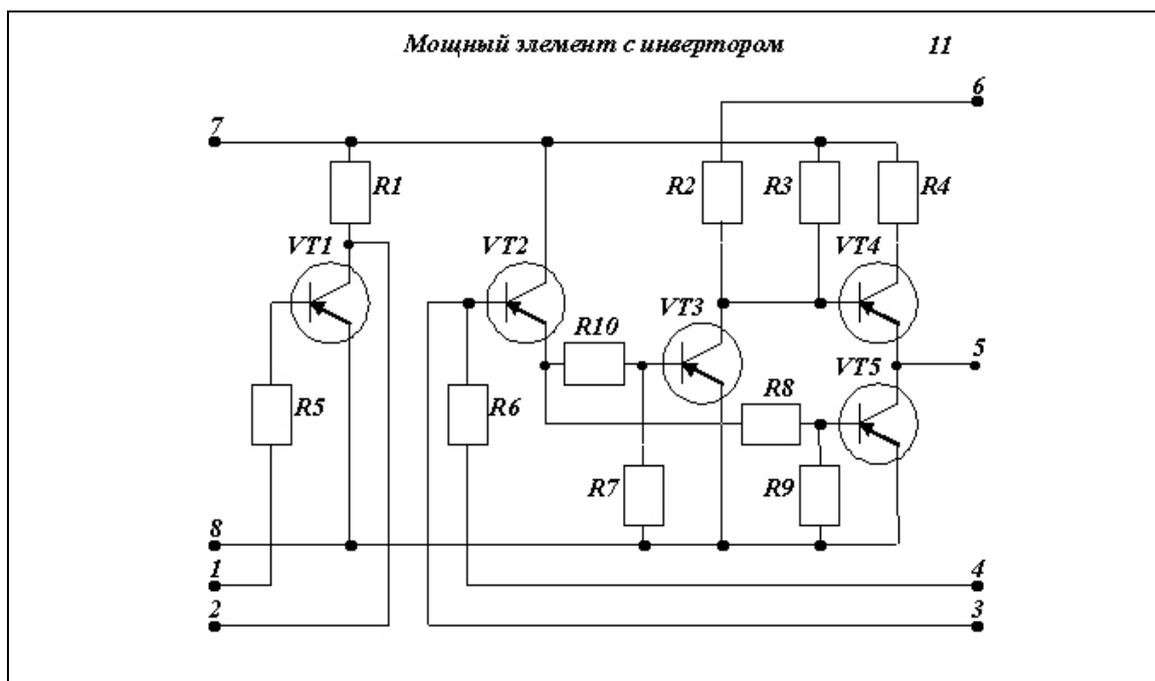
R, C	Варианты			
	1	2	3	4
R1	5,1 кОм ±20% 0,005 Вт	4 кОм ±10% 0,01 Вт	6,8 кОм ±10% 0,003 Вт	3,6 кОм ±10% 0,005 Вт
R2	1 кОм ±20% 0,003 Вт	1,5 кОм ±20% 0,05 Вт	1,8 кОм ±20% 0,01 Вт	1,2 кОм ±20% 0,02 Вт
R3	100 Ом ±10% 0,01 Вт	200 Ом ±10% 0,01 Вт	150 Ом ±10% 0,2 Вт	200 Ом ±10% 0,01 Вт
R5	510 Ом ±10% 0,01 Вт	600 Ом ±10% 0,02 Вт	820 Ом ±10% 0,005 Вт	470 Ом ±10% 0,01 Вт
C1	10000 пФ	15000 пФ	8000 пФ	6000 пФ
C3				
C2	500 пФ	300 пФ	200 пФ	200 пФ



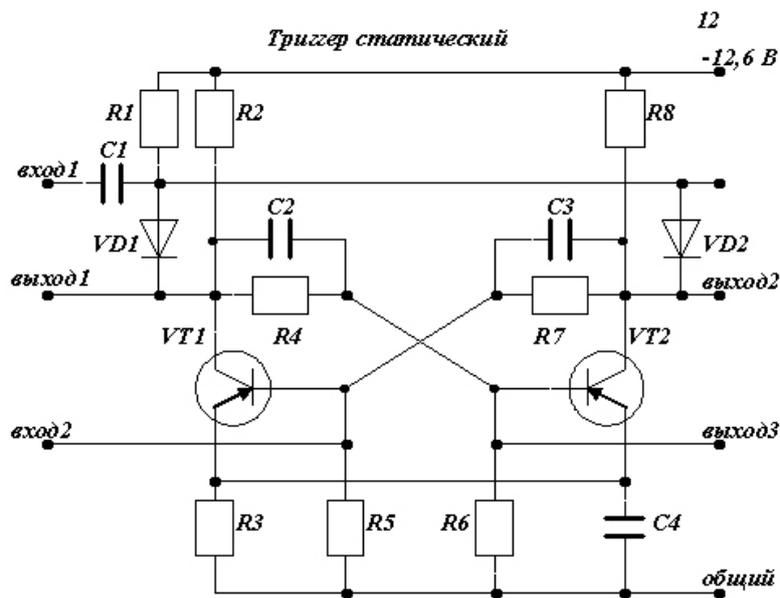
R, C	Варианты			
	1	2	3	4
R1	15 кОм ±10% 0,005 Вт	10 кОм ±10% 0,003 Вт	12 кОм ±10% 0,004 Вт	20 кОм ±20% 0,01 Вт
R2	1,2 кОм ±20% 0,01 Вт	1,3 кОм ±20% 0,01 Вт	1,5 кОм ±20% 0,02 Вт	2 кОм ±20% 0,03 Вт
R3	1,5 кОм ±20% 0,01 Вт	1,8 кОм ±20% 0,005 Вт	2 кОм ±20% 0,008 Вт	2,2 кОм ±20% 0,003 Вт
R4	5,6 кОм ±10% 0,01 Вт	5 кОм ±10% 0,01 Вт	4,7 кОм ±10% 0,008 Вт	4,5 кОм ±10% 0,005 Вт
R5	300 Ом ±10% 0,005 Вт	250 Ом ±10% 0,008 Вт	200 Ом ±10% 0,01 Вт	150 Ом ±10% 0,02 Вт
C1	1000 пФ	800 пФ	600 пФ	550 пФ
C2	510 пФ	350 пФ	300 пФ	250 пФ



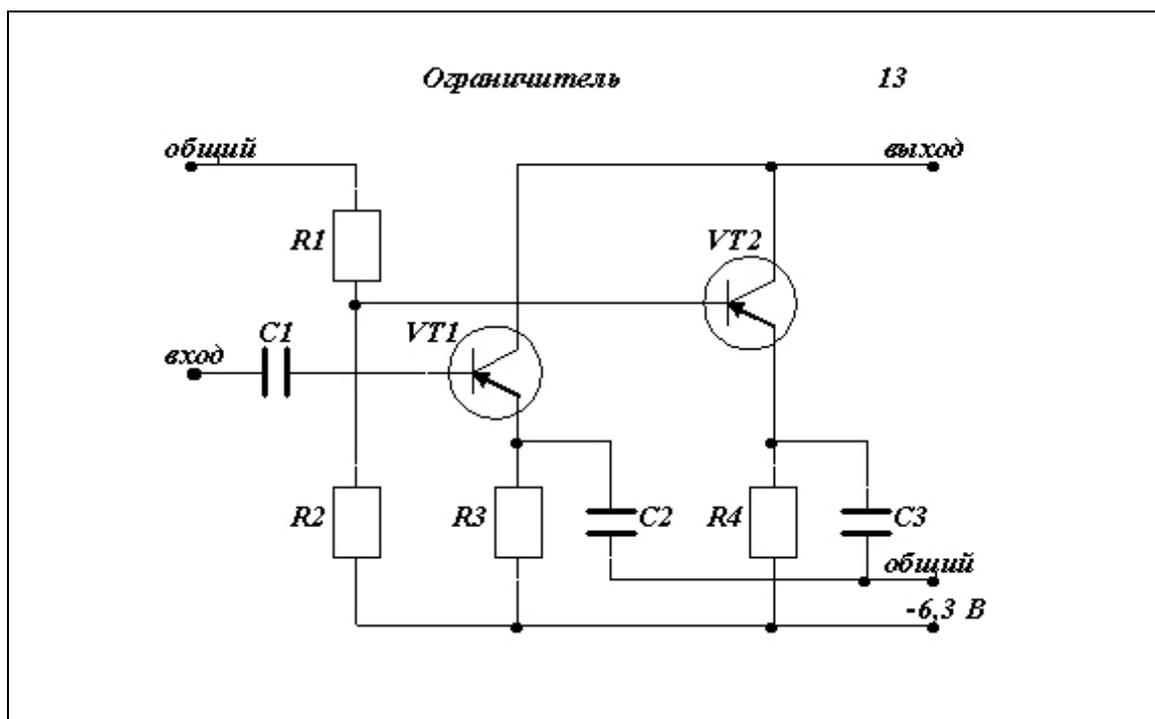
R,C	Варианты			
	1	2	3	4
R1 R9	1,5 кОм ±10% 0,01 Вт	1 кОм ±10% 0,01 Вт	3 кОм ±20% 0,005 Вт	4,7 кОм ±10% 0,005 Вт
R2 R10	300 Ом ±20% 0,02 Вт	250 Ом ±20% 0,02 Вт	470 Ом ±10% 0,01 Вт	330 Ом ±20% 0,02 Вт
R3 R8	15 кОм ±10% 0,005 Вт	10 кОм ±10% 0,005 Вт	20 кОм ±10% 0,003 Вт	25 кОм ±10% 0,003 Вт
R4 R7	7,5 кОм ±20% 0,01 Вт	7,9 кОм ±20% 0,005 Вт	10 кОм ±20% 0,005 Вт	10 кОм ±20% 0,01 Вт
R5 R6	6,2 кОм ±10% 0,01 Вт	5,2 кОм ±10% 0,005 Вт	7,5 кОм ±10% 0,005 Вт	6,8 кОм ±10% 0,01 Вт
C1 C4	1500 пФ	1300 пФ	2200 пФ	1600 пФ
C2 C3	2200 пФ	1900 пФ	2800 пФ	2400 пФ



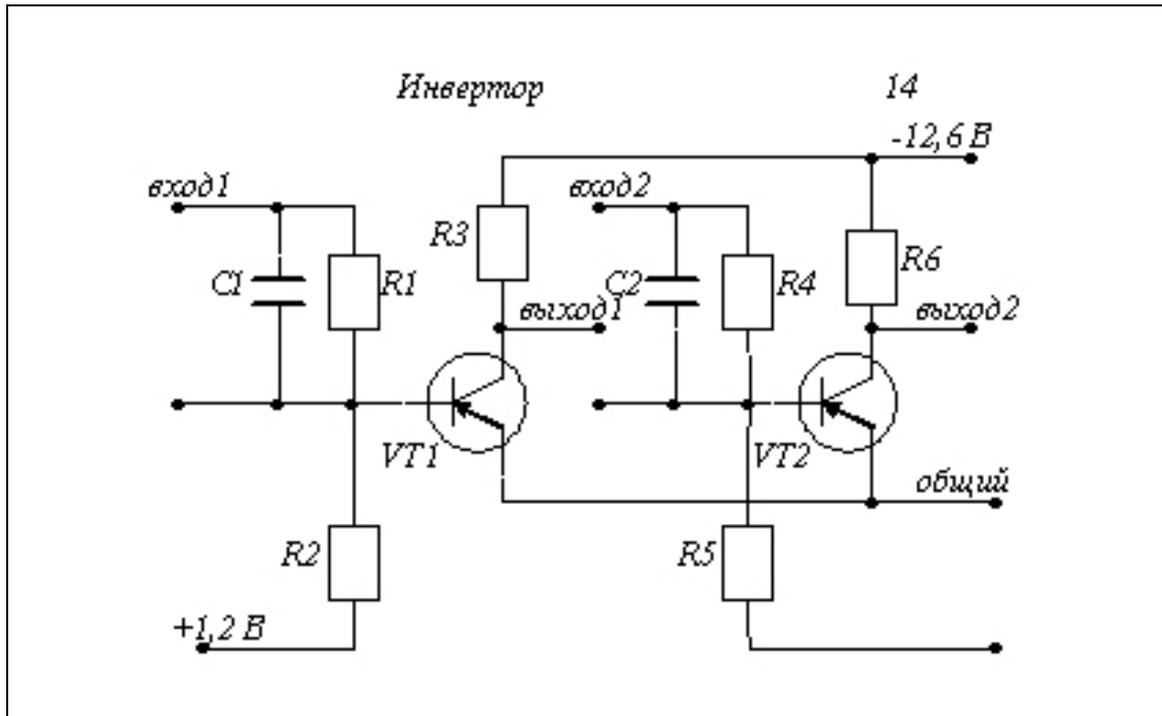
R,C	Варианты			
	1	2	3	4
R1	250 Ом ±10% 0,01 Вт	200 Ом ±10% 0,02 Вт	330 Ом ±10% 0,02 Вт	470 Ом ±10% 0,01 Вт
R2	600 Ом ±20% 0,02 Вт	400 Ом ±20% 0,01 Вт	820 Ом ±20% 0,01 Вт	820 Ом ±20% 0,02 Вт
R3	1,5 кОм ±20% 0,01 Вт	1,9 кОм ±20% 0,01 Вт	2,5 кОм ±20% 0,005 Вт	2,7 кОм ±10% 0,01 Вт
R4	15 кОм ±10% 0,01 Вт	20 кОм ±10% 0,01 Вт	2,5 кОм ±10% 0,01 Вт	27 кОм ±20% 0,008 Вт
R5	7,5 Ом ±20% 0,01 Вт	6 кОм ±20% 0,01 Вт	8,2 кОм ±20% 0,01 Вт	10 кОм ±10% 0,005 Вт
R6 R7	3,2 кОм ±10% 0,01 Вт	3,1 кОм ±20% 0,01 Вт	4,3 кОм ±10% 0,005 Вт	4,7 кОм ±20% 0,01 Вт
R8	5 кОм ±20% 0,003 Вт	3 кОм ±20% 0,01 Вт	6,8 кОм ±20% 0,003 Вт	5 кОм ±10% 0,008 Вт
R9	3,1 кОм ±20% 0,01 Вт	1,5 кОм ±20% 0,05 Вт	4,3 кОм ±20% 0,03 Вт	2,2 кОм ±10% 0,03 Вт
R10	5 кОм ±20% 0,01 Вт	3 кОм ±10% 0,003 Вт	7,5 кОм ±10% 0,003 Вт	3 кОм ±20% 0,02 Вт



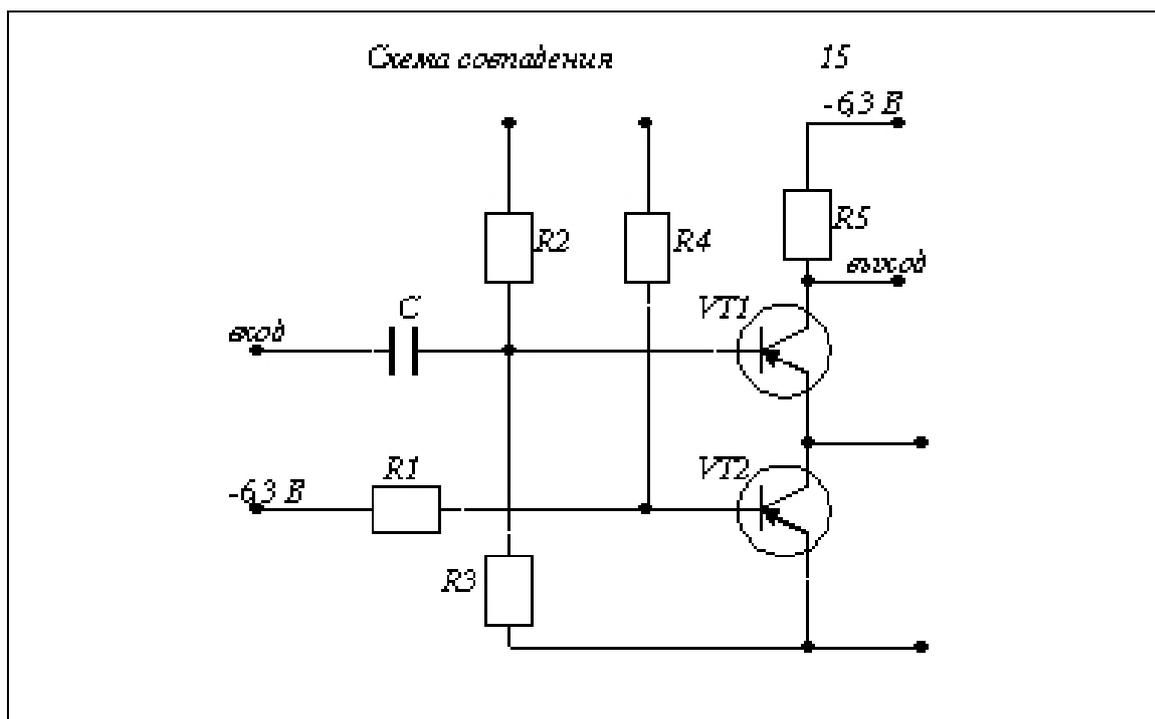
<i>R, C</i>	Варианты			
	1	2	3	4
<i>R1</i>	500 Ом ±10% 0,01 Вт	600 Ом ±10% 0,03 Вт	200 Ом ±10% 0,02 Вт	820 Ом ±20% 0,01 Вт
<i>R3</i>	1,5 кОм ±10% 0,01 Вт	1,3 кОм ±20% 0,005 Вт	1,9 кОм ±20% 0,02 Вт	2,7 кОм ±10% 0,005 Вт
<i>R4</i> <i>R7</i>	12 кОм ±20% 0,005 Вт	10 кОм ±10% 0,005 Вт	11 кОм ±10% 0,005 Вт	8,2 кОм ±10% 0,01 Вт
<i>R5</i> <i>R6</i>	800 Ом ±10% 0,03 Вт	750 Ом ±10% 0,02 Вт	700 Ом ±10% 0,01 Вт	900 Ом ±20% 0,02 Вт
<i>R2</i> <i>R8</i>	400 Ом ±20% 0,02 Вт	300 Ом ±10% 0,01 Вт	200 Ом ±10% 0,01 Вт	600 Ом ±10% 0,01 Вт
<i>C1</i>	500 пФ	180 пФ	220 пФ	300 пФ
<i>C2</i> <i>C3</i> <i>C4</i>	1000 пФ	1000 пФ	1000 пФ	1500 пФ



R, C	Варианты			
	1	2	3	4
R1	710 Ом ±10% 0,2 Вт	690 Ом ±20% 0,01 Вт	500 Ом ±20% 0,01 Вт	900 Ом ±10% 0,05 Вт
R2	1,1 кОм ±20% 0,01 Вт	1,5 кОм ±10% 0,005 Вт	1,2 кОм ±10% 0,005 Вт	2,2 кОм ±10% 0,01 Вт
R3	2,1 кОм ±20% 0,01 Вт	1,9 кОм ±20% 0,005 Вт	1,7 кОм ±10% 0,01 Вт	2,7 кОм ±10% 0,005 Вт
R4	6,3 кОм ±20% 0,01 Вт	5,9 кОм ±20% 0,01 Вт	3 кОм ±10% 0,01 Вт	7,5 кОм ±10% 0,01 Вт
C1	1500 пФ	1200 пФ	1000 пФ	2200 пФ
C2	800 пФ	700 пФ	550 пФ	900 пФ
C3				



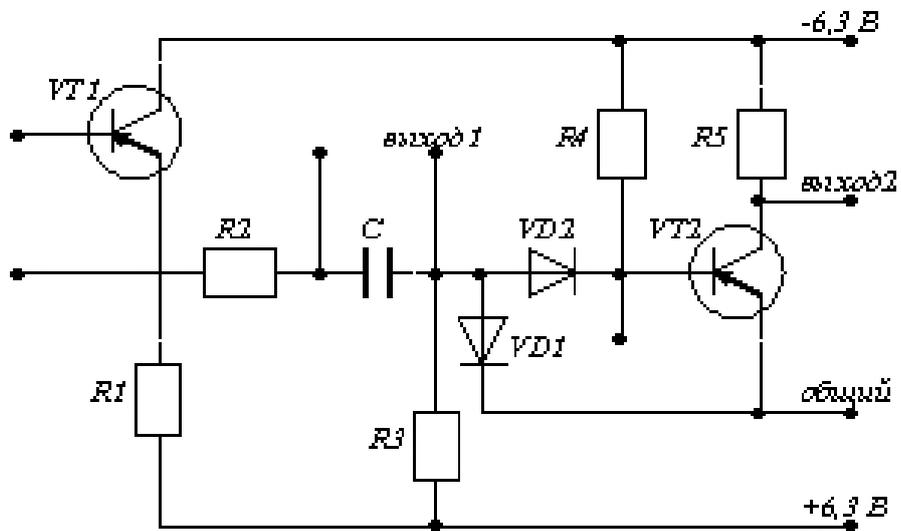
R,C	Варианты			
	1	2	3	4
R1	310 Ом ±10%	450 Ом ±10%	750 Ом ±10%	500 Ом ±10%
R2	0,01 ВТ	0,03 ВТ	0,02 ВТ	0,01 ВТ
R3	710 Ом ±10%	650 Ом ±10%	710 Ом ±10%	800 Ом ±10%
R6	0,02 ВТ	0,02 ВТ	0,01 ВТ	0,01 ВТ
R4	1,3 кОм ±10%	1,9 кОм ±10%	1,7 кОм ±20%	1,5 кОм ±20%
	0,01 ВТ	0,005 ВТ	0,01 ВТ	0,005 ВТ
R5	5,1 кОм ±10%	5,6 кОм ±20%	7,2 кОм ±10%	6 кОм ±20%
	0,01 ВТ	0,005 ВТ	0,005 ВТ	0,01 ВТ
C1	6500 пФ	5000 пФ	7000 пФ	6000 пФ
C2	1500 пФ	800 пФ	900 пФ	1000 пФ



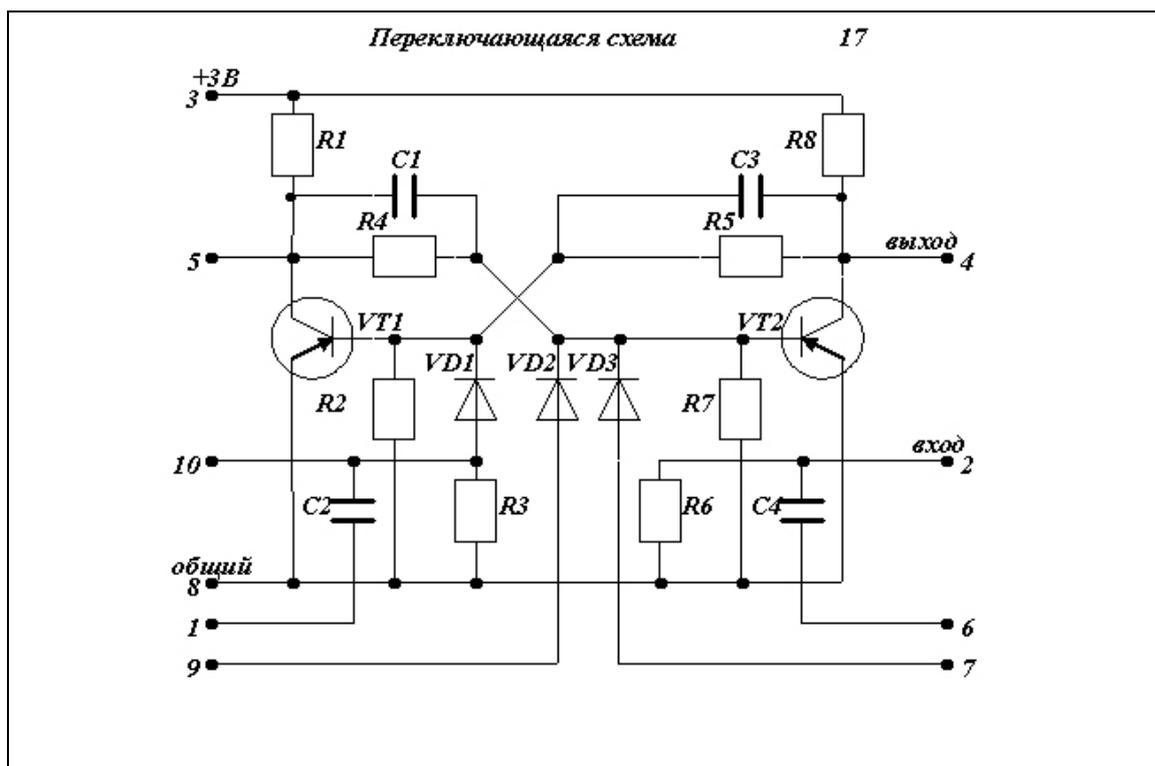
R, C	Варианты			
	1	2	3	4
R1	250 Ом ±10% 0,01 Вт	520 Ом ±10% 0,01 Вт	450 Ом ±10% 0,01 Вт	500 Ом ±20% 0,01 Вт
R2	650 Ом ±10% 0,02 Вт	800 Ом ±10% 0,01 Вт	750 Ом ±10% 0,01 Вт	700 Ом ±10% 0,01 Вт
R3	3,5 кОм ±10% 0,003 Вт	7 кОм ±10% 0,005 Вт	7,5 кОм ±10% 0,01 Вт	6,3 кОм ±10% 0,005 Вт
R4	6,5 кОм ±10% 0,01 Вт	4,3 кОм ±10% 0,01 Вт	6,1 кОм ±20% 0,01 Вт	5 кОм ±20% 0,01 Вт
R5	3,1 кОм ±10% 0,01 Вт	4,3 кОм ±20% 0,005 Вт	3,9 кОм ±10% 0,005 Вт	3 кОм ±10% 0,005 Вт
C	6600 пФ	6300 пФ	6500 пФ	6400 пФ

Триггер статический

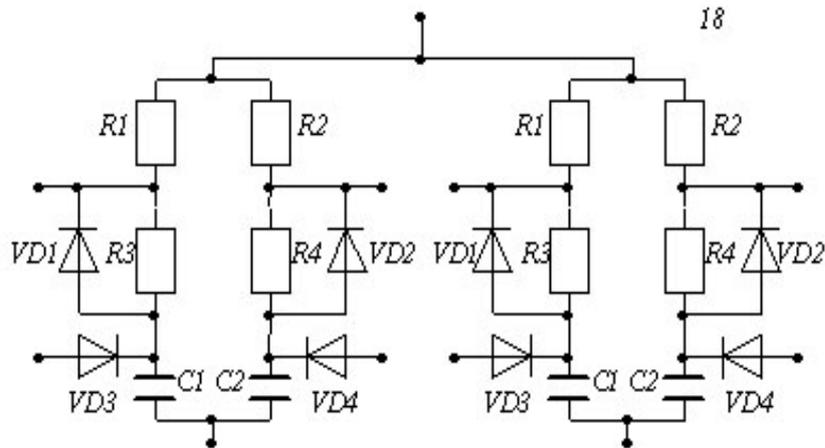
16



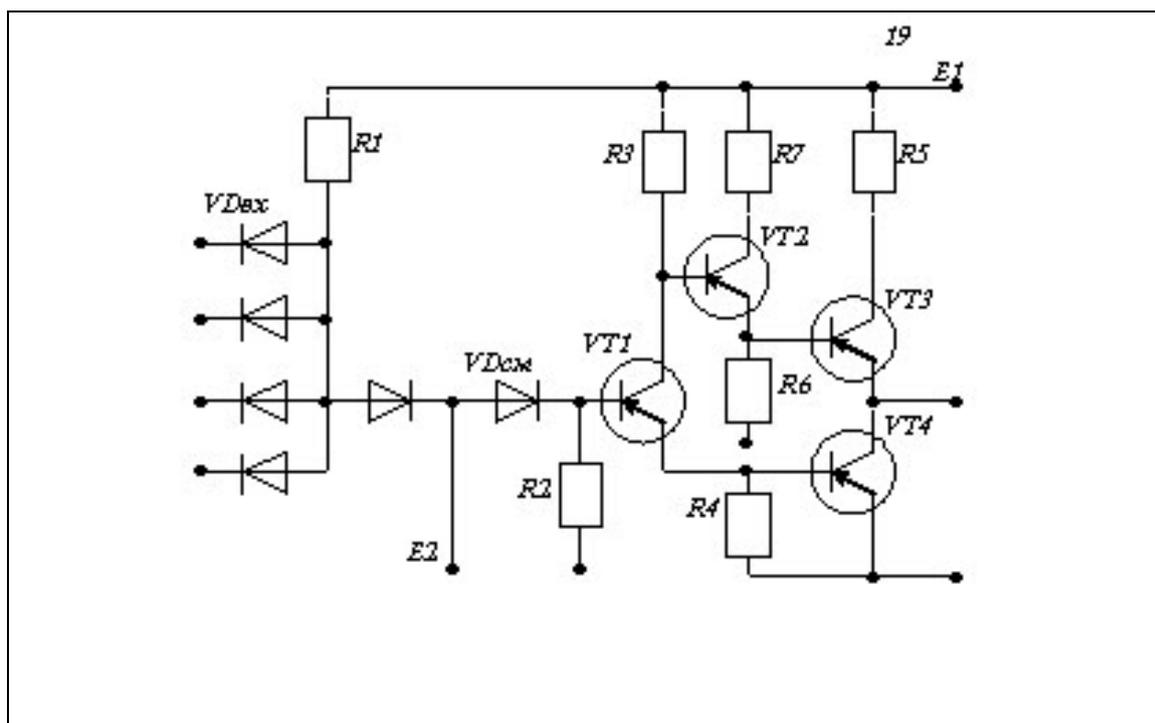
R,C	Варианты			
	1	2	3	4
R1	6,2 кОм ±10% 0,03 Вт	5 кОм ±20% 0,02 Вт	750 Ом ±10% 0,05 Вт	500 Ом ±10% 0,04 Вт
R2	120 Ом ±20% 0,01 Вт	200 Ом ±10% 0,01 Вт	190 Ом ±10% 0,005 Вт	160 Ом ±10% 0,02 Вт
R3	6,2 кОм ±20% 0,01 Вт	5,7 кОм ±10% 0,003 Вт	5,1 кОм ±10% 0,01 Вт	6,5 кОм ±20% 0,005 Вт
R4	18 кОм ±10% 0,01 Вт	15 кОм ±10% 0,01 Вт	12 кОм ±10% 0,01 Вт	16 кОм ±20% 0,01 Вт
R5	2,2 кОм ±10% 0,01 Вт	2,5 кОм ±10% 0,01 Вт	3 кОм ±20% 0,003 Вт	2,7 кОм ±20% 0,008 Вт
C	470 пФ	450 пФ	410 пФ	500 пФ



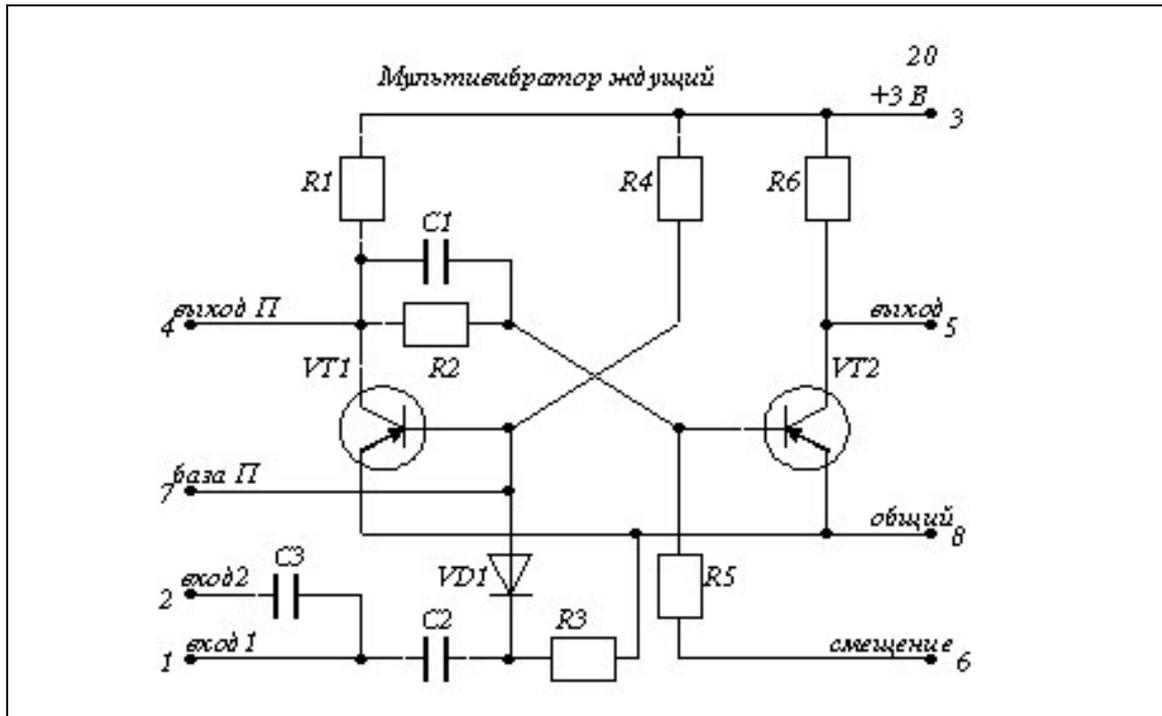
R, C	Варианты			
	1	2	3	4
R1 R8	50 кОм ±20% 0,001 Вт	45 кОм ±20% 0,003 Вт	48 кОм ±20% 0,002 Вт	51 кОм ±20% 0,002 Вт
R2	5,6 кОм ±20% 0,01 Вт	5 кОм ±20% 0,01 Вт	5,1 кОм ±10% 0,01 Вт	6,0 кОм ±10% 0,01 Вт
R3	45 кОм ±20% 0,001 Вт	30 кОм ±20% 0,001 Вт	35 кОм ±20% 0,001 Вт	40 кОм ±20% 0,001 Вт
R4 R5	22 кОм ±10% 0,003 Вт	20 кОм ±10% 0,003 Вт	18 кОм ±10% 0,001 Вт	21 кОм ±10% 0,002 Вт
R6 R7	3,9 кОм ±20% 0,01 Вт	3,3 кОм ±20% 0,01 Вт	3,1 кОм ±20% 0,001 Вт	3,5 кОм ±10% 0,005 Вт
C1 C3	10000 пФ	8000 пФ	7000 пФ	6000 пФ
C2	4700 пФ	4500 пФ	4300 пФ	4000 пФ
C4	5000 пФ	5800 пФ	3300 пФ	3000 пФ



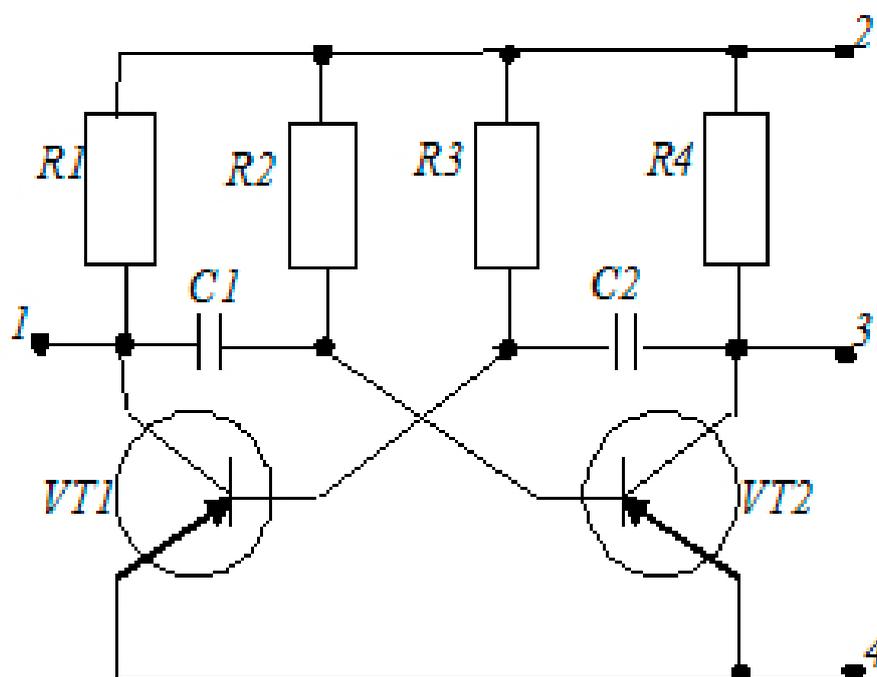
<i>R, C</i>	Варианты			
	1	2	3	4
<i>R1</i>	300 Ом ±10% 0,01 Вт	250 Ом ±10% 0,01 Вт	330 Ом ±20% 0,01 Вт	270 Ом ±20% 0,01 Вт
<i>R2</i>	1,3 кОм ±10% 0,01 Вт	2 кОм ±20% 0,01 Вт	2,1 кОм ±20% 0,01 Вт	1,7 кОм ±20% 0,02 Вт
<i>R3</i>	15 кОм ±10% 0,003 Вт	13 кОм ±20% 0,004 Вт	10 кОм ±10% 0,005 Вт	12 кОм ±20% 0,002 Вт
<i>R4</i>	2,3 кОм ±20% 0,01 Вт	2,8 кОм ±20% 0,015 Вт	3,3 кОм ±20% 0,008 Вт	3,1 кОм ±20% 0,02 Вт
<i>C1</i>	2800 пФ	2400 пФ	2100 пФ	2300 пФ
<i>C2</i>	4300 пФ	4000 пФ	3300 пФ	3500 пФ



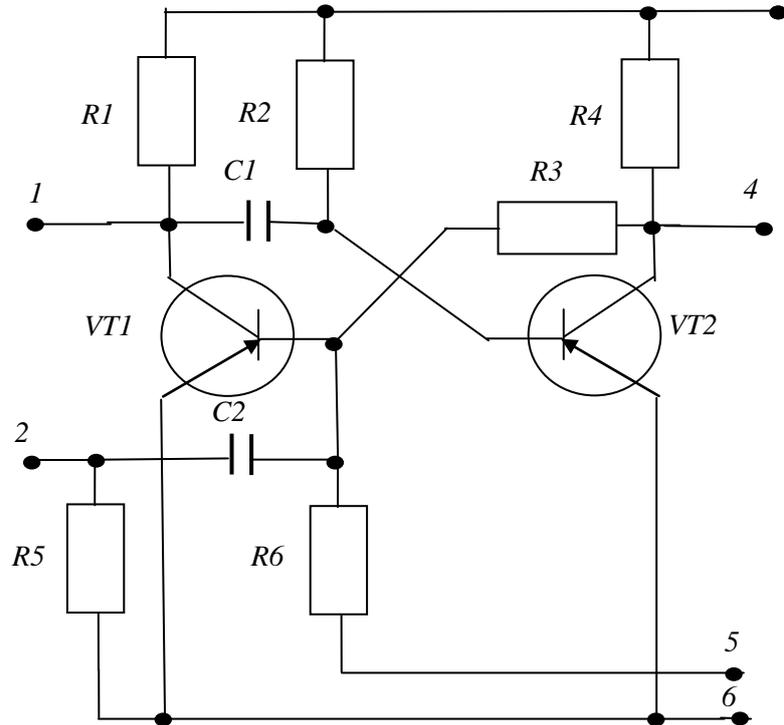
R, C	Варианты			
	1	2	3	4
R1	150 Ом ±10% 0,01 Вт	110 Ом ±10% 0,01 Вт	100 Ом ±10% 0,02 Вт	140 Ом ±10% 0,02 Вт
R2	500 Ом ±10% 0,02 Вт	600 Ом ±10% 0,01 Вт	310 Ом ±10% 0,02 Вт	450 Ом ±10% 0,01 Вт
R3	1 кОм ±20% 0,01 Вт	1,1 кОм ±10% 0,005 Вт	5,2 кОм ±10% 0,01 Вт	4,2 кОм ±20% 0,005 Вт
R4	5,4 кОм ±20% 0,01 Вт	3,2 кОм ±10% 0,01 Вт	4,9 кОм ±20% 0,005 Вт	4,4 кОм ±20% 0,003 Вт
R5	20 кОм ±10% 0,003 Вт	15 кОм ±20% 0,005 Вт	25 кОм ±20% 0,003 Вт	18 кОм ±10% 0,005 Вт
R6	30 кОм ±10% 0,003 Вт	21 кОм ±20% 0,003 Вт	18 кОм ±20% 0,005 Вт	25 кОм ±10% 0,005 Вт
R7	14 кОм ±10% 0,001 Вт	18 кОм ±20% 0,005 Вт	15 кОм ±10% 0,005 Вт	16 кОм ±10% 0,003 Вт



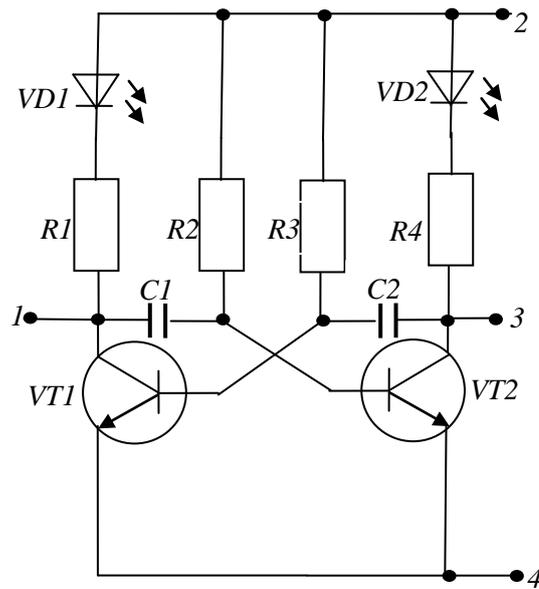
R,C	Варианты			
	1	2	3	4
R1	410 Ом ±20%	500 Ом ±10%	280 Ом ±10%	350 Ом ±10%
R3	0,01 Вт	0,02 Вт	0,01 Вт	0,01 Вт
R2	2,1 кОм ±10%	1,9 кОм ±10%	1,5 кОм ±10%	1,3 кОм ±10%
	0,01 Вт	0,01 Вт	0,01 Вт	0,01 Вт
R4	1,7 кОм ±10%	1,9 кОм ±10%	2,1 кОм ±10%	2,0 кОм ±10%
R5	0,01 Вт	0,005 Вт	0,005 Вт	0,005 Вт
R6	2,5 кОм ±20%	2,3 кОм ±20%	2,3 кОм ±10%	2,7 кОм ±20%
	0,005 Вт	0,01 Вт	0,01 Вт	0,01 Вт
C1	1500 пФ	1000 пФ	6000 пФ	3000 пФ
C2	2000 пФ	1400 пФ	1200 пФ	1800 пФ
C3	850 пФ	950 пФ	1100 пФ	1500 пФ



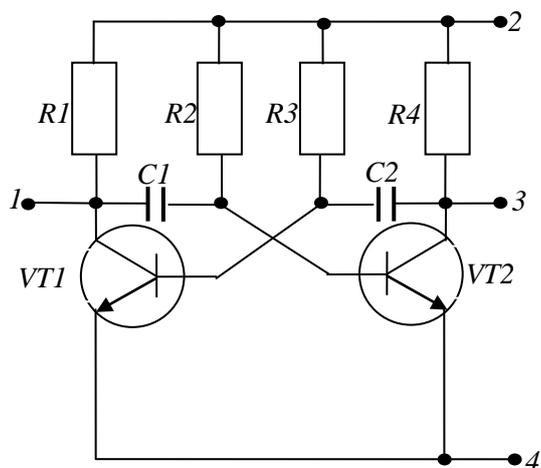
R, C	Варианты			
	1	2	3	4
$R1$ $R4$	1 кОм ±10% 0,01 Вт	1,5 кОм ±10% 0,01 Вт	1,2 кОм ±10% 0,01 Вт	0,8 кОм ±10% 0,005 Вт
$R2$ $R3$	39 кОм ±10% 0,03 Вт	45 Ом ±20% 0,02 Вт	40 Ом ±20% 0,04 Вт	35 Ом ±10% 0,02 Вт
$C1$ $C2$	4100 пФ	4800 пФ	3500 пФ	2600 пФ



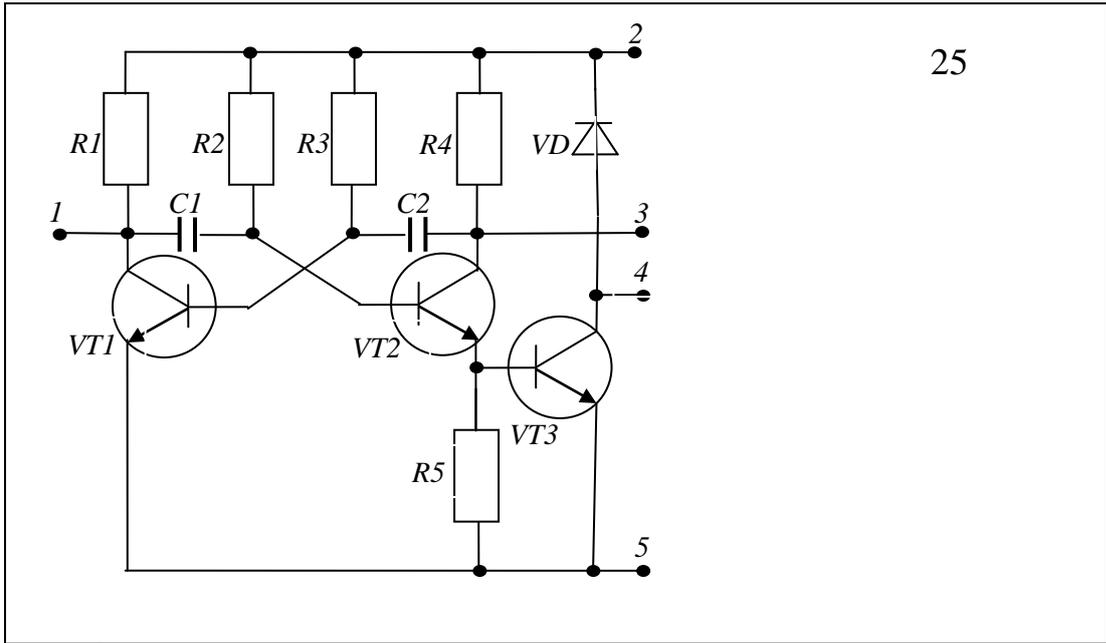
R,C	Варианты			
	1	2	3	4
R1 R4	1 кОм ±10% 0,02 Вт	0,8 кОм ±10% 0,01 Вт	1,1кОм ±10% 0,02 Вт	1,2 кОм ±10% 0,03 Вт
R2	39 кОм ±10% 0,03 Вт	45 Ом ±20% 0,01Вт	40 Ом ±20% 0,04 Вт	35 Ом ±10% 0,02 Вт
R3 R6	10 кОм ±20% 0,01 Вт	9,6 кОм ±10% 0,02 Вт	8 кОм ±10% 0,02 Вт	11 кОм ±10% 0,01 Вт
R5	5,1 кОм ±10% 0,03 Вт	4,8 кОм ±10% 0,03 Вт	4,6кОм ±10% 0,02 Вт	5,5 кОм ±20% 0,01 Вт
C1	500 пФ	480 пФ	350 пФ	600 пФ
C2	3300 пФ	2800 пФ	2500пФ	3600 пФ



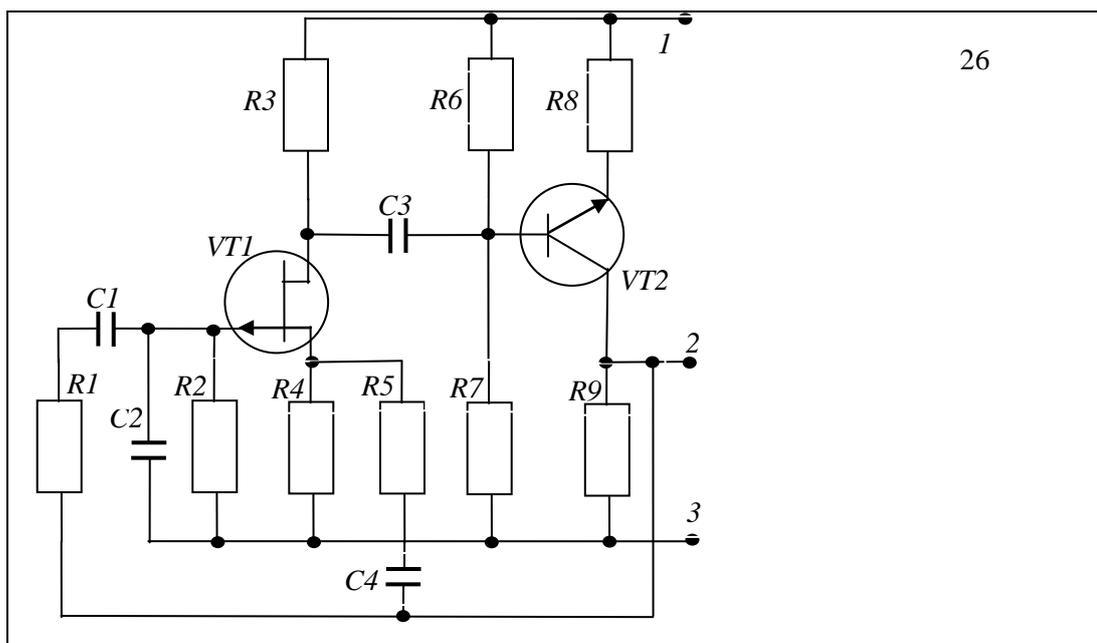
R, C	Варианты			
	1	2	3	4
R1	300 Ом ±10%	500 Ом ±10%	400 Ом ±10%	350 Ом ±10%
R4	0,01 Вт	0,01 Вт	0,01 Вт	0,005 Вт
R2	27 кОм ±20%	30 кОм ±20%	32 кОм ±20%	28 кОм ±20%
R3	0,02 Вт	0,03 Вт	0,02 Вт	0,01 Вт
C1	1200 пФ	1300 пФ	1100 пФ	1000 пФ
C2				



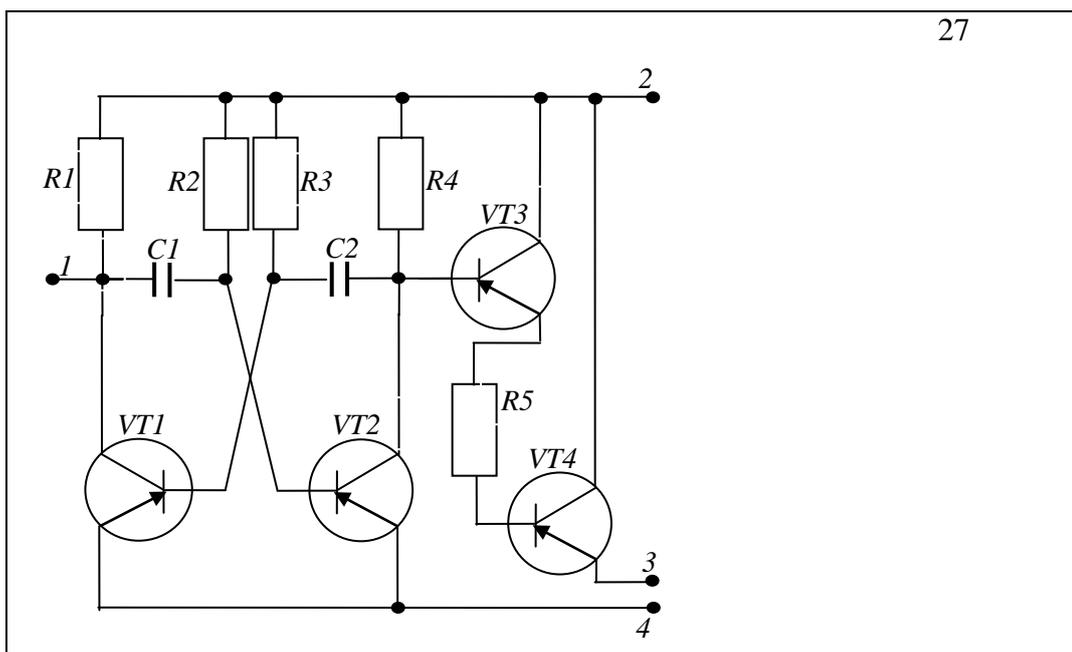
$R,$ C	Варианты			
	1	2	3	4
$R1$ $R4$	1,4кОм $\pm 10\%$ 0,01 ВТ	1,5 кОм $\pm 10\%$ 0,01 ВТ	1,2 кОм $\pm 10\%$ 0,005 ВТ	1,3 кОм $\pm 10\%$ 0,02 ВТ
$R2$ $R3$	35 кОм $\pm 20\%$ 0,02 ВТ	40 кОм $\pm 20\%$ 0,03 ВТ	30 кОм $\pm 20\%$ 0,02 ВТ	28 кОм $\pm 20\%$ 0,03 ВТ
$C1$ $C2$	1000 пФ	1400 пФ	1300 пФ	1600 пФ



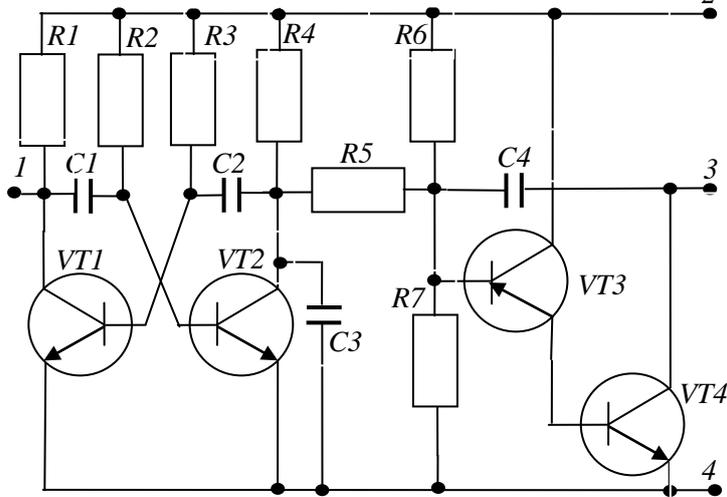
<i>R, C</i>	Варианты			
	1	2	3	4
<i>R1</i> <i>R4</i>	1 кОм ±10% 0,01 Вт	1,2 кОм ±10% 0,01 Вт	1,4 кОм ±10% 0,01 Вт	1,6 кОм ±10% 0,02 Вт
<i>R2</i> <i>R3</i>	20 кОм ±20% 0,02 Вт	25 кОм ±20% 0,03 Вт	30 кОм ±20% 0,02 Вт	35 кОм ±20% 0,03 Вт
<i>R5</i>	470 Ом ±10% 0,02 Вт	520 Ом ±10% 0,02 Вт	610 Ом ±10% 0,03 Вт	680 Ом ±10% 0,03 Вт
<i>C1</i> <i>C2</i>	1000 пФ	1200 пФ	1300 пФ	1500 пФ



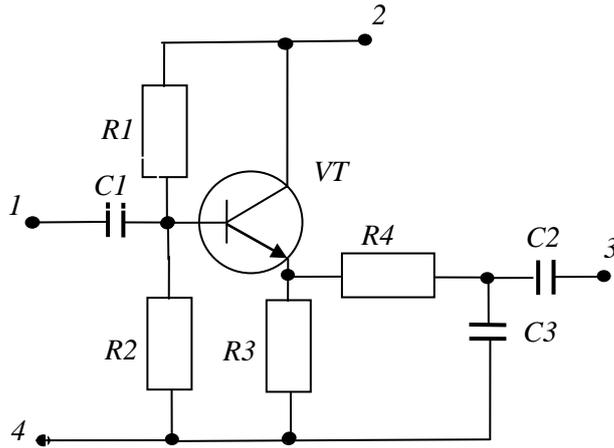
R,C	Варианты			
	1	2	3	4
R1	12 кОм ±10%	13 кОм ±10%	14 кОм ±10%	15 кОм ±10%
R2	0,01 ВТ	0,02 ВТ	0,02 ВТ	0,03 ВТ
R3	6,8 кОм ±20% 0,02 ВТ	7,3 кОм ±20% 0,02 ВТ	7,5 кОм ±20% 0,03 ВТ	7,8 кОм ±20% 0,03 ВТ
R4	4,5 кОм ±10% 0,005 ВТ	4,7 кОм ±10% 0,01 ВТ	4,8 кОм ±10% 0,02 ВТ	5 кОм ±10% 0,03 ВТ
R5	3 кОм ±20% 0,01 ВТ	3,1 кОм ±20% 0,01 ВТ	3,2 кОм ±20% 0,02 ВТ	3,3 кОм ±20% 0,02 ВТ
R6	12 кОм ±10% 0,01 ВТ	13 кОм ±10% 0,01 ВТ	14 кОм ±10% 0,01 ВТ	15 кОм ±10% 0,02 ВТ
R7	27 кОм ±20% 0,02 ВТ	28 кОм ±20% 0,03 ВТ	30 Ом ±20% 0,02 ВТ	32 Ом ±20% 0,01 ВТ
R8	300 Ом ±10% 0,02 ВТ	310 Ом ±10% 0,03 ВТ	320 Ом ±10% 0,02 ВТ	340 Ом ±10% 0,01 ВТ
R9	5,6кОм ±20% 0,02 ВТ	30 Ом ±20% 0,03 ВТ	32 Ом ±20% 0,02 ВТ	28 Ом ±20% 0,01 ВТ
C1	100 пФ			
C2	130 пФ			
C3	110 пФ			
C4	120 пФ			
	1000 пФ			
	1200 пФ			
	1100 пФ			
	1300 пФ			



R, C	Варианты			
	1	2	3	4
$R1$ $R4$	6,2 кОм $\pm 10\%$ 0,01 ВТ	6,4 кОм $\pm 10\%$ 0,01 ВТ	6,6 кОм $\pm 10\%$ 0,01 ВТ	6,8 кОм $\pm 10\%$ 0,02 ВТ
$R2$ $R3$	51 кОм $\pm 20\%$ 0,02 ВТ	53 кОм $\pm 20\%$ 0,03 ВТ	55 кОм $\pm 20\%$ 0,02 ВТ	57 кОм $\pm 20\%$ 0,03 ВТ
$R5$	100 Ом $\pm 10\%$ 0,02 ВТ	120 Ом $\pm 10\%$ 0,02 ВТ	140 Ом $\pm 10\%$ 0,03 ВТ	160 Ом $\pm 10\%$ 0,03 ВТ
$C1$ $C2$	1000 пФ	1200 пФ	1300 пФ	1500 пФ

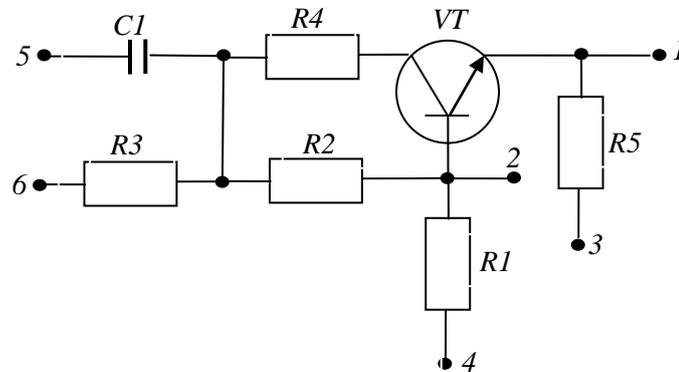


R, C	Варианты			
	1	2	3	4
R1 R4	1,5 кОм ±10% 0,01 ВТ	1,3 кОм ±10% 0,01 ВТ	1,4 кОм ±10% 0,02 ВТ	1,6 кОм ±10% 0,03 ВТ
R2 R3	47 кОм ±20% 0,02 ВТ	51 кОм ±20% 0,03 ВТ	45 кОм ±20% 0,01 ВТ	48 кОм ±20% 0,03 ВТ
R5	10 кОм ±10% 0,001 ВТ	12 кОм ±10% 0,02 ВТ	8 кОм ±10% 0,005 ВТ	13 кОм ±10% 0,03 ВТ
R6	470 Ом ±10% 0,01 ВТ	500 Ом ±10% 0,02 ВТ	520 Ом ±10% 0,02 ВТ	490 Ом ±10% 0,02 ВТ
R7	5,1 кОм ±20% 0,02 ВТ	5,3 кОм ±20% 0,02 ВТ	5,5 кОм ±20% 0,03 ВТ	5,8 кОм ±20% 0,03 ВТ
C1 C2	1000 пФ	1200 пФ	1100 пФ	1300 пФ
C3 C4	100 пФ	120 пФ	110 пФ	130 пФ

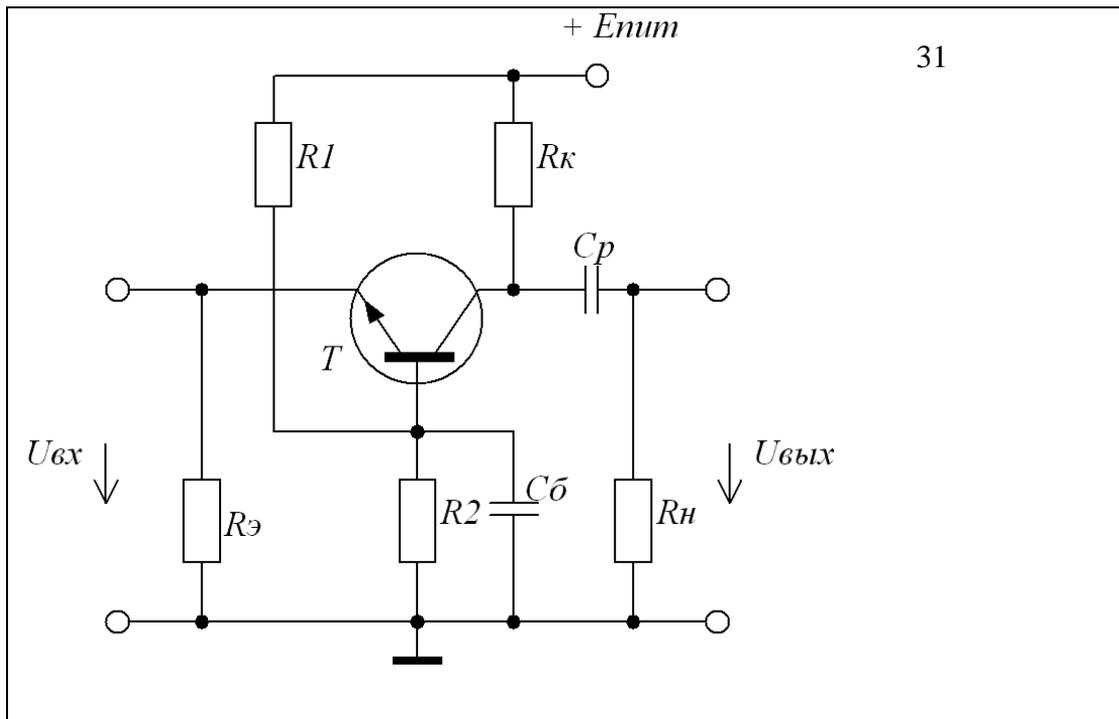


<i>R, C</i>	Варианты			
	1	2	3	4
<i>R1</i>	20 кОм ±10% 0,01 ВТ	30 кОм ±10% 0,01 ВТ	40 кОм ±10% 0,01 ВТ	50 кОм ±10% 0,02 ВТ
<i>R2</i>	47 кОм ±20% 0,02 ВТ	51 кОм ±20% 0,03 ВТ	38 кОм ±20% 0,02 ВТ	45 кОм ±20% 0,03 ВТ
<i>R3</i>	4,7 кОм ±10% 0,02 ВТ	5,2 Ом ±10% 0,02 ВТ	6,1 Ом ±10% 0,03 ВТ	6,8 Ом ±10% 0,03 ВТ
<i>R4</i>	2 кОм ±10% 0,02 ВТ	1,6 кОм ±10% 0,02 ВТ	1,8 кОм ±10% 0,03 ВТ	2,3 кОм ±10% 0,03 ВТ
<i>C1</i>	1000 пФ	1200 пФ	1300 пФ	1500 пФ
<i>C3</i>				
<i>C2</i>	330 пФ	280 пФ	300 пФ	350 пФ

Эмиттерный повторитель



<i>R, C</i>	Варианты			
	1	2	3	4
<i>R1</i>	75 кОм ±10%	65 кОм ±10%	70 кОм ±10%	60 кОм ±10%
<i>R2</i>	0,01 Вт	0,01 Вт	0,01 Вт	0,005 Вт
<i>R3</i>	56 Ом ±20%	70 Ом ±20%	60 Ом ±20%	65 Ом ±20%
<i>R4</i>	0,02 Вт	0,03 Вт	0,02 Вт	0,01 Вт
<i>R5</i>	430 Ом ±20%	380 Ом ±20%	420 Ом ±20%	350 Ом ±20%
	0,02 Вт	0,03 Вт	0,02 Вт	0,01 Вт
<i>C</i>	100 пФ	130 пФ	110 пФ	120 пФ



R, C	Варианты			
	1	2	3	4
$R1$	300 Ом $\pm 10\%$ 0,01 Вт	500 Ом $\pm 10\%$ 0,01 Вт	400 Ом $\pm 10\%$ 0,01 Вт	350 Ом $\pm 10\%$ 0,005 Вт
$R2$	13 кОм $\pm 20\%$ 0,02 Вт	12 кОм $\pm 20\%$ 0,03 Вт	14 кОм $\pm 20\%$ 0,02 Вт	15 кОм $\pm 20\%$ 0,01 Вт
$Rн$	2,3 кОм $\pm 20\%$ 0,02 Вт	3 кОм $\pm 20\%$ 0,03 Вт	3,2 кОм $\pm 20\%$ 0,02 Вт	2,8 кОм $\pm 20\%$ 0,01 Вт
$Rэ$	2,5 кОм $\pm 20\%$ 0,02 Вт	3,1 кОм $\pm 20\%$ 0,03 Вт	3 кОм $\pm 20\%$ 0,02 Вт	2,6 кОм $\pm 20\%$ 0,01 Вт
$Rк$	550 Ом $\pm 20\%$ 0,02 Вт	500 Ом $\pm 20\%$ 0,03 Вт	600 Ом $\pm 20\%$ 0,02 Вт	450 Ом $\pm 20\%$ 0,01 Вт
$Cс$	200 пФ	300 пФ	250 пФ	350 пФ
$Cб$	12000 пФ	13000 пФ	11000 пФ	10000 пФ



В 2009 году Университет стал победителем многоэтапного конкурса, в результате которого определены 12 ведущих университетов России, которым присвоена категория «Национальный исследовательский университет». Министерством образования и науки Российской Федерации была утверждена программа его развития на 2009–2018 годы. В 2011 году Университет получил наименование «Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики»

КАФЕДРА ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ

Кафедра вычислительной техники СПбГУ ИТМО создана в 1937 году и является одной из старейших и авторитетнейших научно-педагогических школ России. Заведующими кафедрой в разное время были выдающиеся деятели науки и техники М.Ф. Маликов, С.А. Изенбек, С.А. Майоров, Г.И. Новиков. Многие поколения студентов и инженеров в Советском Союзе и за его пределами изучали вычислительную технику по учебникам С.А. Майорова и Г.И. Новикова, О.Ф. Немолочного, С.И. Баранова, В.В. Кириллова и А.А. Приблуды, Б.Д. Тимченко и др.

Основные направления учебной и научной деятельности кафедры в настоящее время включают в себя встроенные управляющие и вычислительные системы на базе микропроцессорной техники, информационные системы и базы данных, сети и телекоммуникации, моделирование вычислительных систем и процессов, обработка сигналов, информационная безопасность.

Выпускники кафедры успешно работают не только в разных регионах России, но и во многих странах мира: Австралии, Германии, США, Канаде, Германии, Индии, Китае, Монголии, Польше, Болгарии, Кубе, Израиле, Камеруне, Нигерии, Иордании и др. Выпускник, аспирант и докторант кафедры ВТ Аскар Акаев был первым президентом Киргизии.

Владимир Иванович Поляков
Эдуард Владимирович Стародубцев

**Проектирование гибридных тонкопленочных
интегральных микросхем**

Учебное пособие по дисциплине

«Конструкторско-технологическое обеспечение производства ЭВМ»

В авторской редакции

Дизайн

Верстка

В.И. Поляков

В.И. Поляков

Редакционно-издательский отдел Санкт-Петербургского национального исследова-
тельского университета информационных технологий, механики и оптики

Зав. РИО

Н.Ф. Гусарова

Лицензия ИД № 00408 от 05.11.99

Подписано к печати

Заказ №

Тираж 250 экз.

Отпечатано на ризографе