

ровать в узком диапазоне длин волн вокруг $\lambda = 5$ мкм. В последнее время найдены вещества, например кристаллы GaSe, которые проявляют оптическую бистабильность в видимом диапазоне спектра (0,4—0,7 мкм), что значительно облегчает выбор лазера и открывает возможность дальнейшего уменьшения размеров трансфазора. Из кристаллов GaSe были изготовлены резонаторы оптической длиной $L = 10$ мкм [31].

На вход трансфазора подводят два хорошо отъюстированных лазерных пучка, например, с помощью световолокон, которые затем фокусируются в одной точке на его передней грани. Один из пучков имеет относительно большую и неизменную интенсивность I_0 (рис. 7.5), второй имеет значительно меньшую интенсивность I_y и может модулироваться по интенсивности. Этот пучок является управляющим. Интенсивность постоянного пучка подбирается так, чтобы пропускание трансфазора было близко к порогу усиления. Интенсивность же управляющего пучка такова, что когда он добавляется к постоянному, под действием интенсивности I_m результирующего входного пучка трансфазор переключается в состояние с максимальным пропусканием.

Так как характеристика трансфазора крутая, даже незначительная модуляция управляющего пучка сильно увеличивает его пропускание. Трансфазор работает аналогично электронному транзистору. Действительно, постоянный пучок аналогичен постоянному току смещения, который протекает от эмиттера к коллектору транзистора, а управляющий пучок — меньшему току, протекающему от базы к коллектору. Как небольшое изменение тока базы вызывает в транзисторе большое увеличение тока коллектора, так и незначительное изменение управляющего пучка вызывает в трансфазоре увеличение пропускания. Подобно транзистору, трансфазор может переключаться в одно из двух четко различимых состояний, только намного быстрее (за время, измеряемое пикосекундами). Быстродействие трансфазора ограничивается временем установления поля внутри резонатора $t' = 2Ln/c$. Для оптической длины резонатора $L = 10$ мкм $t' = 10^{-13}$ с (0,1 пс). Частота переключения трансфазора зависит от частоты модуляции управляющего сигнала, составляющей порядка 1 ГГц. Трансфазор может быть таким же миниатюрным, как и электронный транзистор. Его поперечные размеры определяются сечением входного лазерного пучка, которое ограничено длиной волны и возможностью фокусирующей системы. Получить пучок диаметром сечения порядка 10λ не представляет трудности. Длина резонатора, как отмечалось, составляет порядка 10 мкм. Для поддержания бистабильного состояния в трансфазоре требуется мощность порядка 10 мВт, а энергия переключения порядка 10^{-15} Дж. Таким образом, энергетическая добротность трансфазора практически может достигать значения 10^{-14} , что на 2—3 порядка лучше, чем у электронного транзистора.

Трансфазор относится к потенциальной системе элементов, поскольку он реализует потенциальный способ представления цифровой информации: двоичные переменные «1» и «0» кодируются соответственно

высоким и низким уровнем пропускания (или, что то же самое, интенсивностью выходного светового сигнала).

Рассмотрим принципы построения логических элементов на основе трансфазора при реализации простейшей функционально полной системы логических элементов: И, ИЛИ и НЕ. Один и тот же трансфазор может служить как элементом И, так и элементом ИЛИ в зависимости от подведенных к нему световых сигналов.

Если интенсивности входных световых пучков подобраны так, что $I_1 = I_2 = I_m/2$ (если $\varphi_1 - \varphi_2 = k\pi$, то достаточно $I_1 = I_2 = I_m/4$, поскольку пучки взаимно когерентны и интерferируют на входе трансфазора), то образуется элемент И, так как трансфазор переключается только при одновременном появлении обоих сигналов (рис. 7.6, а). Если $I_1 = I_2 = I_m$, то образуется логический элемент ИЛИ, поскольку любой из входных световых сигналов способен переключить трансфазор (рис. 7.6, б). Если в качестве выходного сигнала использован отраженный пучок, то трансфазор работает как элемент НЕ. Действительно, отраженный пучок является инверсией прошедшего пучка, поэтому повышение интенсивности входного пучка до I_m уменьшает выходной сигнал до минимума и наоборот. Характеристика и условное обозначение элемента НЕ представлены на рис. 7.6, в. На рис. 7.6, а, б & — оптический конъюнктор, ТФ — элемент на базе трансфазора.

Из этих логических элементов можно строить любые логические устройства и функциональные узлы вычислительных машин. При этом межэлементные соединения могут быть выполнены с помощью оптических волноводов. Успехи интегральной оптики позволяют надеяться, что интегральная технология получения оптических логических устройств и функциональных узлов на базе трансфазора сможет конкурировать с электронной технологией. Еще не решена проблема межэлементных соединений и подвода световых пучков к кристаллу, который является однородным для всей логической схемы и может быть выполнен в виде тонкой пленки. Так как параллельные пучки света в кристалле практически не взаимодействуют друг с другом, различные участки кристалла, примыкающие друг к другу, могут играть роль резонатора для различных логических элементов. Благодаря этому можно создать огромное число параллельных каналов обработки информации. Преобразование информации в канале осуществляется последовательно от каскада к каскаду, каждый из которых представляет

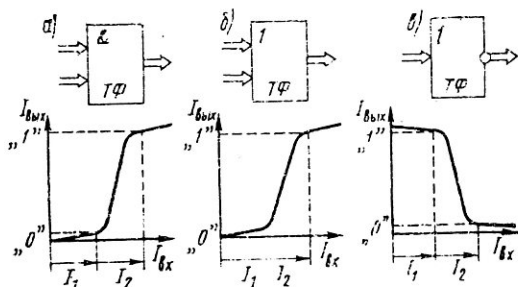


Рис. 7.6. Условные обозначения логических элементов на базе трансфазора и их характеристики

собой тончайшую пластинку кристалла, связанного с помощью световолокон с соседними, а также источниками когерентного излучения. Такие оптические вычислительные устройства будут представлять собой по существу объемные схемы.

На базе трансфазорных логических элементов может быть построена цифровая оптическая вычислительная машина с архитектурой, подобной архитектуре современных ЭВМ. Преимуществом такой машины было бы сравнительно высокое быстродействие ($\sim 10^9$ оп/с), превышающее быстродействие аналогичных ЭВМ на 2—3 порядка. Параллельная организация позволит повысить производительность опико-электронных вычислительных машин еще на 2—3 порядка, до 10^{12} оп/с.

Интересно отметить, что трансфазор может иметь более двух устойчивых состояний. Некоторые кристаллы могут выполнять несколько последовательных переключений, сопровождающихся ступенчатым увеличением интенсивности выходного сигнала при ступенчатом росте интенсивности входного сигнала (рис. 7.7). Следовательно, на базе трансфазора может быть создан многоуровневый логический элемент, что откроет новые перспективы в разработке многозначной машинной логики.

На пути промышленной реализации трансфазора и ИС на его основе возникает ряд трудностей:

1) необходимость работы при низких температурах. Создание элементов, работающих при комнатной температуре, значительно упростило бы конструкцию и эксплуатацию оптических вычислительных устройств на трансфазорах. Для отдельных материалов и длины волны падающего излучения уже удалось получить оптическое переключение при комнатной температуре, что было достигнуто при больших плотностях мощности излучения, приводящих к преждевременному разрушению резонатора;

2) стремление к уменьшению мощности, требуемой для переключения элемента, противоречит условию повышения быстродействия, которое зависит от энергии входного излучения. Поэтому снижения мощности падающего излучения можно добиться лишь путем выбора материала с сильным нелинейным оптическим эффектом. Вопрос создания материалов с необходимыми свойствами является ключевым в проблеме реализации логических схем и вычислительных устройств на основе трансфазора [30].

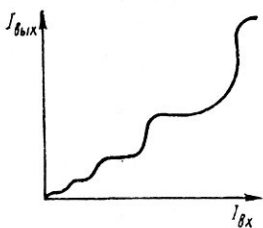


Рис. 7.7. Кривая пропускания, характеризующая многократную бистабильность трансфазора

Волноводные логические элементы и устройства. Базовыми элементами волноводной логики являются электрооптические модуляторы и переключатели. Достижения в технологии интегральной оптики открыли возможность создания волноводных модуляторов и переключателей, способных конкурировать с аналогичными электронными приборами.

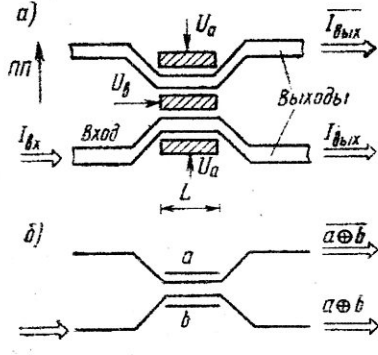
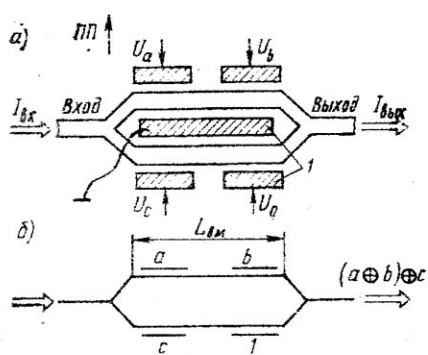
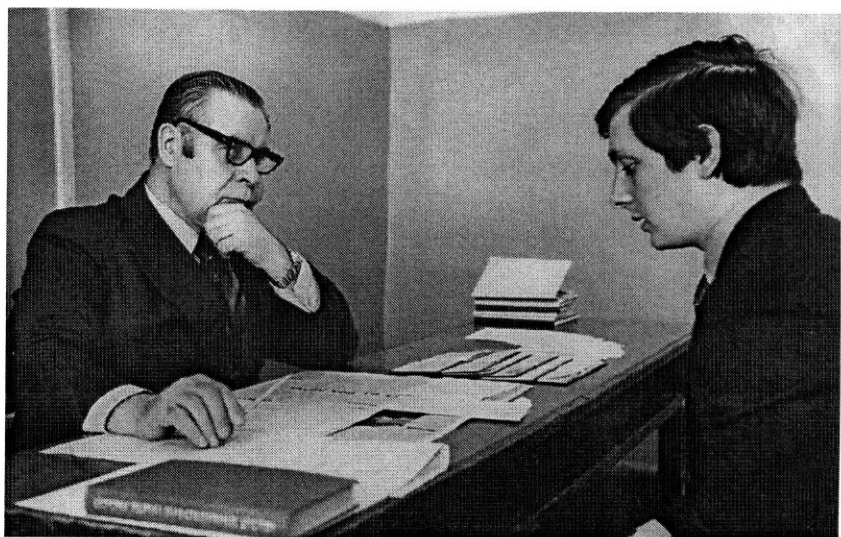


Рис. 7.8. Волноводный модулятор:
 а — структура, б — условное обозначение

Рис. 7.9. Волноводный переключатель:
 а — структура; б — условное обозначение

Волноводный модулятор представляет собой интерференционный прибор, осуществляющий амплитудную модуляцию входного оптического сигнала, представляющего собой линейно поляризованное световое излучение лазера (рис. 7.8). Входной волновод модулятора разветвляется на два параллельных канала оптической длиной $L_{\text{вм}}$, которые затем снова сливаются, образуя выходной волновод. Волновод изготавливается из материала, обладающего электрооптическим эффектом. Обе ветви волновода симметричны, поэтому входной световой сигнал на разветвлении делится на две равные по амплитуде волны, которые далее распространяются по параллельным каналам с относительным сдвигом фаз. Разность фаз этих волн определяется электрическим напряжением, приложенным к управляющим электродам. При использовании модулятора в качестве логического элемента к каждому электроду I прикладывается напряжение U_0 , вызывающее благодаря электрическим свойствам волновода сдвиг фазы, проходящей по соответствующей ветви световой волны, на π радиан. Двоичная «1» отождествляется со значением напряжения U_0 , а двоичный «0» — с нулевым потенциалом. Таким образом, если напряжение U_0 приложено к четному числу управляющих электродов, то разность фаз световых волн, распространяющихся по разным ветвям, составит $2k\pi$ радиан ($k = 0, \pm 1$), в противном случае $(2k + 1)\pi$ радиан. В первом случае волны, сходящиеся в выходном разветвлении, усиливают друг друга (конструктивная интерференция), образуя выходной оптический сигнал с амплитудой, практически равной амплитуде входного сигнала, который принимается за единичный сигнал. Во втором случае волны практически полностью гасят друг друга (деструктивная интерференция), образуя нулевой выходной сигнал. Энергия волн при этом рассеивается в среде в виде излучения.

Волноводный переключатель состоит из двух волноводов, расположенных друг от друга на расстоянии нескольких длин волн входного



*Профессор С. А. Майоров принимает экзамен по курсу «Системы обработки данных»
у студента Л. Самсонова. 1980 год*

оптического сигнала, а также управляющих электродов (рис. 7.9). Волноводы переключателя выполняются симметричными, они должны быть максимально близки по своим свойствам. При отсутствии напряжения на электродах оба волновода имеют одну и ту же постоянную распространения и энергия, введенная в один волновод с высоким коэффициентом, переходит в другой. Если к электродам прикладывается напряжение, то благодаря электрооптическим свойствам материала меняется постоянная распространения волновода вследствие изменения показателя преломления, что вызывает понижение коэффициента связи, т. е. коэффициента передачи энергии. Параметры переключателя можно подобрать так, чтобы при управляющем напряжении U_0 , соответствующем двоичной «1», коэффициент связи оказался равным нулю. Таким образом, если на входы управляющих электродов одновременно поданы единичные или нулевые сигналы, то световой сигнал, введенный в один из волновода, выйдет из другого. Если же на один электрод подан единичный сигнал, а на другой — нулевой, то сигнал распространяется по одному входному волноводу.

Было показано, что волноводные модулятор и переключатель могут служить в качестве логических элементов с потенциальным способом представления информации. Выходным сигналом таких элементов является амплитудно-модулированный свет, в то время как входные сигналы могут быть как электрическими, так и комбинацией электрических и оптических сигналов. Волноводные элементы могут быть соединены друг с другом с помощью диэлектрических одномодовых волновода в комбинационные схемы, предназначенные для выполнения сложных арифметических операций. Поскольку выходной сигнал волноводных элементов является оптическим, а входные — комбинацией электрических и оптических, то возникает необходимость преобразования оптического сигнала в электрический, что может быть осуществлено с помощью фотоприемников и усилителей. Волноводные элементы в настоящее время получают методами интегральной технологии и на электрооптических кристаллах, типичным представителем которых является ниобат лития LiNbO_3 .

На рис. 7.10 приведены простейшие логические схемы на основе волноводных элементов. На рис. 7.11 представлена логическая схема одноразрядного двоичного сумматора, синтезированного по следующим выражениям для суммы и переноса: $c_i = a_i \oplus b_i \oplus P_i$; $P_{i-1} = a_i b_i \vee \vee a_i P_i \vee b_i P_i$, где c_i — цифра i -го разряда суммы; a_i, b_i — цифры i -х разрядов слагаемых; P_i, P_{i-1} — цифры переноса в i -й и соседний старший разряды суммы.

Волноводные логические элементы могут быть изготовлены методами интегральной технологии с большой плотностью размещения элементов на кристалле. Они малочувствительны к электромагнитным и иным помехам. Волноводные логические элементы обладают большим быстродействием и меньшим рассеянием электрической энергии в сравнении с электронными приборами.

Оценим основные параметры волноводных логических элементов и сравним их с параметрами электронных приборов. Время задержки на одном волноводном элементе τ_3 равно времени, требуемому свету для прохождения по волноводу от входа до выхода:

$$\tau_3 = nL/c,$$

где n — показатель преломления материала; L — длина волновода от входа до выхода; c — скорость света в вакууме. Если волноводная схема изготовлена из ниобата лития ($n \approx 2,2$), то $\tau_3 = 7,3$ пс/мм. Длина волноводных элементов определяется длиной управляющих электродов. В модуляторе электрод должен обеспечивать сдвиг фазы на π радиан при приложении напряжения U_0 , его длина определяется из соотношения

$$L_3 \approx \lambda d / (n_e^2 r_{33} U_0), \quad (7.7)$$

где d — расстояние между электродами; n_e — показатель преломления для необыкновенного луча; r_{33} — электрооптический коэффициент. Для волноводных элементов из ниобата лития характерны следующие значения: $\lambda = 0,8$ мкм; $d = 6$ мкм; $U_0 = 5$ В; $r_{33} \approx 30 \cdot 10^{-12}$ м/В. Подставив эти данные в соотношение (7.7), получим $L_3 \approx 3$ мм. Длина электродов переключателя, как правило, несколько меньше и составляет приблизительно 0,9 от длины электродов модулятора. Следовательно, для схем рис. 7.10, $a - g$ $L \approx L_3$, для остальных — $L \approx 2 L_3$. Заметим, что здесь длиной межэлементных соединений, которая обычно значительно меньше L_3 , не пренебрегают.

202

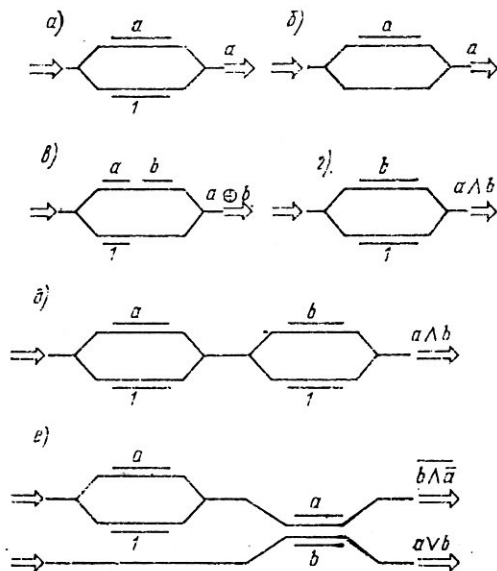


Рис. 7.10. Условные обозначения волноводных логических устройств:

a — повторитель; b — инвертор; a — сложение по модулю два; g , d — конъюнктор; e — дизъюнктор

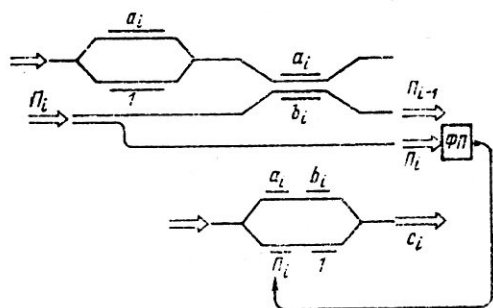


Рис. 7.11. Функциональная схема одноразрядного волноводного сумматора:

ФП — фотоприемник с усилителем

Таким образом, время задержки распространения оптического сигнала на волноводном элементе $\tau_3 = 7,3 L = 25 \div 50$ пс, что значительно лучше, чем у наиболее быстродействующих электронных элементов типа ТТЛ ($\tau_3 \sim 10$ нс) и ЭСЛ ($\tau_3 \sim 1$ нс). Однако скорость выполнения операций в волноводных системах ограничена реакцией фотоприемника и временем нарастания напряжения на управляющих электродах. В настоящее время имеются фотоприемники со временем реакции 1 нс и уже разрабатываются со временем реакции 100 пс. Время нарастания управляющих сигналов характеризуется теми же значениями. Поэтому существенного повышения скорости выполнения операций можно достичь последовательным соединением большого числа логических элементов, предшествующих фотодетектору. Общее число последовательно соединенных волноводных элементов ограничивается затуханием света в волноводах, достигающим нескольких децибел на сантиметр. Например, если затухание равно 3 дБ/см, учитывая, что длина каждого элемента составляет примерно 3 мм, получим, что сигнал ослабляется в два раза уже после прохождения трех элементов. При затухании 1 дБ/см такое ослабление произойдет при последовательном прохождении 10 элементов.

Энергия рассеяния является важным параметром логических элементов. Энергия рассеяния волноводного переключателя $W_3 = C_n U_0^2$, где C_n — электрическая емкость электродов. При параллельном включении электродов на ниобате лития удельная их емкость составляет около 0,4 пФ/мм. При $L_n \approx 3$ мм, $U_0 = 5$ В $W_3 \approx 30$ пДж, что лучше, чем у электронных элементов типа ТТЛ и ЭСЛ, для которых минимальная энергия рассеяния равна 50—100 пДж.

Логические устройства на основе управляемых транспарантов. Возможность построения устройств для выполнения логических и арифметических операций на основе УТ (см. § 3.3) впервые была исследована в работах [32—33]. Ими также были предложены общие принципы построения арифметических устройств на базе УТ и указаны основные их достоинства: возможность многоканальной параллельной обработки массива данных; хорошая развязка между входом и выходом; высокое быстродействие.

Принципы осуществления логических операций на УТ показаны схематически на рис. 7.12. Логическая операция И между двумя переменными x и y реализуется при прохождении лазерного луча через ячейки двух последовательно расположенных УТ, а операция ИЛИ — при совмещении лучей от двух ячеек одного УТ. Здесь и далее для простоты предполагается, что УТ является амплитудно-модулирующим, причем прозрачные ячейки соответствуют логической «1», непрозрачные — логическому «0»; ячейки прозрачны и пропускают свет при приложении управляющего электрического сигнала и наоборот. В качестве мультипликатора МП, требуемого для расщепления лазерного пучка на необходимое число лучей, могут служить как системы, состоящие из УТ и обычных линзовых систем, предназначенных для расширения и коллимирования световых лучей до заданной апертуры, так и

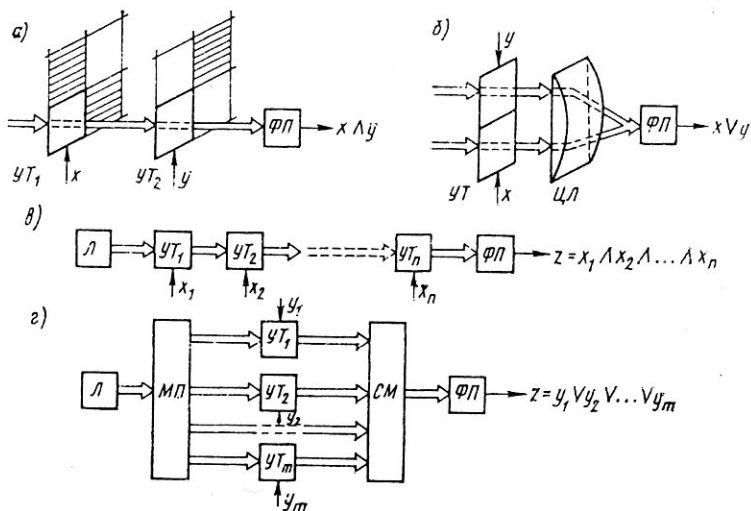


Рис. 7.12. Логические схемы на УТ:

МП — мультипликатор; СМ — смеситель; Л — лазер; ЦЛ — цилиндрическая линза

специальные интегрально-оптические разветвители. Последние являются более эффективными. Устройством совмещения, требуемого в схеме дизъюнкции для сборки лучей, выходящих от ячеек одного и того же либо разных УТ, могут быть обычные цилиндрические линзы, как показано на рис. 7.12, б, или же специальные интегрально-оптические устройства.

Схемы, приведенные на рис. 7.12, а — г, реализуют операции конъюнкции и дизъюнкции. В схеме конъюнкции (рис. 7.12, в) УТ могут быть матричными с большим числом ячеек, ФП также является фотоматрицей с соответствующим числом элементов. Аналогично, в схеме дизъюнкции (рис. 7.12, г) УТ₁, ..., УТ_m могут быть ячейками одного УТ матричного типа, а следовательно, ФП — линейкой фотоприемников. Объединяя указанные две схемы, можно получить схему, реализующую дизъюнктивную нормальную форму (ДНФ) булевой функции входных переменных (рис. 7.13). Используя три указанные схемы, можно реализовать любую логическую функцию конечного множества двоичных переменных (они составляют функционально полный базис для построения логических и арифметических устройств).

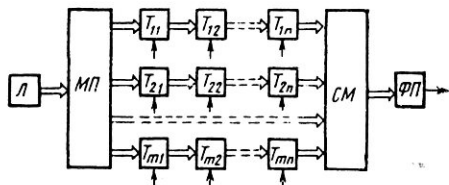


Рис. 7.13. Схема, реализующая булевы функции в ДНФ

Рассмотрим пути построения двоичного сумматора в описанном схемном базисе на УТ. При сложении двух n -разрядных двоичных чисел $A = a_1 a_2 \dots a_n$ и $B = b_1 b_2 \dots b_n$ основная задача заключается в определении суммы в данном разряде с учетом переноса из соседнего младшего разряда, а также цифры переноса в старший разряд. Устройство, реализующее эту задачу, называют *одноразрядным сумматором*; его функция сводится к вычислению следующих логических выражений:

$$\begin{aligned} C_i &= a_i \bar{b}_i \bar{P}_i + \bar{a}_i b_i \bar{P}_i + a_i b_i P_i + \bar{a}_i \bar{b}_i P_i; \\ P_{i-1} &= a_i b_i \bar{P}_i + a_i \bar{b}_i P_i + \bar{a}_i b_i P_i + a_i b_i P_i; \\ \bar{P}_{i-1} &= \bar{a}_i \bar{b}_i \bar{P}_i + \bar{a}_i b_i \bar{P}_i + a_i \bar{b}_i \bar{P}_i + \bar{a}_i \bar{b}_i P_i. \end{aligned} \quad (7.8)$$

Выражения для переноса можно привести к минимальной ДНФ:

$$\begin{aligned} P_{i-1} &= a_i P_i + b_i P_i + a_i b_i; \\ \bar{P}_{i-1} &= \bar{a}_i \bar{P}_i + \bar{b}_i \bar{P}_i + \bar{a}_i \bar{b}_i; \\ i &= n, n-1, \dots, 1; P_n = 0; \bar{P}_n = 1. \end{aligned} \quad (7.9)$$

Структурная схема одноразрядного сумматора на УТ, синтезированная по логическим выражениям (7.8) и (7.9), представлена на рис. 7.14. Функции мультипликатора в этой схеме выполняет УТ₁, ячейки которого являются прозрачными и пропускают свет в зависимости от значений P_i (\bar{P}_i). Свет проходит последовательно УТ₂ и УТ₃, прозрачность которых

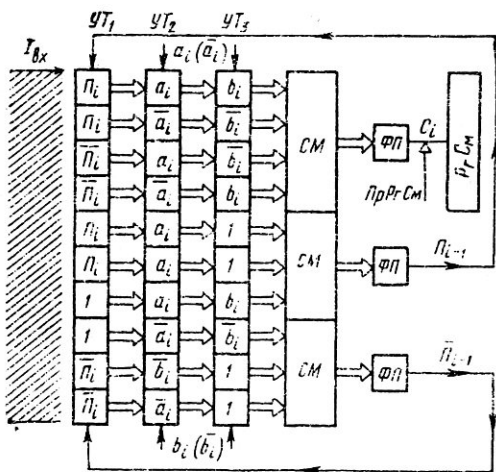


Рис. 7.14. Структурная схема одноразрядного сумматора с последовательным переносом

соответствует значениям слагаемых a_i (\bar{a}_i) и b_i (\bar{b}_i). Устройства совмещения осуществляют сбор световых сигналов по соответствующим каналам. Результирующие оптические сигналы на выходе устройств совмещения преобразуются с помощью ФП в электрические и при необходимости усиливаются. Сигналы переноса P_{i-1} (\bar{P}_{i-1}) подаются на УТ₁ и настраивают его к суммированию следующего разряда. Цифра суммы поступает в специальный сдвиговой регистр суммы $РгСМ$, где запоминается до получения всех разрядов суммы.

Такт работы одноразрядного сумматора начинается с набора на УТ значений текущего разряда слагаемых и переноса из предыдущего разряда. В это время УТ не освещены. Затем УТ освещаются коллимированным световым пучком $I_{вх}$ на время, необходимое для срабатывания фотоприемников. На этом работа сумматора заканчивается, поскольку передача цифры суммы в $PzCm$ может быть совмещена с настройкой УТ в последующем цикле. Оценим длительность одного цикла. Продолжительность цикла

$$\tau_{ц} = \tau_{наб} + \tau_{прох} + \tau_{сраб},$$

где $\tau_{наб}$ — время переключения УТ; $\tau_{прох}$ — время прохождения светом через УТ до ФП; $\tau_{сраб}$ — время срабатывания ФП. Поскольку $\tau_{прох} \ll (\tau_{наб}, \tau_{сраб})$, его значением можно пренебречь. Время переключения современных матричных УТ составляет 0,1—1 мкс. Время срабатывания фотоприемников зависит от мощности падающего света и составляет 0,01—1 мкс. Следовательно, в лучшем случае $\tau_{ц} = 0,1$ мкс.

Суммирование n -разрядных чисел осуществляется за n тактов работы сумматора, поэтому полное время суммирования, например при $n = 32$, составит 3,2 мкс. Однако если в устройстве используются матричные УТ, то возможно одновременное параллельное суммирование N пар чисел, что существенно повышает его производительность. Например, если УТ имеют 64×64 элемента, то устройство позволяет параллельное суммирование более 300 пар чисел. Эквивалентное быстроедействие такого сумматора составляет порядка 100 млн. оп/с.

Оценим мощность лазера, требуемого для данного устройства. Минимальная энергия, попадающая на отдельный фотоприемник,

$$E_{ФП} = \frac{1}{N_{УТ}} \eta_0 \eta_{УТ}^2 \tau_{ФП} P_{л}, \quad (7.10)$$

где η_0 — эффективность оптической системы, формирующей расширенный и коллимированный световой пучок на входе УТ; $\eta_{УТ}$ — оптическая эффективность УТ (коэффициент прозрачности); $\tau_{ФП}$ — время засветки ФП; $N_{УТ}$ — число ячеек матричного УТ; $P_{л}$ — мощность лазера. Чувствительность современных фотоэлементов достигает 10^{-13} — 10^{-14} Дж. При $E_{ФП} = 5 \cdot 10^{-14}$ Дж; $\eta_0 = 0,25$; $\eta_{УТ} = 0,9$; $N_{УТ} = 64^2$ $P_{л} \approx 10^{-9}$ Дж. Отсюда следует, что для получения $\tau_{сраб} = 0,01$ мкс требуется лазер мощностью около 100 мВт.

Таким образом, сумматор на УТ с последовательным переносом имеет простую схему, большое эквивалентное быстроедействие и потребляет сравнительно мало энергии. Недостатком устройства является большой разброс уровня интенсивности выходных оптических сигналов на входе фотоэлементов, что затрудняет различение «0» и «1» и требует стабильности параметров излучения лазера и фотоприемников. Кроме того, инвертирование слагаемых осуществляется электронными схемами.

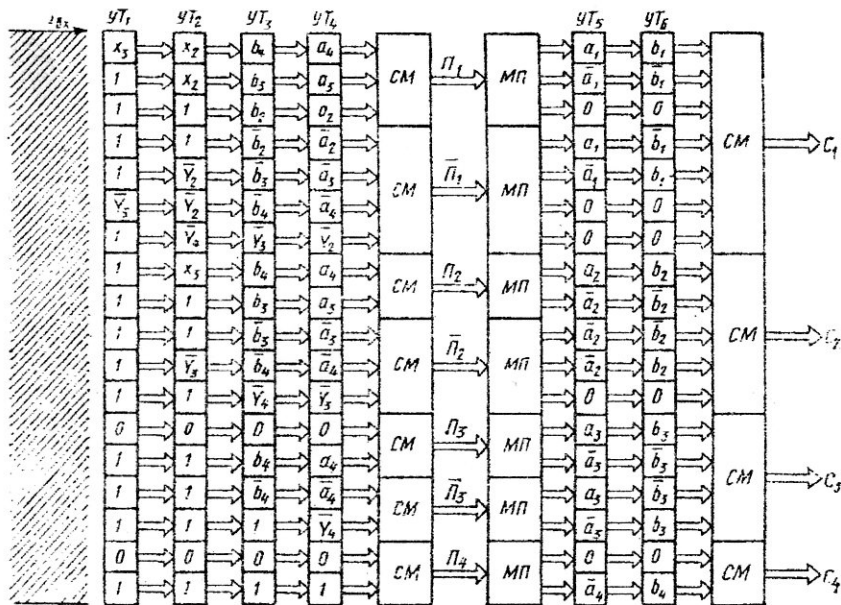


Рис. 7.15. Структурная схема четырехразрядного сумматора с параллельным переносом

электронных устройств управления пропусканием УТ. В этих условиях сумматор с параллельным переносом просто реализуется в выбранном базисе. Структура такого сумматора на четыре разряда приведена на рис. 7.15. Устройства совмещения и мультипликаторы в таком устройстве следует изготовить интегрально-оптическим методом.

Оценим параметры сумматора с параллельным переносом и сравним их с соответствующими параметрами сумматора с последовательным переносом.

Легко видеть, что сумматор с параллельным переносом требует значительно больших затрат оборудования. Основных компонентов (УТ) нужно $n \cdot 2$, где n — число разрядов сумматора, тогда как при последовательном переносе — всего 3, независимо от разрядности. Для реализации сумматора с параллельным переносом необходимы УТ с высокой оптической эффективностью, так как световой сигнал ослабляется при прохождении ($n = 2$) УТ в $1/\eta_{УТ}^{n-2}$ раз. Например, при $n = 32$ оптическая эффективность УТ составляет 0,9 и 0,95 при коэффициенте ослабления 55 и 12. Если параметры оптики, УТ и ФП в сумматоре с параллельным переносом сохранить такими же, как и в сумматоре с последовательным переносом, то потребуется лазер мощностью 4 Вт. Подобрать лазер такой мощности, удовлетворяющий требованиям ком-

пактности, стабильности излучения, долговечности и надежности, представляет трудность. Поэтому с энергетической точки зрения строить такой сумматор на большое число разрядов нецелесообразно. Приемлемая мощность излучения до 200 мВт нужна при разрядности сумматора, равной 8, т. е. для байтового сумматора.

Наличие устройств совмещения внутри сумматора с параллельным переносом ведет к зависимости уровня интенсивностей сигналов переноса от значений входных переменных и соответственно к большому их разбросу. Минимальный сигнал переноса еще более уменьшается при расщеплении мультипликатором, создавая трудности при образовании разрядом суммы. Все это требует принятия специальных мер для стабилизации уровня сигналов в разных каналах, что усложняет схему.

Основной недостаток сумматора с параллельным переносом состоит в том, что он не имеет преимуществ в быстродействии. Так как суммирование двух n -разрядных чисел осуществляется за один такт работы, полное время выполнения операции составит около 0,1 мкс. При суммировании 32-разрядных чисел для получения сигналов переноса применяют практически все каналы сумматора на УТ с числом ячеек 64×64 . Следовательно, в таком сумматоре нельзя использовать главное преимущество оптических устройств, заключающееся в одновременной параллельной обработке большого числа данных, что имеет место в сумматоре с последовательным переносом. Поэтому производительность сумматора значительно ниже (10 млн. оп/с).

Было предложено строить сумматоры параллельно-последовательного типа, в которых снижаются требования к параметрам УТ и появляется возможность одновременного суммирования массива чисел благодаря использованию параллельных сумматоров небольшой разрядности, например байтовых. Сумматор в данном случае состоит из ряда байтовых сумматоров, соединенных целью байтовых переносов. При этом легко соблюсти требования по мощности лазеров. В цепи передачи байтовых переносов возможна регенерация излучения с помощью когерентных оптронов, что позволяет согласовать уровни сигналов переноса в различных сумматорах. Однако производительность параллельно-последовательного сумматора не намного превышает производительность сумматора с последовательным переносом, который отличается еще и простотой конструкции. Например, производительность 32-разрядного параллельно-последовательного сумматора с байтовым делением составляет 150 млн. оп/с.

Для практического создания арифметических устройств на УТ требуются матричные УТ с однородными характеристиками, высокой оптической эффективностью и малым временем переключения. Лабораторные макеты сумматоров были реализованы на жидкокристаллических УТ, которые в настоящее время наиболее близки к промышленному производству, но являются медленнодействующими и имеют время переключения в лучшем случае 20 мкс. Необходимо также улучшать параметры лазеров, особенно полупроводниковых, которые наиболее подходят для вычислительных устройств. Требуется создание

эффективных управляемых устройств совмещения и мультипликаторов на основе интегральной оптики.

Было предложено множество способов выполнения базовых логических операций оптическим путем. Физическое представление цифровой информации при этом осуществлялось с помощью амплитуды, фазы и состояния поляризации световой волны, а также пространственной координаты. Для выполнения логических операций над оптически закодированными сигналами использовались различные эффекты: интерферометрический, электрооптический и др.

В интерферометрическом способе реализации простейших логических операций входные логические переменные представлялись фазой когерентной световой волны [35]. Значения логических переменных «0» и «1» кодировались фазовым сдвигом между двумя волнами, соответственно равными 0 и π радиан. Логическая операция осуществляется в результате интерференции двух и более световых волн, восстановленных специальной голограммой, при ее освещении световыми волнами, закодированными входными логическими переменными. Голограмма представляет собой пространственный фильтр, который записывается специальным образом и предназначен для выполнения одной логической операции. При последующем восстановлении голограммы в одном и том же месте плоскости наблюдения возникают две или более световые волны, имеющие относительный фазовый сдвиг, зависящий от входных переменных. Амплитуда результирующей волны, образованной при интерференции указанных волн, определяется фазовым сдвигом, что позволяет идентифицировать его с результатом некоторой логической операции. Выходной сигнал таким образом представляется амплитудным кодом и регистрируется матрицей фотоприемников. Этот способ предъявляет жесткие требования к юстировке оптической схемы и точности управления фазовым сдвигом для получения стабильных результатов. Создание голограммы-фильтра для многовходовой логики также является нелегкой задачей.

Было предложено несколько способов кодирования цифровой информации путем поляризации световой волны и последующего выполнения логических и арифметических операций на основе использования электрооптических свойств материалов для управления поляризацией отраженного или проходящего светового сигнала. Пусть $E_{вх} = e_x E_0 \cos(\omega t) + e_y E_0 \cos(\omega t)$ описывает электрическое поле света, падающего на электрооптический кристалл, где e_x, e_y — единичные векторы в плоскости, перпендикулярной направлению распространения света. После прохождения через кристалл или отражения от него x -компонента световой волны получает фазовый сдвиг, равный φ . Следовательно, $E_{вых} = e_x E_0 \cos(\omega t - \varphi) + e_y E_0 \cos(\omega t)$. Значение φ контролируется электрическим или оптическим сигналами. Поскольку для представления логической переменной необходимо различие всего двух уровней, достаточно использовать два различных состояния поляризации. Поэтому для φ могут быть выбраны значения $\pm \pi/2$.

Установлено, что использование поляризационного кодирования булевой переменной позволяет с помощью простой оптической схемы, включающей два матричных электрооптических устройства для управления поляризацией световой волны (анализатор и фотоматрицу), осуществлять параллельное выполнение логических операций [36]. Были также предложены способы, использующие амплитудное кодирование и пространственное положение входных переменных. Примером может служить способ, сущность которого заключается в следующем [37]. Входные оптические сигналы имеют заданное пространственное распространение и общую фазу, но различаются по амплитуде. Эти сигналы проходят через специальную линейную систему фильтрации, которая осуществляет заданное логическое преобразование над ними. Выходной оптический сигнал регистрируется фотоприемником. Вид логической функции задается передаточной функцией пространственного фильтра, который получается путем синтеза на ЭВМ. Имея функционально полный набор параметров и систему адресации входных сигналов, можно запрограммировать алгоритм решения интересующей задачи. К недостаткам такой системы относятся большой динамический диапазон, в котором выбираются уровни входного и выходного сигналов, а также невозможность выполнения различных логических операций при одинаковых условиях.

Всем способам выполнения логических операций, описанным в данном пункте, присущи отсутствие конструктивной гибкости и трудность пространственного совмещения различных логических операций для параллельного их выполнения, что не позволяет строить сколь угодно сложные логические схемы. Дальнейшее исследование указанных способов, возможно, позволит найти пути устранения отмеченных недостатков.

§ 7.3. Оптоэлектронные вычислительные устройства в системе остаточных классов

Перспективность использования системы остаточных классов (СОК) при разработке структуры оптических вычислительных устройств была обоснована впервые в работе Л. А. Орлова и Ю. М. Попова [38]. Однако принципы практической реализации и конкретные структуры таких устройств были созданы только когда появилась соответствующая элементная база.

Вычислительный процесс в СОК обладает двумя достоинствами, которые хорошо согласуются с особенностями оптических систем обработки информации: 1) независимость образования разрядов числа при любых операциях и, как следствие, отсутствие межразрядных переносов; 2) малоразрядность остатков, представляющих число, что дает возможность использования табличной арифметики. Отсутствие межразрядных переносов позволяет проводить вычисления параллельно по всем разрядам, что определяет большую скорость и сравнительную простоту выполнения арифметических операций в СОК. Применение

СОК при построении оптических вычислительных устройств позволяет, с одной стороны, наиболее полно использовать их основное преимущество — параллельность (многоканальность), а с другой стороны, избежать трудностей, связанных с организацией межканальных связей. Числа в СОК представляются сравнительно малым числом разрядов, а основаниями системы являются, как правило, небольшие числа, что позволяет описывать вычисления, в частности арифметические действия, в виде таблиц, которые вводятся и запоминаются в ГЗУ большой емкости. Поэтому выполнение любой операции сводится к выборке результатов из таблиц по заданным операциям.

К недостаткам СОК относятся сложность и даже невозможность выполнения отдельных операций, а также трудность представления отрицательных и дробных чисел, для изображения которых приходится прибегать к различным искусственным приемам. Например, в СОК операция деления возможна лишь в некоторых частных случаях, а одна из важнейших операций в системе команд любой ЭВМ — операция сравнения, вообще неосуществима, что затрудняет выявление переполнения, а также реализацию условного оператора IF, встречающегося в командах условного перехода.

Рассмотрим принципы выполнения арифметических операций в СОК, перевода чисел в СОК и обратно, структурные схемы сумматоров и умножителей, а также построение специализированных операционных устройств на примере оптоэлектронного матричного векторного умножителя.

Представление чисел и арифметические действия в СОК. Основаниями в СОК служат n взаимно простых целых чисел m_1, m_2, \dots, m_n , которые называют *модулями*. Наименьший положительный остаток любого целого числа A от деления на модуль m_i обозначается

$$r_i = [A]_{m_i} = \text{res}(A) \bmod m_i,$$

где residuum — остаток. Очевидно, что $0 \leq r_i \leq m_i - 1$, $A \equiv r \pmod{m_i}$. Число A изображается набором остатков по всем модулям:

$$A = (r_1, r_2, \dots, r_n).$$

Такое представление целого числа является единственным в диапазоне $0 \leq A \leq M - 1$, где $M = m_1 m_2 \dots m_n$. Таким образом, диапазон представления чисел в СОК

$$0 \leq A \leq \left(\sum_{i=1}^n m_i \right) - 1. \quad (7.13)$$

Так как получение остатков числа по различным модулям осуществляется независимо друг от друга, СОК не является позиционной системой счисления. СОК допускает расширение или сокращение набора модулей, не искажая при этом исходное число. Например, пусть для набора модулей m_1, m_2, m_3 число A изображается в виде (r_1, r_2, r_3) . Если ввести дополнительные модули m_i и m_j , то изображение числа

Таблица 7.1

Десятичное число	Изображение числа в СОК	Десятичное число	Изображение числа в СОК
0	(0, 0, 0)	13	(1, 3, 6)
1	(1, 1, 1)	27	(0, 2, 6)
2	(2, 2, 2)	32	(2, 2, 4)
3	(0, 3, 3)	45	(0, 0, 3)
4	(1, 4, 4)	58	(1, 3, 2)
5	(2, 0, 5)	61	(1, 1, 5)
6	(0, 1, 6)	79	(1, 4, 2)
7	(1, 2, 0)	94	(1, 4, 3)
8	(2, 3, 1)	106	(1, 1, 1)

изменится и примет вид r_1, r_2, r_3, r_i, r_j . Аналогично можно сократить набор модулей. Добавление новых модулей позволяет расширить диапазон представления чисел, а сокращение — уменьшает его. Заметим также, что порядок следования модулей не имеет никакого значения, если указано соответствие положения остатков их модуля. В дальнейшем для простоты будем располагать модули в порядке увеличения их абсолютных значений.

Приведем примеры кодирования десятичных чисел в СОК. Пусть основаниями системы служат модули $m_1 = 3, m_2 = 5, m_3 = 7$. Диапазон представления чисел согласно (7.13) будет $0 \leq A \leq 3 \cdot 5 \cdot 7 - 1 = 104$. Изображения ряда чисел в заданной системе модулей представлены в табл. 7.1. Остатки получены путем деления десятичных чисел на модули.

Из таблицы видно, что изображение числа 106, выходящего за диапазон представления, повторяет изображение числа 1.

Рассмотрим арифметические действия над числами в СОК. Такие действия, как сложение, вычитание и умножение, легко реализуются по правилу

$$[C]_{m_i} = [(A]_{m_i} * [B]_{m_i}]_{m_i}, \quad (7.14)$$

где * — символ арифметических операций сложения, вычитания, умножения. В табл. 7.2 приведены примеры выполнения данных операций в СОК с основаниями $m_1 = 3, m_2 = 5, m_3 = 7$. При вычитании может

Таблица 7.2

Сложение		Вычитание		Умножение	
десятичная система счисления	СОК	десятичная система счисления	СОК	десятичная система счисления	СОК
$+45$ $+27$	$+(0, +0, +3)$ $(0, +2, +6)$	-58 -32	$-(1, -3, -2)$ $(2, -2, -4)$	< 8 < 13	$\times (2, \times 3, \times 1)$ $(1, \times 3, \times 6)$
72	(0, 2, 2)	26	(2, 1, 5)	104	(2, 4, 6)

оказаться, что $[B]_{m_i} > [A]_{m_i}$. Тогда вычитание остатков выполняется таким образом, чтобы $m_i + [A]_{m_i} - [B]_{m_i} \geq 0$. Это равносильно прибавлению к $[A]_{m_i}$ дополнения остатка, вычитаемого до модуля, т. е. $[B_{\text{доп}}]_{m_i} = m_i - [B]_{m_i}$.

Операция деления в СОК возможна только в случае деления без остатка. Допустим, что $C = A/B = (r_1, r_2, \dots, r_n)$. Тогда

$$r_i = [C]_{m_i} = [A]_{m_i} \times \left[\frac{1}{B} \right]_{m_i} = [[A]_{m_i} \gamma_i]_{m_i}, \quad (7.15)$$

где γ_i — инверсный множитель, определяемый как решение уравнения $[\gamma_i \times [B]_{m_i}]_{m_i} = 1$, которое будет однозначным, если $[B]_{m_i}$ и m_i — взаимно простые числа.

Пример 7.1. Пусть в СОК с набором модулей $m_1 = 3$, $m_2 = 5$, $m_3 = 7$ требуется число $96 = (0, 1, 5)$ разделить на $16 = (1, 1, 2)$.

Решение. Определим инверсные множители: $\gamma_1 = 1$, $\gamma_2 = 1$, $\gamma_3 = 4$. Действительно, $[1 \times 1]_3 = 1$, $[1 \times 1]_5 = 1$, $[2 \times 4]_7 = 1$. Умножив остатки A на соответствующие инверсные модули, получим $C = (0, 1, 6) = 6$.

В тех случаях, когда необходимо представлять не только положительные, но и отрицательные целые числа, можно воспользоваться приемом, заключающимся в смещении диапазона представляемых чисел в область положительных значений так, что положительные числа располагались в диапазоне от $M/2$ до M , а отрицательные — в диапазоне от 0 до $M/2$. Это соответствует условному переносу начала координат в точку с координатой $M/2$. Поскольку с качестве оснований выбирают нечетные простые числа, для изображения положительных и отрицательных чисел получаются различные диапазоны. Чтобы избежать этого, расширяют систему оснований введением дополнительного модуля $m_0 = 2$. Так как модули m_1, m_2, \dots, m_n — взаимно простые числа, величина M в расширенной системе оснований изобразится как $M = (1, 0, 0, \dots, 0)$. Если представим все числа в искусственной форме $A' = A + M$, то отрицательные числа окажутся в диапазоне от 0 до M , а положительные — в диапазоне от M до $2M$.

Сложение чисел, представленных в искусственной форме, осуществляется по правилу

$$(A + B)' = A' + B' + M. \quad (7.16)$$

При вычитании сначала определяется дополнительный код вычитаемого по правилу

$$B'_{\text{доп}} = 2M - B' = (m_0, m_1, m_2, \dots, m_n) - B', \quad (7.17)$$

а затем осуществляется сложение по правилу (7.16):

$$(A - B)' = A' + B'_{\text{доп}} + M.$$

Умножение производится согласно правилу

$$(AB)' = \begin{cases} A' B' + M, & \text{если } A \text{ и } B \text{ разной четности;} \\ A' B', & \text{если } A \text{ и } B \text{ одинаковой четности.} \end{cases} \quad (7.18)$$

Добавим, что в СОК возможно также представление правильных дробей в форме с фиксированной запятой.

Рассмотрим алгоритмы перевода чисел из позиционной системы в СОК и обратно. Ранее был рассмотрен один из методов перевода десятичных чисел в СОК, сводящийся к делению исходного числа на модули m_i и определению соответствующего остатка. Такой метод перевода не является эффективным из-за наличия операции деления. Для машинного перевода целесообразно использовать следующий алгоритм. Пусть исходное число задано в позиционной системе счисления с основанием q :

$$A = a_k q^k + a_{k-1} q^{k-1} + \dots + a_1 q + a_0 = \sum_{j=0}^k a_j q^j. \quad (7.19)$$

Допустим также, что для выбранного набора модулей СОК имеют место следующие представления:

$$\begin{aligned} q^j &= (\beta_{1j}, \beta_{2j}, \dots, \beta_{nj}); \\ a_j &= (\alpha_{1j}, \alpha_{2j}, \dots, \alpha_{nj}). \end{aligned} \quad (7.20)$$

В этих условиях остатки числа A определяются соотношением

$$\begin{aligned} \sigma_i &= [\alpha_{i,k} \beta_{i,k} + \alpha_{i,k-1} \beta_{i,k-1} + \dots + \alpha_{i,1} \beta_{i,1} + \alpha_{i,0} \beta_{i,0}]_{m_i} = \\ &= \left[\sum_{j=0}^k \alpha_{i,j} \beta_{i,j} \right]_{m_i}. \end{aligned} \quad (7.21)$$

Следовательно, число A в СОК имеет следующее изображение: $A = (\sigma_1, \sigma_2, \dots, \sigma_n)$. Достоинством данного алгоритма является его полная реализуемость в СОК.

Пример 7.2. Перевести число $(79)_{10}$ в СОК с основаниями $m_1 = 3$, $m_2 = 5$, $m_3 = 7$.

Решение. Найдем изображения q^j и a_j . Согласно (7.20),

$$q^0 = 10^0 = (1, 1, 1); \quad a_0 = 9 = (0, 4, 2);$$

$$q^1 = 10 = (1, 0, 3); \quad a_1 = 7 = (1, 2, 0).$$

По соотношению (7.21) получим $\sigma_1 = 1 \cdot 0 + 1 \cdot 1 = 1$; $\sigma_2 = 1 \cdot 4 + 0 \cdot 2 = 4$; $\sigma_3 = 1 \cdot 2 + 3 \cdot 0 = 2$. Следовательно, $(79)_{10} = (1, 4, 2)_{\text{СОК}}$.

Для перевода чисел из СОК в позиционную систему также существует ряд алгоритмов. Широко известная китайская теорема об остатках является основой создания алгоритма перевода, чрезвычайно трудоемкого в вычислительном отношении, требующего большого числа операций перемножения, сложения и деления. Приведем эффективный алгоритм, реализуемый в СОК. Алгоритм этот подобен хорошо известному в машинной арифметике алгоритму перевода целых чисел из одной позиционной системы в другую, когда число в новой системе образуется (путем последовательного деления исходного числа и получае-

мых при этом частных на основании новой системы) из последнего частного и всех предыдущих остатков.

Пусть число A задано своим изображением (r_1, r_2, \dots, r_n) в СОК с основаниями m_1, m_2, \dots, m_n . Требуется перевести это число в десятичную систему. Задача состоит в отыскании n коэффициентов $a_0, a_1, \dots, \dots, a_{n-1}$, дающих число

$$(A)_{10} = a_{n-1} m_{n-1} \dots m_2 m_1 + \dots + a_2 m_2 m_1 + a_1 m_1 + a_0. \quad (7.22)$$

Числовую систему, использующую эти коэффициенты, называют *системой со смешанным основанием*, поскольку весовые коэффициенты не являются степенями основания, как это принято в позиционной системе счисления. Следует отметить, что указанный алгоритм перевода целых чисел из одной позиционной системы в другую работает и в случае системы со смешанным основанием. Поэтому можно сформулировать следующее правило для нахождения коэффициентов $a_0, a_1, \dots, \dots, a_{n-1}$: последовательное деление исходного числа и получаемых частных на модули m_1, m_2 и т. д. до m_{n-1} ; получаемые при этом остатки представляют собой искомые коэффициенты, начиная с a_0 . Поскольку преобразуемое число задано в остаточной форме, остаток a_0 , который получается первым делением на m_1 , уже известен и равен r_1 , поэтому нет необходимости вычислять его. Следовательно, нужно начать с вычитания этого остатка из всего числа, чтобы получить первое частное, которое уже делится на m_1 . Эта операция заменяется умножением на инверсные множители. Далее процесс повторяется до отыскания a_{n-1} .

Пример 7.3. Перевести число $(1, 1, 5)$, представленное в СОК с основаниями $m_1 = 3, m_2 = 5, m_3 = 7$, в десятичную систему.

Р е ш е н и е. Процесс перевода на основе сформулированного правила следующий.

Модули	3	5	7
Исходное число	$a_0 \leftarrow \overline{1}$	1	5
Вычитание $a_0 = 1$	$\overline{1}$	$\overline{1}$	$\overline{1}$
	0	0	4
		×	×
		2	5
Деление на $m_1 = 3$ (умножение на $\gamma_1 = [1/3]_{m_1}$)	$a_1 \leftarrow \overline{0}$	0	6
Вычитание $a_1 = 0$	$\overline{0}$	$\overline{0}$	
		0	6
			×
			3
Деление на $m_2 = 5$ (умножение на $\gamma_2 = [1/5]_{m_1}$)	$a_2 \leftarrow \overline{4}$	4	1

Следовательно, согласно (7.22) $(A)_{10} = 4 \cdot 3 \cdot 5 + 1 = 61$.

Изложенное правило перевода из СОК в позиционную систему позволяет осуществлять независимо параллельные вычисления, которые реализуются вычислительным устройством, работающим в СОК, что является его главным достоинством.

В качестве примера выполнения в СОК более сложных операций рассмотрим вычисление алгебраических полиномов. Пусть требуется вычислить значения алгебраических полиномов вида $y = Ax^2 + Bx + C$ в целых числах. Следовательно, как коэффициенты, так и аргумент полинома являются целочисленными. Вычисления наиболее удобно производить табличным способом. Чтобы построить таблицу для полинома, нужно в каждом столбце, соответствующем модулю m_i , любому возможному значению остатка r_i поставить в соответствие число, равное $[y(r_i)]_{m_i}$. Пример такой таблицы иллюстрируется табл. 7.3 для полинома $y = x^2 - x + 1$.

Чтобы найти значение полинома при заданном значении аргумента, нужно сначала представить его в СОК, а затем из строк, соответствующих остаткам аргумента, выписать остатки, представляющие искомое значение полинома. Например, при вычислении значения заданного полинома при $x = 8$, которое имеет изображение $(2, 3, 1)$, согласно табл. 7.3 получим $y(8) = (0, 2, 1) = 57$.

Подобные таблицы могут быть построены для полинома любой степени с целочисленными коэффициентами. Для вычисления полиномов от полиномов таблицы могут быть объединены в общий каскад.

Волноводные логические схемы, реализующие простейшие арифметические действия в СОК. При поиске путей технической реализации оптических вычислительных устройств в СОК плодотворным оказалось представление арифметических операций в виде пространственных отображений. Сущность отображений иллюстрируется рис. 7.16. Отображения основаны на том, что такие операции, как сложение, вычитание и умножение, представляют собой простые перестановки в конечной группе целых чисел, определенных модулями. Как видно из рисунков, операциям остаточного сложения соответ-

Таблица 7.3

Цифра остатка 0	Модули		
	$m_1 = 3$	$m_2 = 5$	$m_3 = 7$
0	1	1	1
$1 \xrightarrow{m_3}$	1	1	$\rightarrow \boxed{1}$
$2 \xrightarrow{m_1}$	$\rightarrow \boxed{0}$	3	3
$3 \xrightarrow{m_2}$		$\boxed{2}$	0
4		3	6
5			0
6			

ствуют циклические перестановки, тогда как умножение приводит к нециклическим перестановкам, что важно при их схемной реализации. Отображения можно положить в основу синтеза логических схем, реализующих любую из следующих основных операций СОК: перевод числа из позиционной системы в СОК и обратно, а так-

же сложение, вычитание, умножение.

Существует ряд структурных реализаций таких простейших оптических арифметических устройств, работающих в СОК, как сумматоры и умножители. Структура оптических остаточных вычислительных устройств зависит от способа физического представления остатков, для чего можно воспользоваться амплитудой, фазой, поляризацией и пространственным положением оптического сигнала. Использование

фазового или поляризационного кодирования остатков выгодно с точки зрения максимального уплотнения каналов, однако влечет за собой применение сложных аналого-цифровых устройств, позволяющих получить дискретные значения фазы и состояний поляризации. Кодирование остатков с помощью пространственного положения светового луча в настоящее время представляется наиболее подходящим для практической реализации. При этом находят простую физическую реализацию представления арифметических операций в СОК в виде отображений. Поэтому практически во всех предложенных структурных организациях оптических остаточных вычислительных устройств использовалось кодирование остатков пространственным положением сигнала.

Американский профессор Дж. Гудмен с сотрудниками Стенфордского университета нашли пути реализации отображений с помощью классических оптических элементов — линз, призм, дифракционных решеток и фотоприемников [39]. Для реализации изменяемых отображений в устройство были введены банк отображений для каждого модуля и дефлектор для поиска и выборки требуемых отображений. На основе таких устройств отображения была разработана структура остаточного матричного векторного умножителя, предназначенного для перемножения входного вектора на матрицу, хранящуюся в памяти устройства. Производительность умножителя $1-10$ млрд. оп/с, а пропускная способность порядка 10^5 вект/с.

Также установлено, что оптические остаточные арифметические устройства с пространственным кодированием остатков с успехом могут быть описаны в рамках корреляционной теории линейных систем [40]. Такое описание привело к созданию конструкции остаточного сумматора и преобразователя для перевода десятичных чисел в остаточную систему и обратно, основанной на когерентном оптическом корреляторе.

Создан интерферометрический преобразователь чисел из двоичной системы счисления в СОК, который может быть также использован как сумматор чисел в остаточном коде [41]. В основу преобразователя было положено подобие периодической структуры интерференционной картины и кодов чисел в СОК. Преоб-

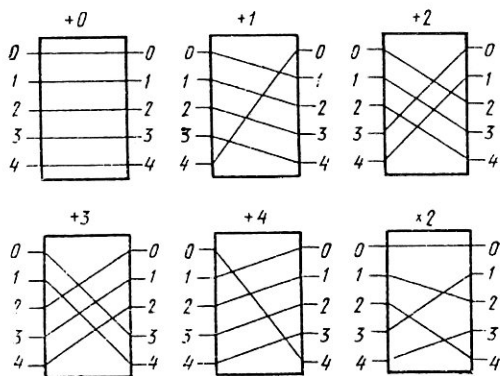


Рис. 7.16. Отображения остаточного суммирования и умножения по модулю $m=5$

разователь состоит из полупроводниковых лазеров, фазомодулирующих элементов, фотоприемников и электронного устройства управления.

При практической реализации таких устройств встречаются значительные трудности, связанные с точной юстировкой оптических схем и недостаточной гибкостью, что не позволяет оперативно перестраивать структуру вычислительного устройства. Кроме того, такие устройства имеют значительные геометрические размеры.

В [42] была предложена концепция создания оптического программно-управляемого многофункционального вычислительного блока, работающего в остаточной арифметике. Из таких вычислительных блоков можно строить высокопроизводительные параллельные вычислительные устройства специализированного типа с однородной структурой. Остаточные отображения реализуются с помощью матрицы волноводных переключателей, управляемых электронными триггерами и специальным образом соединенных между собой.

Рассмотрим принципы построения остаточных арифметических устройств на основе волноводных узлов, реализующих остаточные отображения.

Функциональная схема узла, реализующего остаточные отображения при суммировании по модулю $m = 5$ (рис. 7.16), приведена на рис. 7.17. В исходном состоянии к управляющим электродам матрицы волноводных переключателей приложено напряжение U_0 , поэтому световое излучение, введенное в любой волновод, пройдет и выйдет из волновода без отклонения. Следовательно, при этом реализуется остаточное сложение $+0$. Если на вход управляющего триггера T_2 подать единичные сигналы, то напряжение на электродах, связанных с выходом данного триггера, окажется равным нулю; световое излучение полностью переходит в соседний волновод. Световое излучение, введенное в любой волновод, при этом выходит через другой волновод с циклическим смещением, как это показано на рис. 7.17, реализуя

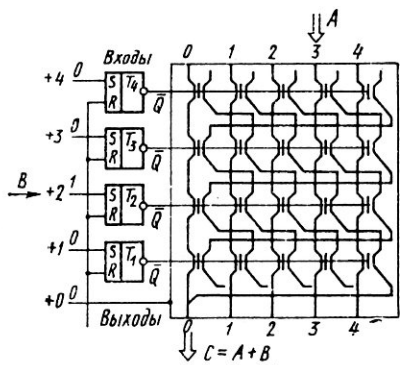


Рис. 7.17. Схема остаточного сумматора по модулю $m=5$ на волноводных переключателях

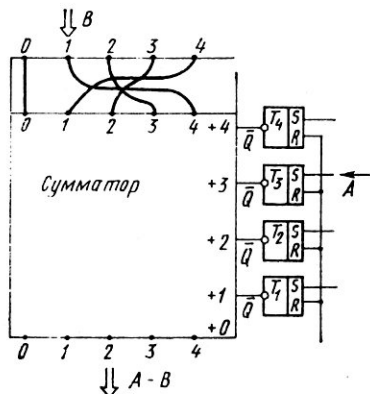


Рис. 7.18. Схема остаточного вычитателя по модулю $m=5$

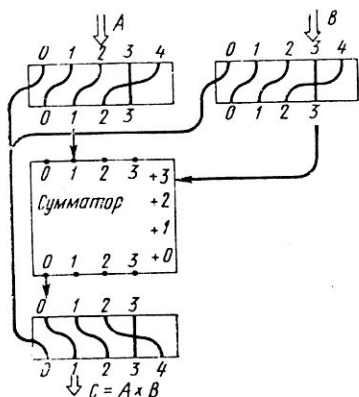


Рис. 7.19. Построение остаточного умножителя на базе сумматора

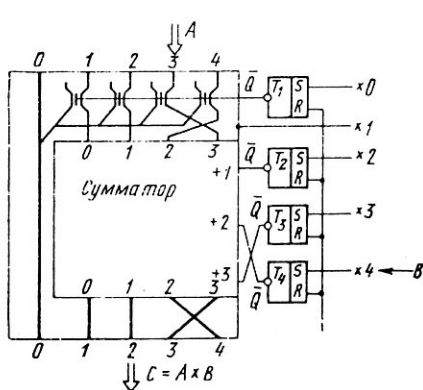


Рис. 7.20. Схема остаточного умножителя по модулю $m=5$

остаточное сложение $+ 2$. Таким образом, подавая единичные сигналы на входы соответствующих триггеров, можно реализовать сложение со всеми цифрами остатка. Следовательно, рассматриваемый узел является программируемым остаточным сумматором по модулю $m = 5$.

Поскольку вычитание может быть заменено суммированием с использованием дополнительного кода для вычитаемого, остаточный вычитатель может быть построен на основе рассмотренного сумматора путем добавления к нему волоконно-оптического либо интегрально-оптического узла, реализующего отображение, соответствующее образованию дополнительного кода (рис. 7.18).

Умножитель также может быть построен с применением специальных узлов, реализующих отображения, соответствующие умножению на все возможные значения остатка. Однако в тех случаях, когда модули являются простыми числами, можно преобразовать входные операнды в логарифмы и заменить операцию умножения сложением, что позволяет строить умножитель на базе сумматора (рис. 7.19). В общем случае используется $\log_b K$, где b — целое число. Приведем таблицу соответствия для случая $k = \log_2 K$:

k	0;	1;	2;	3;
$K = 2^k$	1	2	4	8
$[K]$	1	2	4	3

Следует отметить, что хотя $\log_b 0$ не существует, это не вызывает затруднений, поскольку произведение в этом случае также равно нулю. Согласно (7.19) умножение по модулю m_i сводится к суммированию по модулю m_{i-1} . Схема остаточного умножителя приведена на рис. 7.20. Для того чтобы умножители и сумматоры не строить из разных по модулю сумматоров, можно внести изменения в схему сумматора по модулю m_i , позволяющие легко преобразовать его в сумматор по

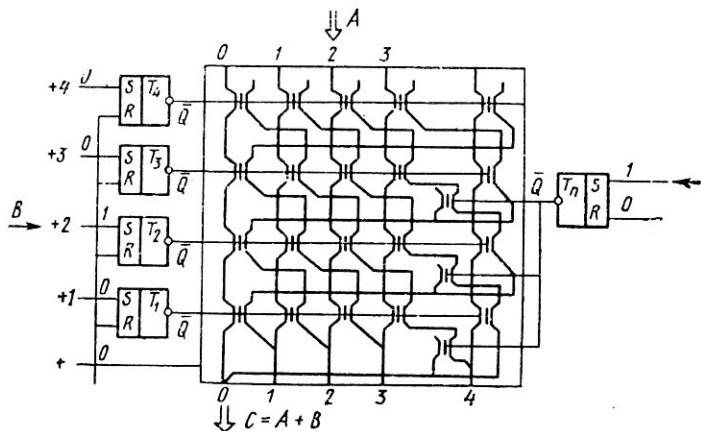


Рис. 7.21. Схема сумматора по модулю $m=5$, преобразуемого в сумматор по модулю $m=4$

модулю m_{i-1} . Этого можно добиться с помощью сумматора, схема которого представлена на рис. 7.21. Если на входе триггера $T_n S = R = 0$, то происходит суммирование по модулю $m = 5$, поскольку структура сумматора при этом совпадает со структурой ранее рассмотренного сумматора (см. рис. 7.17). При подаче на вход $T_n S = 1$ сумматор становится усеченным и осуществляет суммирование по модулю $m = 4$ (см. рис. 7.21).

Преимущество построения остаточных арифметических устройств на однородных схемах, имеющих стандартные входы и выходы, состоит в возможности их простого объединения в развитые структуры, позволяющие вычислять достаточно сложные функции. На рис. 7.22 показано объединение умножителя и сумматора по модулю $m = 5$ для проведения вычислений по формуле $X = A \times B + C$. На каждом выходе умножителя располагается фотоприемник ФП, который преобразует световой сигнал в электрический и подает его на вход триггера, управляющего состоянием сумматора.

Программируемый многофункциональный вычислительный модуль. Используя приемы, позволяющие преобразовать остаточный сумматор в вычислитель и умножитель, можно получить многофункциональный модуль, функция которого программируется в зависимости от выполняемой операции (рис. 7.23). Основу модуля составляет остаточный сумматор по модулю m_i с устройствами образования дополнительного и логарифмического остатков. Такие устройства имеют индивидуальное управление и включаются в общую схему с сумматором при реализации операций вычитания, умножения и деления. Схема сумматора при этом перестраивается так, чтобы она выполняла суммирование по модулю $m_i - 1$, что требуется для выполнения операций умножения и деления.

Схемная реализация многофункционального арифметического модуля в остаточных классах представлена на рис. 7.24. Программирование модуля на выполнение определенной операции осуществляется с помощью триггеров T_5 — T_7 . Если данные триггера находятся в нулевом состоянии ($\bar{Q} = 1$), то модуль представляет собой обыкновенный сумматор по модулю $m = 5$. Если на вход триггера T_6 подать сигнал $S = 1$, то модуль превращается в вычитатель, поскольку схемы, управляемые триггером T_6 , реализуют отображения, соответствующие образованию дополнительного кода входного остаточного операнда. Если же триггеры T_5 и T_7 перевести в единичное состояние, а триггер T_6 — в нулевое, то модуль реализует функцию умножителя, так как схемы, управляемые триггерами T_5 и T_7 , образуют отображения, соответствующие логарифмированию входных остатков и потенцированию промежуточного результата. В том случае, когда триггеры T_5 — T_7 находятся в единичном состоянии, модуль осуществляет операцию деления, что реализуется только при делении без остатка. Так как

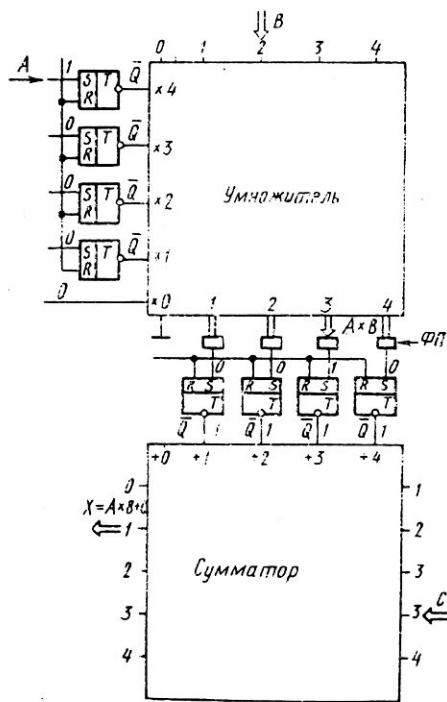


Рис. 7.22. Объединение остаточного умножителя и сумматора с помощью фотоприемников

операция деления ограничена, остаточная арифметика обычно применяется при решении задач алгоритмы реализации которых не содержат возможность деления даже на целое число необходима для выполнения ряда вспомогательных операций, например масштабирования.

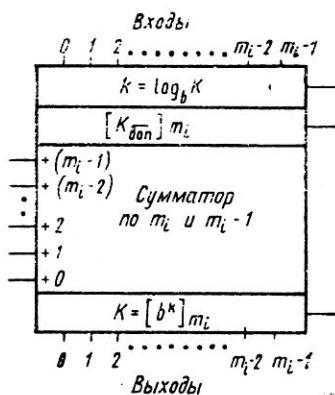


Рис. 7.23. Многофункциональный программируемый арифметический модуль в остаточных классах