

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

**САНКТ-ПЕТЕРБУРГСКИЙ НАЦИОНАЛЬНЫЙ
ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ
ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ, МЕХАНИКИ И ОПТИКИ**

В.В. МАНОЙЛОВ

**АППАРАТНЫЕ СРЕДСТВА СИСТЕМ
АВТОМАТИЗАЦИИ АНАЛИТИЧЕСКИХ
ПРИБОРОВ**

Учебное пособие



Санкт-Петербург
2012

Манойлов В.В. Аппаратные средства систем автоматизации аналитических приборов. - СПб: НИУ ИТМО, 2012 -125 с.

Аналитические методы и приборы - это то, что необходимо для получения информации о веществе. Для того чтобы довести такую информацию до компьютера, необходимы аппаратные средства для преобразования аналитических сигналов в форму, пригодную для цифровой обработки. В пособии рассмотрены основные функции устройств, которые преобразуют аналитическую информацию для ее дальнейшей обработки в компьютере. К таким устройствам относятся измерительные усилители, вторично-электронные умножители, счетные устройства, аналого-цифровые и цифро-аналоговые преобразователи, интерфейсные устройства и микроконтроллеры.

Учебное пособие адресовано специалистам в области информационных технологий, студентам и аспирантам, обучающихся в по направлению 200100 - приборостроение.

Рекомендовано к печати ученым советом факультета точной механики и технологий, протокол №8 от 13 ноября 2012



В 2009 году Университет стал победителем многоэтапного конкурса, в результате которого определены 12 ведущих университетов России, которым присвоена категория «Национальный исследовательский университет». Министерством образования и науки Российской Федерации была утверждена программа его развития на 2009–2018 годы. В 2011 году Университет получил наименование «Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики»

© Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики, 2012

©Манойлов В.В., 2012

Содержание

Введение	5
1. Общие понятия о системах.	5
1.1 Системы, элементы, связи между элементами. Сложность системы	5
1.2 Состав и структура систем автоматизации аналитических приборов	8
1.3. Назначение и функции подсистем автоматизации аналитических приборов	9
2. Измерительные подсистемы	10
2.1 Вторично-электронные умножители (ВЭУ) для регистрации малых токов	10
2.2 Измерение выходных сигналов ВЭУ. Счетный и аналоговый каналы	12
2.3 Применение двух режимов регистрации сигналов ВЭУ в зависимости от интенсивности измеряемых токов.	14
2.4 Принцип действия элементов счетчика. Счетный триггер.	17
2.5 Расчет быстродействия счетчика	18
2.6 Компенсация просчетов	20
2.7 Электрометрический усилитель	21
2.8 Тепловые шумы электрометрического усилителя	24
2.9 Дробовые шумы	24
3 Аналого-цифровые подсистемы	26
3.1 Основы преобразования в код	26
3.2 Единичный код и методы его преобразования	28
3.3. Классификация АЦП по количеству эталонов	29
3.4. АЦП, построенный по методу считывания или параллельный АЦП	29
3.5 АЦП последовательного приближения	31
3.6 АЦП последовательного счета	34
3.7 Простейшей интегрирующий АЦП	36
3.8 АЦП компенсационного интегрирования.	38
3.9 Преобразователи напряжение - в частота	40
3.10 Сигма-дельта АЦП	43
3.11. Параметры АЦП.	48
3.12 Время преобразования и производительность преобразователя	53
3.13 Устройства выборки – хранения	54
3.14 Экспериментальное определение динамической погрешности АЦП.	56
4 Цифро-аналоговые преобразователи	59
4.1 Базовая схема цифро – аналоговых преобразователей	59

4.2 Интерполяция сигналов ЦАП	62
4.3 Интерфейсы цифро-аналоговых преобразователей	64
5 Интерфейсные подсистемы	67
5.1 Радиальный последовательный интерфейс	69
5.2 Родственные RS-232 последовательные интерфейсы	75
5.3 Системы промышленной автоматики на основе интерфейса RS – 485 и протокола ADAM – 400	77
5.4 Интерфейс CAN	78
5.5 Интерфейс Hewlett Packard	81
5.6 Интерфейс USB	89
5.7 Интерфейс PCI	92
5.8 Интерфейс CompactPCI	95
6 Специализированные вычислительные подсистемы	97
6.1 Архитектура компьютера и основные ее типы	97
6.2 Микроконтроллеры Гарвардской архитектуры	101
6.3 Контроллер PIC16F84	103
6.4 Система команд контроллера PIC16F84	107
Заключение	111
Список литературы	111

Введение

Аналитические приборы - это то, что необходимо для получения информации о веществе и материалов. В настоящее время аналитическое приборостроение продолжает стремительно развиваться как в направлении создания новых методов и методик анализа, так и в создании современных приборов и приборных комплексов, отвечающих всем признакам и требованиям технического прогресса нашего времени. Аналитические приборы являются основными измерительными средствами в высокоточных исследованиях и измерениях в аналитической химии, в технологиях микроэлектроники, в производстве особо чистых веществ, в нанотехнологиях, в геохронологии (прогнозировании месторождений полезных ископаемых), производстве и контроле ядерного горючего в ядерно-топливном цикле и в большой номенклатуре научных исследований.

Современный аналитический прибор для качественного и количественного анализа веществ и материалов является гибридным комплексным прибором, аналитические возможности которого определяются тем, насколько оптимально измерительные функции в нем разделены между его аналитической (физической) и аппаратно-программной частями. Функции аппаратно-программного комплекса аналитического прибора состоят в сборе, обработке и идентификации информации, поступающей от его аналитической части. В большом количестве литературных источников аппаратно-программные комплексы аналитических приборов называют системами автоматизации, поскольку благодаря им большинство функций по сбору, обработке данных и управлению анализатором выполняются с помощью программного обеспечения автоматически, либо совсем без участия оператора, либо по его командам, вводимых с помощью компьютера.

При этом задачи аппаратных средств этих комплексов состоят в измерении сигналов, поступающих от анализаторов, преобразовании измеренных сигналов в цифровые коды, согласовании полученных кодов с системами ввода-вывода вычислительных устройств и их передача в эти устройства по интерфейсным каналам. В ряде аналитических приборов кроме персональных компьютеров в состав систем автоматизации входят специализированные вычислительные устройства, построенные на основе микроконтроллеров. Программное обеспечение этих микроконтроллеров выполняет ряд задач по предварительной обработке информации, поступающей от анализаторов. Среди этих задач предварительной обработки информации могут быть: обнаружение и оценка параметров полезных сигналов, выявленных из необработанных

ных сигналов, содержащих шумы и наводки, а также для фильтрации сигналов, необходимых в обеспечении требуемой точности анализа и в снижении нагрузки на персональный компьютер, обеспечивающего решение прецизионных задач анализа.

Целью данной учебного пособия является раскрытие и объяснение принципов действия и основных функций работы аппаратного обеспечения различных подсистем, входящих в системы автоматизации аналитических приборов. В работе рассмотрены общие сведения о подсистемах измерения малых токов, наблюдаемых в аналитических приборах, устройствах преобразования сигналов из аналоговой формы в цифровые коды и обратно. Рассмотрены несколько типов интерфейсных систем, применяемых в аналитических приборах. В заключительном разделе пособия приведены описания основных принципов действия и основ программирования специализированных вычислительных устройств, построенных на быстродействующих микропроцессорах.

1. Общие понятия о системах

1.1 Системы, элементы, связи между элементами. Сложность системы.

Система – целостный материальный объект, представляющий собой закономерно обусловленную совокупность элементов, функционально взаимодействующих между собой.

Элементы системы – относительно обособленные части системы, которые не являются системами данного типа, однако при взаимодействии с другими элементами порождают систему определенного функционального назначения. Один и то же объект может быть одновременно более высокого уровня. Например. Компьютер – это система из совокупности аппаратного и программного обеспечения. В то же самое время в локальной или глобальной сети компьютер является элементом, а сеть – системой.

Информация – это сведения об окружающем нас мире и протекающих в нем процессах, воспринимаемых человеком или специальным устройством.

Теория информации – раздел кибернетики изучающий способы измерения, передачи и обработки информации.

Одной из важных функций систем обработки информации – это функция понижения энтропии.

Энтропия – мера, характеризующая степень упорядоченности. В сигналах с низким отношением сигнал/шум энтропия большая. Чем больше шума, помех, наводок, тем меньше информации, тем выше эн-

тропия. Одной из задач рассматриваемых систем автоматизации является понижение энтропии.

Каждая система состоит из элементов и связей между этими элементами. Систему можно представить в виде, представленном на рис.1., где a_i обозначены элементы, а b_j - связи между элементами.

Понятие элемента и системы – это философия. Для лучшего понимания процесса автоматизации сбора и обработки информации аналитических приборов и получения навыков самостоятельного программирования в таких систем автоматизации нужно воспитать в себе системное мышление. Упрощенно – это воспитать в себе способность в любых необходимых условиях разделять систему на элементы и, наоборот, в совокупности элементов видеть систему.

Сложность системы представляется в виде суммы:

$$S = \sum_{i=1}^n (a_i + \beta_i \sum_{j=1}^m b_j)$$

a_i - сложность элемента i ;

b_j – сложность связей элемента;

β_i – коэффициент использования связей

Каждая система в целом выполняет определенный набор функций.

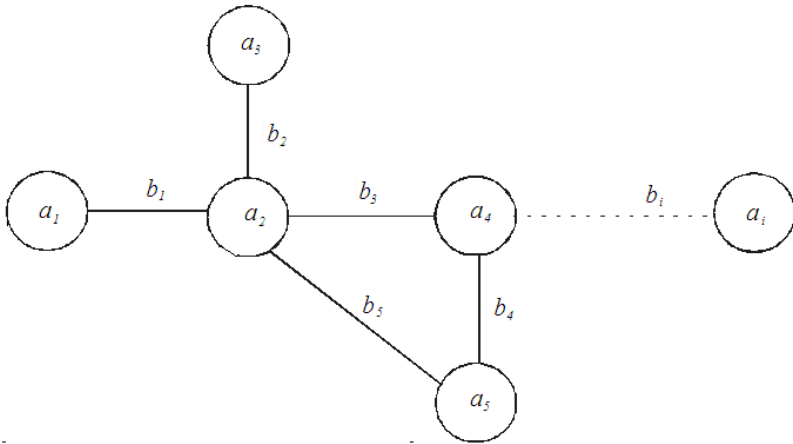


рис.1.Элементы и связи

Набор функций – способ действия системы или взаимодействия с внешней средой.

То есть то, что делает система. То есть то, ради чего a_i элементы были объединены в систему.

Структура системы – упорядоченность, организованность систем.

Структурная схема – форма, отражающая организацию системы; её элементы и связи между ними.

Связи между элементами и выполняемые функции определяют свойства системы.

Входами системы являются различные каналы ввода информации в систему сбора и обработки информации. А выходами являются элементы, на которых отображаются результаты обработки информации: индикаторы, дисплеи, печать, а так же управляющие каналы. (рис.2)

Процесс обработки информации – последовательная смена состояний и развитие чего-либо.

Алгоритм – четко сформулированная последовательность операций, приводящих за конечное число шагов к решению задачи.

Слово «*алгоритм*» происходит от имени великого среднеазиатского учёного Мухаммеда аль-Хорезми, жившего в первой половине IX века.

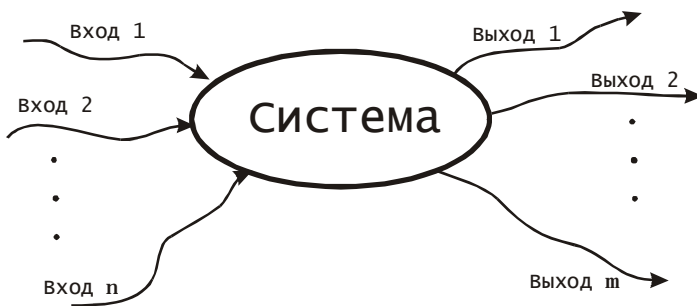


рис.2. Входы и выходы системы

1.2 Состав и структура систем автоматизации аналитических приборов

На рис.3 представлена структурная схема системы автоматизации аналитического прибора, состоящая из различных подсистем.

Подсистема – совокупность элементов реализующих определенный набор функций или группу функций из общего множества функций, которая выполняет система.

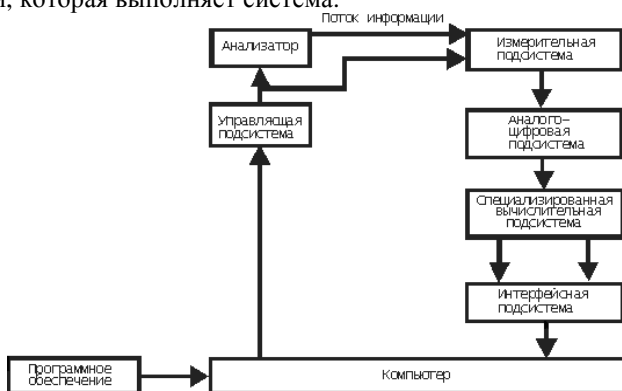


рис.3. Структура системы автоматизации аналитического прибора

1.3. Назначение и функции подсистем автоматизации аналитических приборов

Анализатор – физический узел, производящий разделение информации (например, о веществе) на элементы

Измерительная подсистема – это совокупность различных средств детектирования и усиления сигналов.

Аналого-цифровые подсистемы

В качестве преобразователей аналоговых информационных потоков измерительных подсистем в цифровую форму используются счетчики и аналого-цифровые преобразователи различных типов

Интерфейсные подсистемы

Они служат для организации связи и обеспечения взаимодействия между другими подсистемами. Наиболее типичными в системах автоматизации являются следующие способы организации интерфейсов: магистральный, радиальный, цепочечный

Специализированные вычислительные подсистемы

В большом количестве различных аналитических приборов скорость поступления информации от анализаторов выше возможностей компьютеров производить необходимую обработку информации. Для того чтобы не потерять полезную информацию специализированные вычислительные подсистемы производят часть предварительной обработки информации и передают в компьютеры уже обработанную

информацию со скоростью, с которой компьютер может эту информацию принять.

С другой стороны в информационном потоке, поступающем от анализатора, наиболее интересующая пользователя часть может быть скрыта за счет представления информации в другой форме или за счет присутствия в сигналах большого количества шума или помех. Специализированные вычислительные подсистемы на основе микропроцессоров производят преобразование информации в нужную для обработки в компьютере форму и осуществляют фильтрацию шумов и помех, содержащихся в выходной информации от анализаторов.

Кроме того, специализированные вычислительные подсистемы производят обнаружение и оценку параметров спектральных линий в присутствии шума и дрейфа базовой линии, осуществляют накопление сигналов для повышения отношения полезного сигнала к шуму, выполняют математические процедуры, например, такие как Фурье-преобразование и вычисление корреляционных функций.

Функции программного обеспечения

Сбор информации от специфицированных вычислительных систем или от аналого-цифровых подсистем.

Первичная обработка:

отбраковка «выбросов», сглаживание, фильтрация, обнаружение спектральных линий, оценка параметров спектральных линий.

Вторичная обработка: идентификация спектров – определение того, какое вещество анализировалось с использованием баз данных.

2. Измерительные подсистемы

2.1 Вторично-электронные умножители (ВЭУ) для регистрации малых токов

Для измерения токов в диапазоне от 10^{-9} А до 10^{-19} А и меньше применяются вторично-электронные умножители, работающие совместно со счетчиками импульсов или электрометрическими усилителями. Вторично-электронные умножители могут применяться для регистрации потока как положительных, так и отрицательных заряженных частиц. В этих устройствах используются высоковольтные ускоряющие напряжения от 1500 до 8000 вольт. В зависимости от знака заряженных частиц к входному электроду такого устройства прикладывается либо отрицательное высоковольтное напряжение для положительных частиц- ионов или отрицательное высоковольтное напряжение. На рис.4 представлена схема ВЭУ для регистрации положительных заряженных частиц- ионов. Такие устройства применяются в

масс-спектрометрических приборов различных типов. В электронных спектрометрах и других аналитических приборах применяются ВЭУ, регистрирующие отрицательные заряженные частицы (электроны).

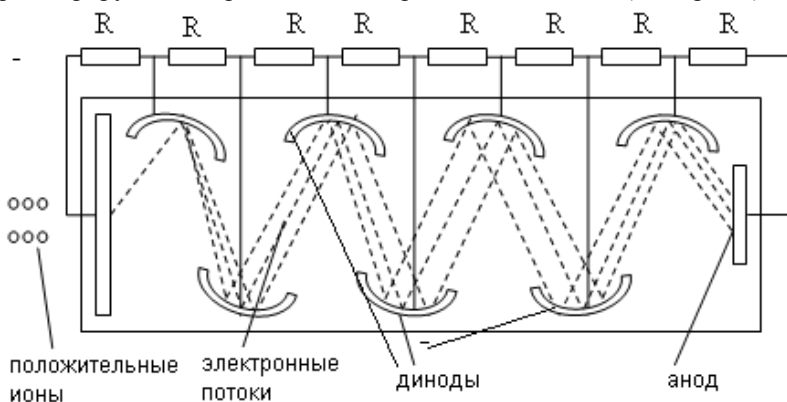


рис.4. ВЭУ для регистрации положительных частиц- ионов

Между соседними динодами разность потенциалов в несколько сотен вольт. Положительные ионы притягиваются к отрицательно заряженной пластине и ударяются в нее. За счет энергии удара образуются электроны. Поток электронов увеличивает свою интенсивность за счет ударов в электроды, которые называются динодами. Каждый следующий динод имеет более положительный потенциал, чем предыдущий. Интенсивность электронного потока увеличивается в несколько тысяч раз. Вместо металлической пластины может быть люминофор, с помощью которого поток фотонов преобразуется в электронный поток. Тогда мы имеем фотоэлектронный умножитель (ФЭУ) (рис.5). Среднее значение тока на выходе ВЭУ

$$I = I_0 \cdot K^n \quad (1)$$

где $K = K_1 \dots K_n$ – значение коэффициента усиления первого и последующих динодов (от первого до n - го).

Коэффициенты усиления: $K_1 \dots K_n$ зависят от величины ускоряющего напряжения U_a . В системах автоматизации научных приборов коэффициент усиления регулируется программно с помощью цифро-аналогового преобразователя (ЦАП). Двигаясь от первого динода к аноду "электронный" пакет постепенно расплывается во времени за счет разного времени пролета отдельных электронов в динодных промежутках.

Одноэлектронный импульс приобретает конечную длительность, и его форма приобретает куполообразный вид (рис.6).

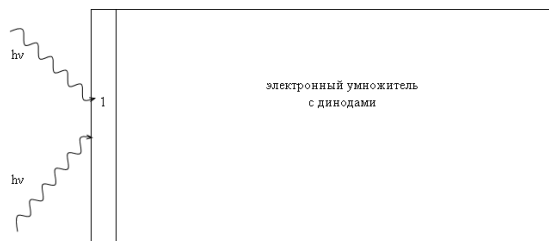


рис.5. ФЭУ для регистрации квантов электромагнитного излучения

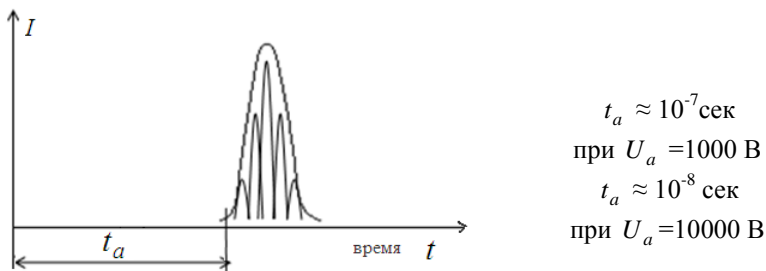


рис.6. "Размытие" импульса в ВЭУ - один из вкладов в аппаратную функцию

2.2 Измерение выходных сигналов ВЭУ. Счетный и аналоговый каналы.

Существуют два режима измерения сигналов ВЭУ:

1) аналоговый и 2) счетный. В первом случае нужно измерить средний ток, полученный по формуле (1). Например, в аналоговом режиме измеряется ток, соответствующий среднему сигналу, показанному на рис.7 за заданное время.

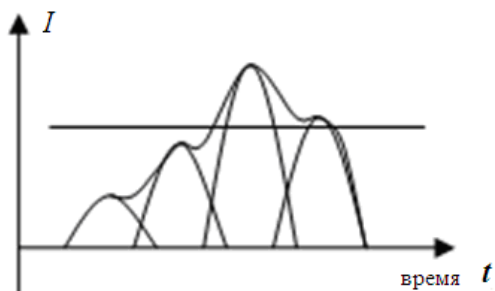


рис.7. Измерение среднего тока в аналоговом режиме

В аналоговом режиме схема измерений будет выглядеть в соответствии с рис.8.

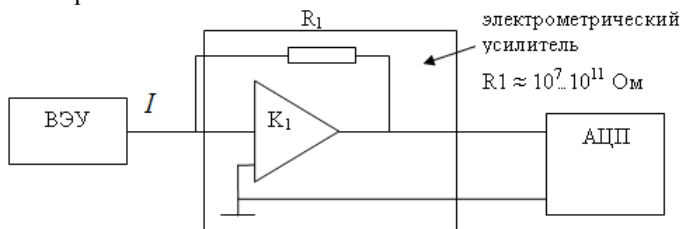


рис.8. Схема измерения сигналов ВЭУ в аналоговом режиме

В этом случае мы не сможем осуществить регистрацию отдельных событий (отдельных частиц), так как отдельные импульсы будут сливаться друг с другом. Второй способ измерения – счетный, то есть подсчет количества отдельных импульсов, например таких, как показано на рис.9. Тогда схема измерений будет выглядеть следующим образом (рис.10)

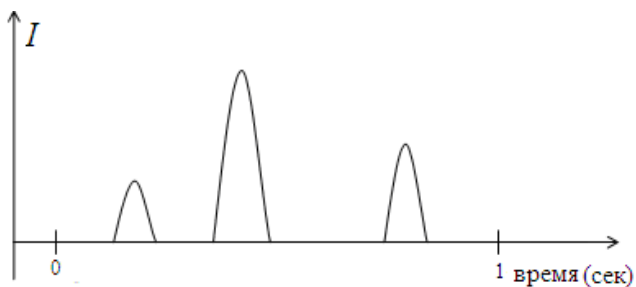


рис.9. Выходной сигнал ВЭУ при работе в счетном режиме

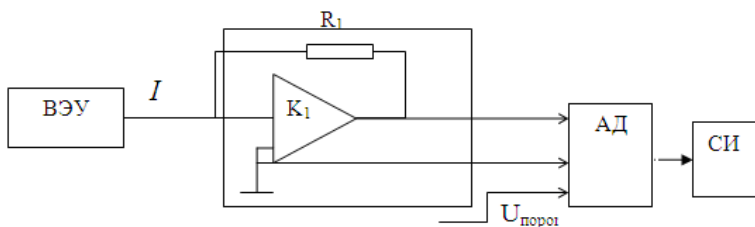


рис.10. Схема измерения сигналов ВЭУ в счетном режиме

АД - амплитудный дискриминатор, который отсекает «шумовые» импульсы (амплитуда которых больше $U_{\text{порог}}$) и формирует сигналы, пригодные для работы стандартного счетчика импульсов (СИ). АД необходим для того, чтобы не пропускать на вход счетчика импульсов (СИ) помехи, «ложные» импульсы.

Структурные схемы двух режимов регистрации импульсов ВЭУ показаны на рис 11 и рис.12.

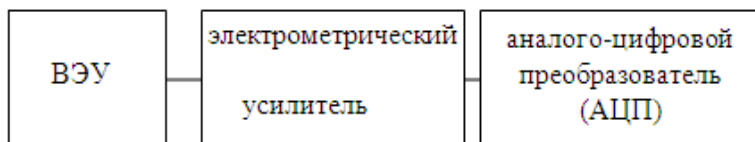


рис 11. Аналоговый режим регистрации импульсов ВЭУ

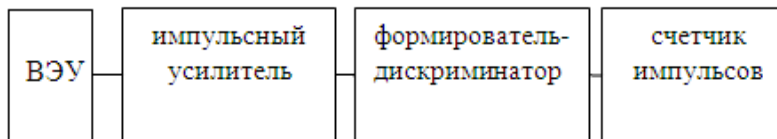


рис.12. Счетный режим регистрации импульсов ВЭУ

2.3 Применение двух режимов регистрации сигналов ВЭУ в зависимости от интенсивности измеряемых токов

Выполнив преобразование единиц измерения по горизонтальной шкале (рис.13) сигналов ВЭУ из импульсов в секунду в амперы, получаем, что счетный режим используется в диапазоне от 10^{-19} А до 10^{-13} А, а аналоговый от 10^{-15} А до 10^{-10} А. Счетчики импульсов (рис.14) представляют собой набор из счетных триггеров (J-K триггеров). В таком триггере имеется вход для подачи подсчитываемых импульсов и вход для сброса (установки в "0").

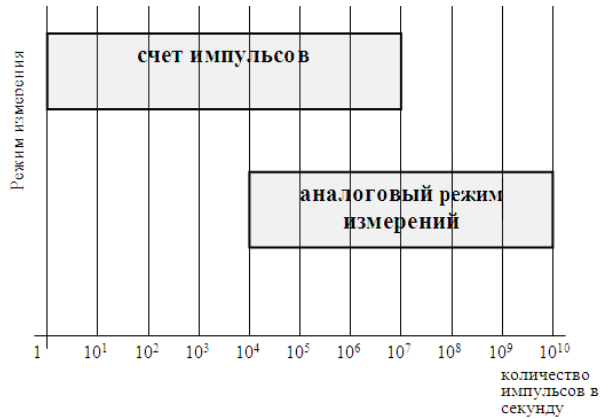


рис.13. Счетный и аналоговый режимы

Значение выходного сигнала триггера зависит от того, в каком состоянии находился триггер до подачи на него импульса. Если триггер до подачи импульса находился в состоянии "0", то после подачи импульса он переходит в состояние "1". Если активен J вход, то синхроимпульс переводит триггер в состояние "1".

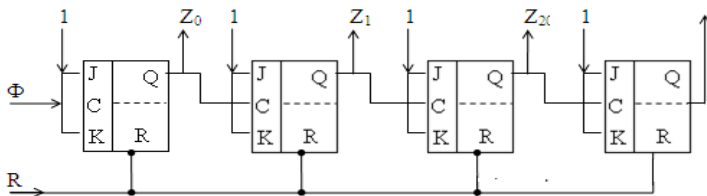


рис.14. Двоичный счетчик из четырех J-K триггеров

Если активны оба входа, то триггер работает в счетном режиме, то есть на выходе каждого триггера частота импульсов уменьшается в два раза, например, так, как показано на рис. 15 и рис.16 для схемы из четырех J-K триггеров, показанных на рис.14 .

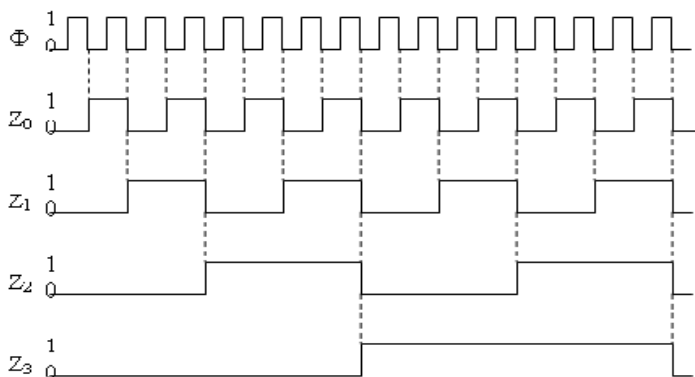


рис.15. Выходные сигналы с выходов отдельных разрядов счетчика

Φ	Z	Z ₂	Z ₁	Z ₀
	2 ³	2 ²	2 ¹	2 ⁰
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

рис.16. Таблица состояний счетчика в зависимости от номера временного промежутка.

В столбцах Z_0, Z_1, Z_2, Z_3 показаны двоичные числа, соответствующие количеству импульсов, пришедших на вход в определенные моменты времени.

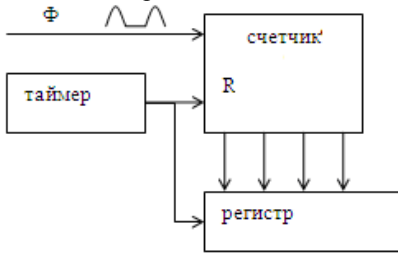


рис.17а. Структурная схема устройства измерения спектрального сигнала Φ в счетном режиме

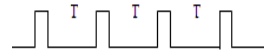


рис.17б. Выходной сигнал таймера.



рис.17в. Количество импульсов в интервале T пика

Для того чтобы с помощью ВЭУ измерить величину тока в спектральном пике нужен таймер и регистр (рис.17а). Таймер выдает сигналы, показанные на рис.17б для записи количества импульсов измеренных в интервале T в регистр и сбрасывает (обнуляет) счетчик после того, как число подсчитанных импульсов окажется в регистре. После того, как в регистре окажется число соответствующее количеству импульсов, измеренному в интервале T, счетчик начинает новый счет для следующего интервала T и так далее, пока не будет измерен весь спектральный пик.

2.4 Принцип действия элементов счетчика

Счетный триггер

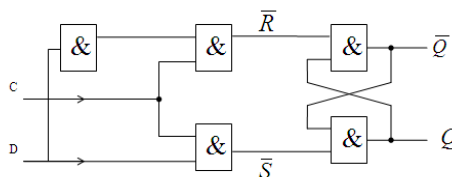


рис.18. Логическая схема счетного или t - триггера

В этом триггере имеется один вход С (рис.18, рис. 19). Импульс подается на входную шину триггера и вызывает изменение его состояния. Если триггер находится в состоянии "0", он переходит в состояние "1" и наоборот.

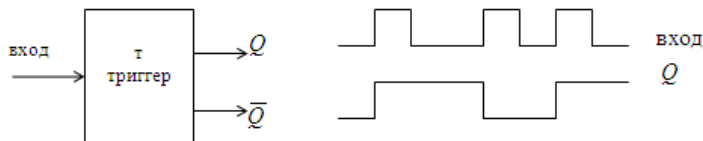


рис.19. Структурная схема т - триггера и временные диаграммы входного и выходного сигналов.

J-K триггер (рис.19) – это счетный -триггер, рассчитанный на работу в режиме синхронизации. Синхроимпульсы (Φ) стробируют J и K входы. Если активен K-вход, то синхроимпульс переводит триггер в состояние 1. Если активны K-вход и J-вход, то этот триггер работает как счетный.

2.5 Расчет быстродействия счетчика

Для регистрации импульсов, приходящих с частотой от менее чем 1 импульса в секунду до $\sim 10^6$ импульсов в секунду, режим счета является самым надежным и точным, так как отсутствуют погрешность от шумов и наводок в электронных трактах. При более частых потоках импульсов (более 10^6 импульсов в секунду) режим счета имеет недостаток из-за наличия «мёртвого» времени - τ . «Мёртвое» время – это время, в течение которого счетчик не может работать из-за ограниченных возможностей по быстродействию.

Если τ достаточно мало, то счетчик успевает фиксировать поток импульсов, расстояние, между которыми мало, то есть частота высокая. В научных приборах поток поступления импульсов не является равномерным. Нужно использовать статистику. В статистике обычно говорят о законах распределения, вероятностях, оценках.

Предположим, сто количество импульсов, попадающих в этот интервал, подчинено распределению Пуассона. Это означает, что вероятность попадания в этот интервал k импульсов равна:

$$P(k) = e^{-\mu} \frac{\mu^k}{k!} \quad (2)$$

μ - среднее число импульсов, которые могли бы попасть в этот интервал

λ - плотность потока, есть количество импульсов в единицу время, то есть, ток заряженных частиц или плотность потока квантов электромагнитного излучения

$$\mu = \lambda \tau$$

В соответствии с формулой (2) вероятность, того что в этот интервал не попадет ни один импульс, равна:

$$P(0) = e^{-\mu} \quad (3)$$

Теперь найдем вероятность попадания 1-го и более импульсов

$$P(\kappa \geq 1) = 1 - e^{-\mu} \quad (4)$$

Пусть ΔN – количество интервалов, в которые попали 1 и более импульсов. N - общее число интервалов.

$$\frac{\Delta N}{N} = (1 - e^{-\mu}) \quad (5)$$

Пусть $\delta = \frac{\Delta N}{N}$ погрешность счетного устройства из-за наличия мертвого времени.

$$\Delta N = \delta N \quad (6)$$

В соответствии с формулой (5)

$$\Delta N = (1 - e^{-\mu})N = \delta N, \quad \mu = \lambda \tau$$

$$1 - e^{-\mu} = \delta \quad ; \quad 1 - e^{-\lambda \tau} = \delta$$

$$1 - \delta = e^{-\lambda \tau} = \frac{1}{e^{\lambda \tau}}; \quad \frac{1}{1 - \delta} = e^{\lambda \tau};$$

$$\ln\left(\frac{1}{1 - \delta}\right) = \lambda \tau; \quad \tau = \frac{1}{\lambda} \ln\left(\frac{1}{1 - \delta}\right);$$

т. к. $\delta \ll 1$ учитывается, что $\ln(1 + x) \approx x$

$$\ln\left(\frac{1 + \delta - \delta}{1 - \delta}\right) = \ln(1 + \delta) \approx \delta$$

$$\tau = \frac{\delta}{\lambda} \quad \text{или} \quad \delta = \tau \lambda \quad (7)$$

Мы нашли связь между погрешностью счетного устройства, вызванной его ограничением быстродействия (или наличием «мёртвого» времени) и величиной мертвого времени.

Решим **конкретный пример** с использованием выведенной формулы.

Пусть $\delta = 0.006$ (0.6%) и нам необходимо измерить ток 10^{-13} А. Для вычисления интенсивности потока импульсов для этого тока составим и решим пропорцию:

$1 \text{ ум/сек} \text{ — } 1.6 \cdot 10^{-19} \text{ А}$ (единичный заряд поступает 1 раз в секунду)

$X \text{ — } 10^{-13} \text{ А}$ (X – количество импульсов в секунду для данного тока)

Тогда:

$$X = \frac{10^{-13}}{1.6 \cdot 10^{-19}} = \frac{10 \cdot 10^{-14}}{1.6 \cdot 10^{-19}} = 6 \cdot 10^5 \text{ ум/сек}$$

$$\tau = \frac{0.006}{6 \cdot 10^5} = 10^{-8} = 10 \text{ нсек.}$$

Переведем в частоту и получим, что $F=100$ МГц.

Расчитаем **количество разрядов** счетчика при измерении спектрального сигнала. Пусть $\lambda = 6 \cdot 10^5 \text{ ум/сек}$ и Δt – интервал между отсчетами. Пусть $\Delta t = 0.1 \text{ сек.}$

Тогда за время Δt поступит N импульсов, при этом $N = \lambda \cdot \Delta t = 6 \cdot 10^5 \cdot 1 \cdot 10^{-1} = 6 \cdot 10^4$.

Для представления числа N в двоичном коде нужно не менее $n = \log_2(60000) = 16$ разрядов. Таким образом, для измерения тока 10^{-13} А , соответствующего $\lambda = 6 \cdot 10^5 \text{ ум/сек}$ необходим счетчик, состоящий из 16 или более разрядов.

2.6 Компенсация просчетов

Для повышения верхней границы диапазона токов используется формула компенсации просчетов, которую просто реализовать.

Пусть за интервал наблюдения T поступило N импульсов, а счетчик из-за ограничения быстродействия зарегистрировал N_1 им-

пульсов, τ - мертвое время счетчика системы. Среднее количество импульсов (измеряемый ток) равен: $\lambda = \frac{N}{T}$.

$M = \lambda\tau$ - количество импульсов, которые могли прийти за время τ . Общее количество импульсов:

$$N = N_1 + M = N_1 + \frac{N}{T} \cdot \tau$$

$$N(1 - \frac{\tau}{T}) = N_1$$

$$N = \frac{N_1}{1 - \frac{\tau}{T}}$$

Таким образом, зная параметр системы τ - мертвое время, и измеряя в течение времени T N_1 импульсов мы получаем количество импульсов (рис.20), которое, согласно статистике, могло бы прийти на счетчик. Эта формула годится для $\tau \ll T$.

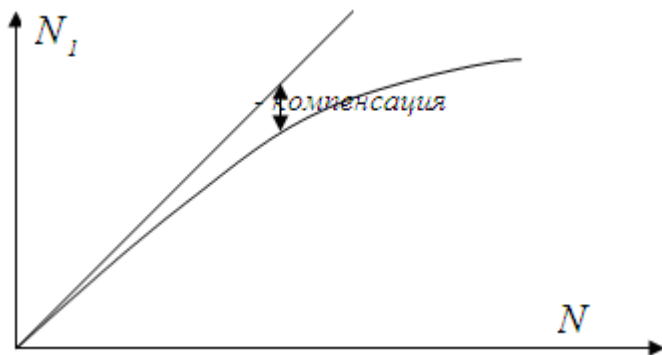


рис.20. Зависимости количества зарегистрированных счетчиком импульсов от количества поступивших импульсов с применением и без применения компенсации просчетов из-за мертвого времени

2.7 Электрометрический усилитель

Кроме счетного метода, для измерения малых токов в аналитических приборах применяется метод измерений на основе электрометрических усилителей. Электрометрические усилители - это усилители, имеющие в цепи обратной связи высокоомные резисторы. Широ-

кое применение электрометрические усилители имеют в масс-спектрометрии. Рассмотрим систему регистрации ионных токов, характерную для статических масс-спектрометров, представленную на рис.21. На этом рисунке показаны положительные ионы, поступающие масс-анализаторе на специальное устройство - цилиндр без «переднего» основания, называемого цилиндр Фарадея. Коллектор Фарадея соединяется с «землей».

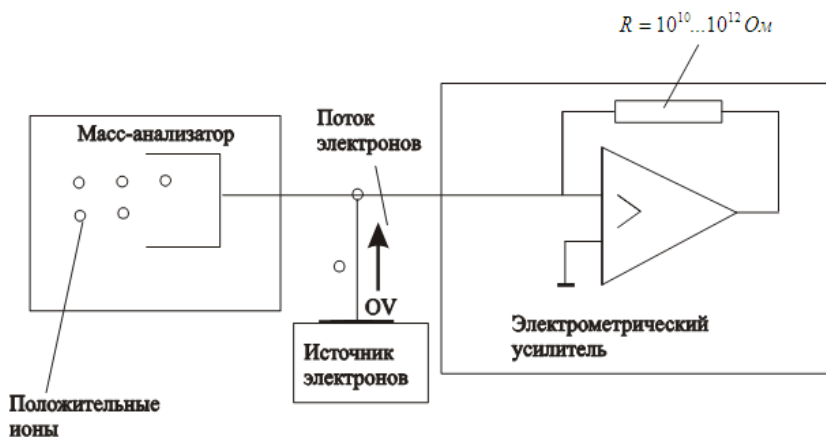


рис.21. Электрометрический усилитель в системе регистрации масс-спектрометра.

Положительные ионы ударяются о дно коллектора и нейтрализуются, соединяясь с электронами. Образуется ток электронов из «земли». Электрометрический усилитель увеличивает этот ток. Этот усилитель имеет большое сопротивление в цепи обратной связи $R = 10^{10} \dots 10^{12}$ Ом. Поэтому усилитель может регистрировать ток $10^{-9} \dots 10^{-14}$ А. Источник электронов в земле не ограничен.

Существует два потока заряженных частиц: электроны из земли и положительные ионы из масс-анализатора.

Эти потоки нейтрализуют друг друга. В результате этого возникает ток электронов, который поступает на вход электрометрического усилителя

Введение отрицательной обратной связи уменьшает собственный фон усилителя, его дрейф, уменьшает нелинейность амплитудной характеристики и стабилизирует работу всей системы.

На рис.22 показана упрощенная схема усилителя.

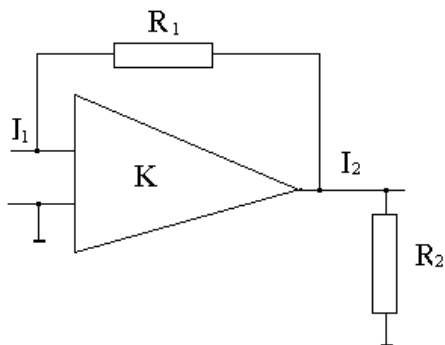


рис.22. Упрощенная схема электрометрического усилителя

$$\kappa_1 = \frac{K}{1 + K\beta} \text{ - коэффициент усиления по напряжению с обрат-}$$

ной связью; где K - коэффициент усиления по напряжению без обратной связи; β - коэффициент обратной связи (в рассматриваемом случае $\beta = 1$); когда $K \gg 1$, то $\kappa_1 \approx 1$. При этом U_2 - выходное напряжение равно входному напряжению U_1 , так как

$$I_1 \cdot R_1 \approx I_2 R_2, \quad (8)$$

коэффициент по току $\kappa_2 = \frac{I_2}{I_1} \approx \frac{R_1}{R_2}$, где R_1, R_2 и I_1, I_2 соот-

ветственно сопротивление и сила тока на входе и выходе усилителя.

$R_1 \approx 10^{10} - 10^{12}$ Ом, коэффициент усиления по току $\kappa_2 \approx 10^9 - 10^{10}$.

Пусть входной ток $I_1 = 10^{-12}$ ампер, тогда, для того чтобы выходное напряжение $I_2 R_2$ было бы равно одному вольту, R_2 должно быть равно 1 кОм при $I_2 =$ равном 1 мА. В соответствии с формулой (8) сопротивление в цепи обратной связи R_1 должно быть равно 10^{12} Ом.

Применение отрицательной обратной связи, влияет на величину постоянной времени усилителя и на величину времени нарастания напряжения на выходе усилителя. Время нарастания напряжения на выходе усилителя τ , происходит по экспоненте. Постоянная времени

электрометрических усилителей. $\tau = R \cdot C$, так как R - велико, τ может быть равной 1...2 сек.

2.8 Тепловые шумы электрометрического усилителя

Всем элементам цепей с активным сопротивлением свойственен тепловой шум. Он вызывается неупорядоченным тепловым движением носителей заряда – электроны в металлах в полупроводниках n -типа. Сопротивления электрометрических усилителей велики и поэтому велики и *Э.Д.С.* тепловых шумов. Средний квадрат *Э.Д.С.* тепловых шумов резистора с сопротивлением R в интервале частот $d\omega$:

$$d^2 \overline{U}_R = \frac{2 \cdot \kappa \cdot T \cdot R \cdot d\omega}{\pi} \quad (9)$$

$$\kappa = 6 \cdot 10^{-38} \text{ Дж/К} , \quad T - \text{абсолютная температура}$$

В электрометрии ω_0 - нижняя граничная частота ≈ 0

$$\overline{U}_T^2 = \frac{2 \cdot \kappa \cdot T \cdot \omega \cdot R}{\pi} = 4 \cdot \kappa \cdot T \cdot R \cdot \Delta f \quad (10)$$

При комнатной температуре для выбранного $R_I = 10^{12}$ Ом тепловой шум может быть сравним с измеряемым током.

2.9 Дробовые шумы

Дробовой шум — беспорядочные флуктуации напряжений и токов относительно их среднего значения в цепях радиоэлектронных устройств, обусловленные дискретностью носителей электрического заряда — электронов. Грубо говоря, прибытие каждого электрона сопровождается всплеском тока в цепи. При больших токах дробовой шум подавляется корреляцией между электронами. В отличие от теплового шума, вызванного тепловым движением электронов, дробовой шум не зависит от температуры. Дробовой шум проявляется, например, в виде акустического шума в динамике радиоприемника, в виде «снега» на экране телевизора, «травки» на радиолокационном отметчике и тому подобное. Дробовой шум — основная составляющая внутренних шумов большинства радиоэлектронных устройств, которые приводят к искажению слабых полезных сигналов и ограничивают чувствительность усилителей. Термин «дробовой шум» (а также дробовой эффект) возник в связи с тем, что благодаря ему, в громко-

говорителе, подключённом к выходу усилителя или радиоприёмника, появляется акустический шум, напоминающий падение дроби. На рис.23 приведены реализации дробового и белого шума.

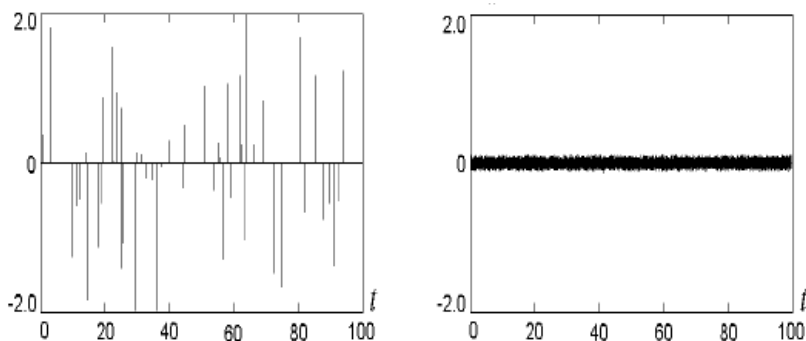


рис.23. Реализация белого шума (справа) и дробового шума слева.

Амплитуда отдельных отсчетов белого шума, характерного для токов больших токов (больше чем 10^{-9} ампер) значительно меньше чем для дробового из-за корреляцией между электронам. В таблице на рис.24 приведены значения среднего квадратичного отклонения (СКО) дробового шума зависимости от измеряемого тока и его частоты в герцах.

Измеряемый ток (А) □	Частота (Гц) □	$\sqrt{i^2}$ □
10^{-8} □	1 □	$0,5 \cdot 10^{-18}$ □
10^{-8} □	10 □	10^{-18} □
10^{-10} □	1 □	$0,6 \cdot 10^{-17}$ □
10^{-10} □	10 □	$0,4 \cdot 10^{-17}$ □
10^{-12} □	1 □	10^{-16} □
10^{-12} □	10 □	$0,2 \cdot 10^{-15}$ □
10^{-18} □	1 □	10^{-14} □

рис.24. СКО дробового шума в зависимости от измеряемого тока

В электрометрических усилителях относительная составляющая дробовых шумов для малых токов значительно больше. В некото-

рых случаях значение дробовых шумов превышает значение измеряемого тока. Кроме теплового и дробового шумов в измерительных цепях электрометрических усилителей на точность влияет паразитный ток изоляторов, радиоактивный фон, электростатические помехи, внешние электромагнитные поля.

3. Аналого-цифровые подсистемы

3.1 Основы преобразования в код

Основной функцией аналого-цифровых подсистем систем автоматизации любого назначения, в том числе аналитических приборов исследований является преобразование информации, представленной в аналоговом виде в цифровые коды.

Процесс аналого-цифрового преобразователя является одним из видов измерения. Во всяком измерении предполагается сравнение измеряемой величины с какой-то мерой. В прецизионных, метрологических измерениях в качестве меры используются эталоны. Будем называть нашу меру или меры для представления аналоговой величины в цифровой код (цифровую величину), также эталоном или эталонами.

Основная идея преобразования – установление численного соответствия между аналоговой величиной, поданной на вход аналого-цифрового преобразователя (АЦП) и выбранными эталонными мерами. Наибольшее распространение в системах автоматизации нашли следующие виды аналоговых величин: напряжение и ток, временной интервал, фазы, частота переменного тока. В основном мы будем рассматривать сигналы в виде напряжения, которое нам нужно преобразовать в позиционный двоичный код (ПДК). Позиционный двоичный код означает число в двоичной системе. Для преобразования в привычный десятичный код нужно умножить 1 или 0 на число, соответствующее позиции этой цифры, а полученное произведение сложить:

$$A_{10} = \sum_{k=0}^{n-1} b_k \cdot 2^k \quad , \quad (11)$$

где k - номер позиции, b_k - значение 0 или 1 стоящей в этой позиции.

В большинстве систем входным и выходными сигналами являются аналоговые величины. Наилучшее описание этих систем можно достигнуть в непрерывной форме. Если в составе системы есть АЦП, то за счет дискретизации непрерывных сигналов, то есть квантования по уровню и по времени (рис.25) в ней возникает потери по отношению к идеализированной непрерывной системе, решающей ту же за-

дачу. Как правило, эти потери окупаются положительными свойствами, присущими цифровой технике. Выбор основных параметров АЦП (частоты квантования f_k и числа разрядов n) следует производить в соответствии с результатами предварительного вычисления потерь на выходе системы, обусловленных этими параметрами. Приведем функциональную схему АЦП.

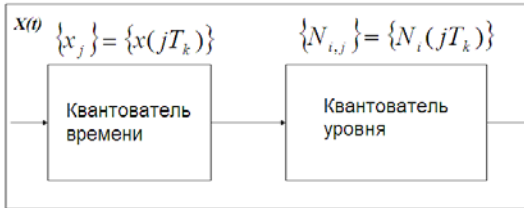


рис. 25. Функциональная схема АЦП

Функциональная схема АЦП представлена двумя операторами: 1) квантователь времени, 2) квантователь уровня. На вход АЦП поступает сигнал $X(t)$, который пройдя через квантователь времени, преобразуется в последовательность выборок $x(jT_k)$. Квантователь уровня превращает эту последовательность выборок в последовательность кодов $N_i(jT_k)$, где индекс i соответствует i -му уровню. Общая модель для определения потерь, связанных с параметрами f_k и n , может быть представлена следующим образом (рис. 26). Имеются: реальная цифровая система с АЦП и идеализированная непрерывная система, решающая ту же задачу. Выходы обеих представлены соответствующими решениями задачи $D^*[N_{i,j}]$ и $D[X(t)]$. Подразумевается, что сигнал $x(t)$ случайный и его параметры описаны лишь вероятностным образом. Это означает, что если каждому значению $x(t)$ соответствуют два значения решения: $D^*[N_{i,j}]$ и $D[X(t)]$, то совокупность значений $X(t)$ будут соответствовать совокупности пар $D^*[N_{i,j}]$ и $D[x(t)]$. Решения: $D^*[N_{i,j}]$ и $D[x(t)]$ должны совпадать с принятым критерием качества R .

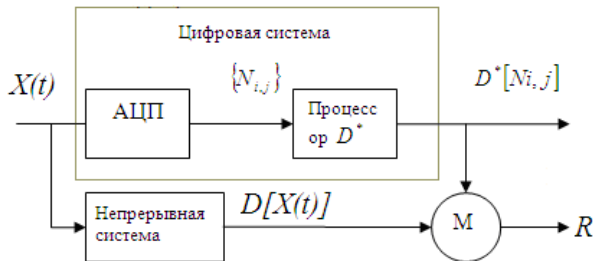


рис.26. Сравнение цифровой и непрерывной систем

Критерии качества: $P(|D^* - D| < \varepsilon)$ - вероятность того, что разность между цифровой и непрерывной системами меньше заданного числа ε . $|D^* - D| < \varepsilon$ - разность между цифровой и непрерывной системами по модулю меньше числа ε ;

$(|D^* - D|)^2 < \varepsilon$ - квадрат разности между цифровой и непрерывной системами по модулю меньше числа ε . В работах по системному анализу на основе методов моделирования рассматриваются различные варианты выбора f_k и n . Не углубляясь в теоретические расчеты, мы будем рассматривать практические варианты структурных схем АЦП. Кроме f_k и n , рассмотрим еще несколько параметров АЦП:

$q = \frac{x_{\max} - x_{\min}}{2^n}$ - величина кванта, $D = \frac{x_{\max}}{\Delta_{\text{дон}}}$ динамический диапазон.

$\Delta_{\text{дон}}$ - допустимое значение абсолютной погрешности, представленной в аналоговой форме.

Мы продолжим знакомство с основными параметрами АЦП после знакомства с их основными структурными схемами.

Сделаем еще одно отступление в практику кодирования аналоговых величин. Рассмотрим так называемый единичный код.

3.2 Единичный код и методы его преобразования.

Единичный код является старейшим из всех видов кодов и систем счисления. Этот код основан на единичной системе счисления, в которой для записи числа применялся только один вид значков – «палочка». Каждое число в такой системе счисления обозначалось с помощью строки, составленной из палочек, количество которых равнялось обозначаемому числу. Единичный код нельзя относить к позиционному, так как в нем значение «веса» цифр не зависят от положения (позиции) в последовательности цифр, изображающих число. Именно это свойство единичного кода представляет собой наибольшую ценность, т. к. создает высокую помехоустойчивость из одинакового веса разрядов. Для преобразования параллельного единичного кода в параллельный двоичный код (ПДК) необходим шифратор.

Приведем уравнение, характеризующее работу такого шифратора:

$$a_1 = \overline{e_1} \cdot \overline{e_2} \vee \overline{e_3} \cdot \overline{e_4} \vee \overline{e_5} \cdot \overline{e_6} \vee \overline{e_7} \cdot \overline{e_8} \vee \overline{e_9} \cdot \overline{e_{10}} \vee \overline{e_{11}} \cdot \overline{e_{12}} \vee \overline{e_{13}} \cdot \overline{e_{14}} \vee \overline{e_{15}} \cdot \overline{e_{16}},$$

$$a_2 = \overline{e_2} \cdot \overline{e_4} \vee \overline{e_6} \cdot \overline{e_8} \vee \overline{e_{10}} \cdot \overline{e_{12}} \vee \overline{e_{14}} \cdot \overline{e_{16}}, \quad a_3 = \overline{e_4} \cdot \overline{e_8} \vee \overline{e_{12}} \cdot \overline{e_{16}},$$

$$a_4 = \overline{e_8} \cdot \overline{e_{16}}.$$

a_1, a_2, a_3, a_4 - значения цифр в ПДК, $e_1, e_2 \dots e_{16}$ e_1 - значение цифр в единичном коде.

Приведем пример: Пусть нам нужно произвести шифрацию из единичного кода (000000001111111) в ПДК код числа 7. Для этого числа: $a_1=1, a_2=1, a_3=1, a_4=0$;

$$e_{16}=0, e_{15}=0, e_{14}=0, e_{13}=0, e_{12}=0, e_{11}=0, e_{10}=0, e_9=0, e_8=0, e_7=1,$$

$$e_6=1,$$

$$e_5=1, e_4=1, e_3=1, e_2=1, e_1=1.$$

$$a_1 = 1 \cdot 0 \vee 1 \cdot 0 \vee 1 \cdot 0 \vee 1 \cdot 1 \vee 0 \cdot 1 \vee 0 \cdot 1 \vee 0 \cdot 1 \vee 0 \cdot 1 = 1,$$

$$a_2 = 1 \cdot 0 \vee 1 \cdot 1 \vee 0 \cdot 1 \vee 0 \cdot 1 = 1,$$

$$a_3 = 1 \cdot 1 \vee 0 \cdot 1 = 1$$

$$a_4 = 0 \cdot 1 = 0.$$

Предлагается проверить для других чисел

3.3. Классификация АЦП по количеству эталонов

По принципу действия АЦП разделяются на три группы в соответствии с методом преобразования. Существуют три классических метода преобразования аналогового напряжения в цифровой код в зависимости от количества применяемых в схеме «эталон»:

1 метод $2^n - 1$ «эталон», где n - количество разрядов – метод считывания;

2 метод – $n-1$ «эталон» - метод поразрядного кодирования;

3 метод – 1 «эталон» - интегрирующий или метод последовательного счета.

3.4. АЦП, построенный по методу считывания, или параллельный АЦП

В этом АЦП используется $2^n - 1$ эталонов. При этом младший эталон равен одному кванту, следующий двум квантам...старший $2^n - 1$ квантам. Результат фиксируется по числу сравнимых эталонов в единичном коде. В этом коде количество 1 равно количеству схем сравнения (СС), которые сработали. Далее полученный единичный код с помощью шифратора преобразуется в параллельный позиционный двоичный код (ПДК). Рассмотрим структурную схему такого

АЦП, представленную на рис. 27. Работа СС поясняется на рис.28. Для реализации такого АЦП необходимо создать сетку из $2^n - 1$ эталонных уровней. Эта задача может быть решена с помощью $2^n - 1$ опорных напряжений, вырабатываемых делителями напряжений или цифро-аналоговыми преобразователями.

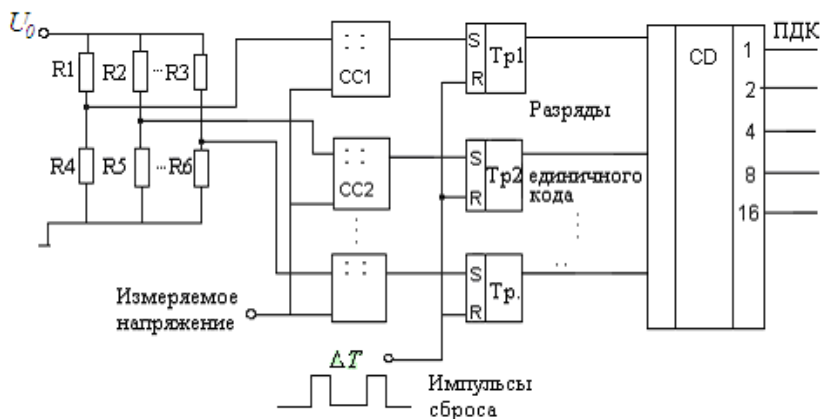


рис.27. Структурная схема параллельного АЦП

U_0 - опорное (эталонное напряжение).

R_1, R_2, \dots, R_6 выбираются таким образом, чтобы на входах СС были бы сформированы напряжения, соответствующие всем возможным кодам АЦП разрядности n .

$\Delta T = \frac{1}{f_s}$ интервал времени между дискретными отсчетами.

f_s - частота квантования по времени

$$f_s \geq 2 \cdot f_M \quad (12)$$

f_M - максимальная частота, которая присутствует в спектре входного сигнала.

Каждое из опорных напряжений поступает на первые входы схемы сравнения, а на вторые входы этих схем подано входное Измеряемое напряжение U_x . В зависимости от значения входного напряжения часть схем сравнения «сработает». При этом на их выходах получится параллельный единичный код (ЕК). Этот код подается на фиксирующие триггеры с тем, чтобы избежать ошибки неоднозначно-

сти считывания. Выходы триггеров соединены с шифратором, который преобразует ЕК в ПДК.

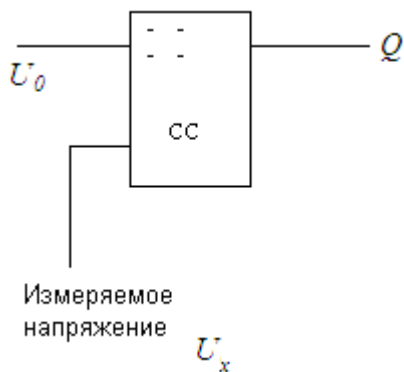


рис.28. Работа схемы сравнения $(U_x - U_0) > \varepsilon \Rightarrow Q = 1$,
где ε - близкое к нулю число

Этот вариант АЦП нашел широкое применение, так как он имеет высокое быстродействие. Время преобразования T_n определяется длительностью выполнения трех операций: $T_n = T_{cc} + T_{тр} + T_{шф}$, где T_{cc} - время срабатывания СС, $T_{тр}$ - время срабатывания триггеров, $T_{шф}$ - время срабатывания шифратора.

Недостаток такой схемы: большой объем оборудования, так как требуется $2^n - 1$ источников опорных напряжений, СС и триггеров. АЦП построенные по методу считывания имеют число разрядов $n=6, \dots, 8$, то есть. 63...255 СС, триггеров и источников питания.

Такие схемы реализуются в интегральном исполнении и имеют время преобразования порядка 10нс и меньше.

3.5 АЦП последовательного приближения

Преобразователь этого типа, называемый в литературе также АЦП с поразрядным уравниванием, является наиболее распространенным вариантом последовательных АЦЦ. В основе работы этого класса преобразователей лежит принцип дихотомии, т. е. последовательного сравнения измеряемой величины с $1/2, 1/4, 1/8$ и т. д. от ее возможного максимального значения. Это позволяет для N-разрядного АЦП последовательного приближения выполнить весь процесс преобразования за N последовательных шагов (итераций). При $N = 10$ име-

ется возможность получить с помощью таких АЦП до $10^5 \dots 10^6$ преобразований в секунду. В то же время статическая погрешность этого типа преобразователей, определяемая в основном используемым в нем цифро-аналогового преобразователя (ЦАП), может быть очень малой, что позволяет реализовать разрешающую способность до 18 двоичных разрядов при частоте дискретизации до 200 кГц.

Рассмотрим принципы построения и работы АЦП последовательного приближения на примере классической структуры (рис.29 и рис.30) для 4-разрядного преобразователя, состоящего из трех основных узлов: схемы сравнения (СС), регистра последовательного приближения (РПП) и ЦАП.

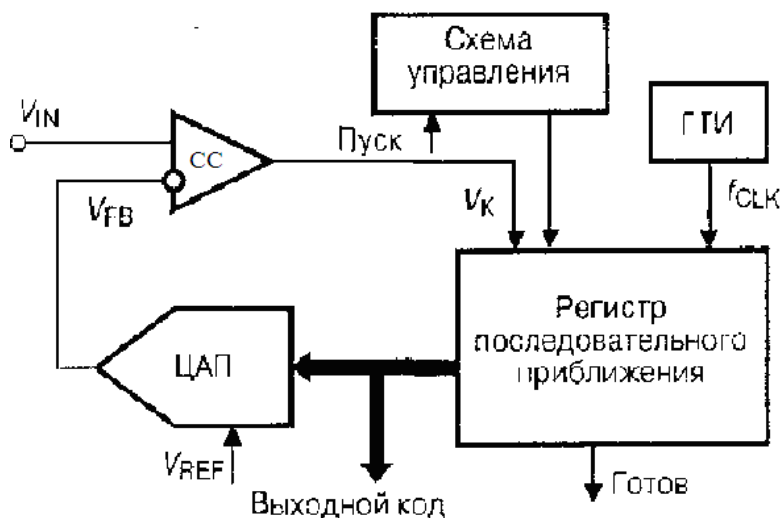


рис. 29. АЦП последовательного приближения

После подачи команды «пуск» с приходом первого тактового импульса РПП принудительно задает на вход ЦАП код, равный половине его шкалы (для 4-разрядного ЦАП это $1000_2 = 8$). Благодаря этому, напряжение V_{REF} на выходе ЦАП (рис. 29) равно: $V_{REF} = 2^3 h$, где h — квант выходного напряжения ЦАП, соответствующий младшему значащему разряду (МЗР). Эта величина составляет половину возможного диапазона преобразуемых сигналов. Если входное напряжение больше, чем эта величина, то на выходе компаратора устанавливается 1, если меньше, то 0. В этом последнем случае схема управления

должна переключить старший разряд обратно в состояние нуля. Непосредственно вслед за этим остаток: $V_{in} - 2^3 h$ таким же образом сравнивается с ближайшим младшим разрядом и т. д.

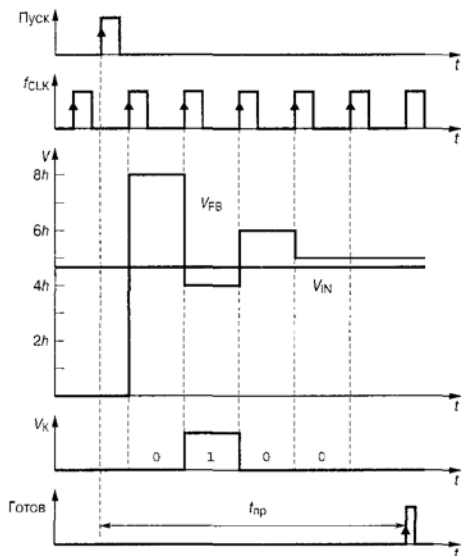


рис.30. Временные диаграммы для 4-разрядного АЦП последовательного приближения

После четырех подобных выравнивающих шагов в регистре последовательного приближения оказывается двоичное число, из которого с помощью цифро-аналогового преобразования получается напряжение, соответствующее входному напряжению с точностью до 1 МЗР. Выходное число может быть считано с РПП в виде параллельного двоичного кода. Кроме того, в процессе преобразования на выходе компаратора имеется возможность формирования выходного числа в виде последовательного кода старшими разрядами вперед.

Быстродействие АЦП данного типа определяется суммой времени установления t_c ЦАП до установившегося значения с погрешностью, не превышающей 0.5 МЗР, времени переключения схемы сравнения и задержки t_3 распространения сигнала в регистре последовательного приближения. Сумма $t_c + t_3$ является величиной постоянной и уменьшается с уменьшением веса разряда. Следовательно, для определения младших разрядов может быть использована более

высокая тактовая частота. При поразрядной вариации возможно уменьшение времени преобразования на 40%. для этого в состав АЦП может быть включен микроконтроллер. При работе без устройства выборки и хранения (УВХ) апертурное время равно времени между началом и фактическим окончанием преобразования, которое, по сути, зависит от входного сигнала, то есть является переменным. Возникающие при этом апертурные погрешности носят также нелинейный характер. Поэтому для эффективного использования АЦП последовательного приближения между его входом и источником преобразуемого сигнала следует включать УВХ. Большинство выпускаемых в настоящее время ИС АЦП последовательного приближения (например, 12-разрядный АЦП MAX191, 16-разрядный АЦП AD7882 и др.) имеет встроенные устройства выборки и хранения или, чаще, устройства слежения и хранения, управляемые сигналом запуска АЦП. Устройство слежения и хранения отличается тем, что постоянно находится в режиме выборки, переходя в режим хранения только на время преобразования сигнала. Данный класс АЦП занимает промежуточное положение по быстродействию, стоимости и разрешающей способности между последовательно-параллельными и интегрирующими АЦП и находит широкое применение в системах управления, контроля и цифровой обработки сигналов.

3.6 АЦП последовательного счета

Этот преобразователь является типичным примером последовательных АЦП с единичным приближением и состоит из компаратора, счетчика и цифро-аналогового преобразователя (ЦАП) (Рис. 31).

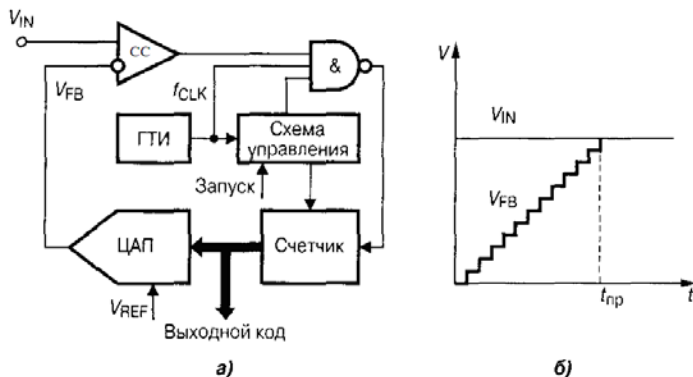


рис.31 АЦП последовательного счета: а - структурная схема; б - выходная характеристика

На один вход схемы сравнения (СС) поступает входной сигнал, а на другой сигнал обратной связи с ЦАП. Работа преобразователя начинается с прихода импульса запуска, который включает счетчик, суммирующий число импульсов, поступающих от генератора тактовых импульсов (ГТИ). Выходной код счетчика подается на ЦАП, осуществляющий его преобразование в напряжение обратной связи. Процесс преобразования продолжается до тех пор, пока напряжение обратной связи сравнивается с входным напряжением и переключится СС, которая своим выходным сигналом прекратит поступление тактовых импульсов на счетчик. Переход выхода схемы сравнения из 1 в 0 означает завершение процесса преобразования. Выходной код, пропорциональный входному напряжению в момент окончания преобразования, считывается с выхода счетчика.

Время преобразования АЦП этого типа является переменным и определяется входным напряжением. Его максимальное значение соответствует максимальному входному напряжению и при разрядности двоичного счетчика N и частоте тактовых импульсов f_{clk} равно:

$t_{\max} = \frac{(2^N - 1)}{f_{clk}}$ Например, при $N = 10$ $T = 1024$ мкс, обеспечивает максимальную частоту дискретизации порядка 1 кГц.

Статическая погрешность преобразования определяется суммарной статической погрешностью используемых ЦАП и схемы сравнения. Частоту счетных импульсов необходимо выбирать с учетом завершения в них переходных процессов.

При работе без устройства выборки и хранения апертурное время совпадает со временем преобразования. Как следствие, результат преобразования чрезвычайно сильно зависит от пульсаций входного напряжения. При наличии высокочастотных пульсаций среднее значение выходного кода нелинейно зависит от среднего значения входного напряжения.

Это означает, что АЦП данного типа без УВХ пригодны для работы с постоянными или медленно меняющимися напряжениями, которые за время преобразования изменяются не более чем на значение кванта преобразования.

Таким образом, особенностью АЦП последовательного счета является небольшая частота дискретизации, достигающая нескольких килогерц.

Достоинством АЦП данного класса является сравнительная простота построения, определяемая последовательным характером

выполнения процесса преобразования. В настоящее время такие АЦП изготавливаются в виде интегральных микросхем.

3.7 Простейший интегрирующий АЦП

Недостатком рассмотренных выше последовательных АЦП является низкая помехоустойчивость результатов преобразования. Действительно, выборка мгновенного значения входного напряжения обычно включает слагаемое в виде мгновенного значения помехи. В дальнейшем при цифровой обработке последовательности выборок эта составляющая может быть подавлена, однако на это требуется время и вычислительные ресурсы. В АЦП, которые рассматриваются ниже, входной сигнал интегрируется либо непрерывно, либо на определенном временном интервале, длительность которого обычно выбирается кратной периоду помехи. Это позволяет во многих случаях подавить помеху еще на этапе преобразования, платой за это является пониженное быстродействие интегрирующих АЦП. Структурная простейшего интегрирующего схема представлена на рис 32

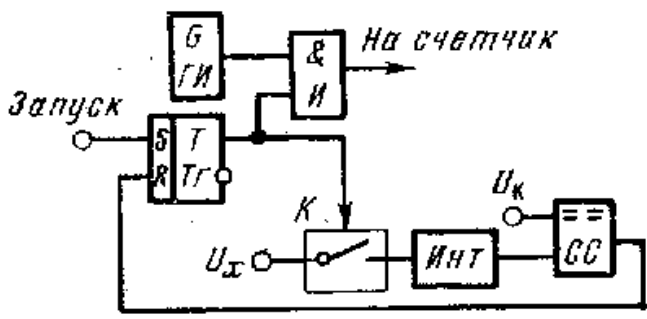


рис. 32. Структурная схема простейшего интегрирующего АЦП

Импульс запуска приводит триггер Тг в состояние 1, что приводит к открыванию ключа К, через который входное напряжение Ux подается на вход интегратора Инт, и к началу счета импульсов ГИ, поступающих на вход через элемент И. Выходные напряжения интегратора изменяется по следующему закону:

$$U_{инт} = U_0 + \frac{1}{(RC)_{экв}} \int_0^T U_x dt \quad (13)$$

U_0 - начальное (исходное напряжение на входе интегратора), T - период интегрирования, $RC_{\text{экв}}$ - эквивалентная постоянная времени интегратора.

Выходное напряжение интегратора подается на один из входов схемы сравнения СС, на второй вход, на который подается постоянное компенсирующее напряжение U_k . Схема сравнения работает, когда $U_{\text{инт}} = U_k$, при этом входное напряжение U_x отключится от входа интегратора и прекратится счет импульсов ГИ в счетчике.

Если пренебречь погрешностями интегратора и других элементов АЦП (то есть идеализировать ПНК), то можно считать, что код N получившийся в счетчике:

$$N = \frac{T}{\tau_{\text{г.и}}} \quad (14)$$

T - время интегрирования входного сигнала до срабатывания СС, $\tau_{\text{г.и}}$ - длительность одного импульса, вырабатываемого генератором импульсов ГИ.

Выведем формулу зависимости выходного кода N от величины входного напряжения U_x .

Напряжение на выходе интегратора изменяется по следующему закону:

$$U_{\text{инт}} = U_0 + \frac{1}{(RC)_{\text{экв}}} \int_0^T U_x dt \quad (15)$$

Приращение напряжения на выходе интегратора за время T :

$$U_{\text{инт}} - U_0 = \frac{U_x T}{RC_{\text{экв}}} \quad (16)$$

Из последней формулы вычислим время T , то есть время интегрирования до срабатывания СС:

$$T = (RC)_{\text{экв}} \frac{U_{\text{инт}} - U_0}{U_x} \quad (17)$$

Из формул (14) и (17) находим значение кода N :

$$N = \frac{(RC)_{\text{экв}} (U_{\text{инт}} - U_0)}{\tau_{\text{г.и}} U_x} \quad (18)$$

АЦП такого типа имеет повышенную помехоустойчивость, так как отношение сигнал/шум в процессе интегрирования повышается. Недостатками этого метода ПНК является:

Обратная пропорциональность получаемого кода входному сигналу.

Необходимость перед началом интегрирования приводить напряжение на выходе интегратора к уровню U_0

3.8 АЦП компенсационного интегрирования

Более совершенным является метод компенсационного интегрирования. Схема представлена на Рис. 33. Временная диаграмма представлена на Рис.34.

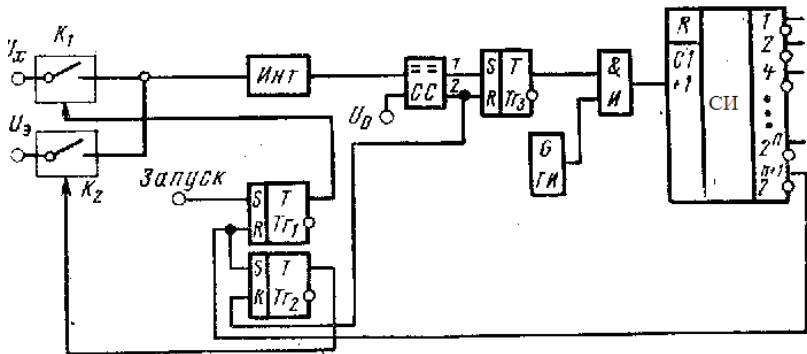


рис. 33 Структурная схема АЦП компенсационного интегрирования

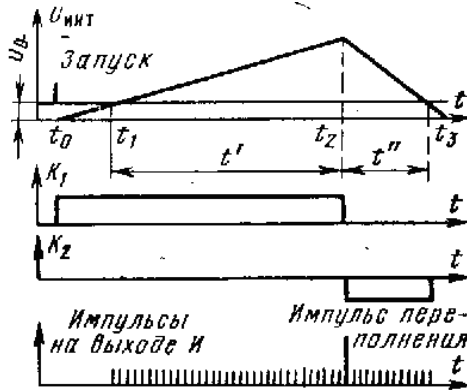


рис. 34 Временные диаграммы АЦП

Импульс запуска поступает на АЦП в момент времени t_0 и воздействует на триггер Тг1, с его помощью открывается ключ К1, после чего преобразуемое напряжение U_x подается на вход интегратора.

Выходное напряжение интегратора изменяется по следующему закону:

$$U_{\text{инт}} = \frac{1}{(RC)_{\text{экв}}} \int_0^T U_x dt \quad (19)$$

Выходное напряжение интегратора подается на один из входов схемы сравнения СС, на второй вход которой подается постоянное напряжение U_0 . До начала интегрирования $U_{\text{инт}} < U_0$, а в процессе интегрирования $U_{\text{инт}}$ растет. В момент времени t_1 $U_{\text{инт}}$ становится равным U_0 и схема сравнения срабатывает. Выходной импульс схемы сравнения СС (выход 1) перебрасывает триггер Тг3, в результате чего открывается элемент И, и импульсы генератора ГИ начинают поступать на счетчик СИ. Интегрирование производится в течение времени $t' = t_2 - t_1$. Конец этого временного интервала фиксируется счетчиком, который в момент времени t_2 выдает импульс переполнения, поступающий на триггеры Тг1 и Тг2. К моменту времени t_2 напряжение на выходе интегратора достигает величины:

$$U_2 = U_0 + \frac{1}{(RC)_{\text{экв}}} \int_{t_1}^{t_2} U_x dt \quad (20)$$

Вследствие появления импульса переполнения счетчика СИ и переброса триггеров Тг1 и Тг2, ключ К1 закрывается, а ключ К2 от-

крывается; при этом вход интегратора переключается с направления U_x на напряжение U_3 , имеющее полярность, обратную полярности U_x . После момента t_2 импульсы генератора ГИ продолжают поступать на счетчик СИ, а напряжение на выходе интегратора начинает уменьшаться по следующему закону:

$$U_{\text{итт}} = U_2 - \frac{1}{(RC)_{\text{экв}}} \int_{t_2}^{t_3} U_3 dt \quad (21)$$

Когда напряжение на выходе интегратора уменьшается до значения U_0 , схема сравнения перейдет в исходное положение и на выход 2 перебросит триггеры Тг2 и Тг3 в нулевое состояние. При этом сигнал на выходе Тг2 разомкнет ключ К2 и напряжение U_3 отключится от входа интегратора, а сигнал на выходе триггера Тг3 запретит подачу импульсов ГИ на счетчик. В счетчике будет зафиксирован код:

$$N = \frac{t''}{\tau_{\text{с.и}}} \quad (22),$$

где t'' - временной интервал между моментами времени t_2 и t_3 , то есть между моментами поступления импульса переполнения от счетчика и «пересброса» схемы сравнения СС в исходное состояние. К моменту времени t_2 счетчик установится в исходное состояние, так как пройдет импульс переполнения. Если выражение (21) представить для момента времени $t=t_3$, то получим:

$$U_3 = U_0 = U_2 + \frac{1}{(RC)_{\text{экв}}} \int_{t_1}^{t_2} U_3 dt \quad (23)$$

Подставив U_2 из (20) получим:

$$U_3 = U_0 = U_0 + \frac{1}{(RC)_{\text{экв}}} \int_{t_1}^{t_2} U_x dt - \frac{1}{(RC)_{\text{экв}}} \int_{t_2}^{t_3} U_3 dt \quad (24)$$

Если считать, что напряжения U_x и U_3 постоянны во времени интегрирования, то из (23) получим:

$$U_x(t_2 - t_1) = U_3(t_3 - t_2),$$

а так как

$$t_2 - t_1 = 2^n \tau_{\text{с.и}}, \quad (25)$$

где n - число разрядов в счетчике

$$N = \frac{(t_3 - t_2)}{\tau_{э.и}} = \frac{U_x(t_2 - t_1)}{U_0 \tau_{э.и}} = \frac{U_x}{U_0} 2^n \quad (26)$$

- Преимущества метода с компенсационным интегрированием:
- А) код приема пропорционален входному напряжению U_x
 - Б) нет зависимости от U_0 ;
 - В) отсутствует переменная $1/RC_{э.и}$;
 - Г) уменьшается влияние помех;
 - Д) дрейф выходного напряжения не сказывается на результатах преобразования.

Недостатки: А) низкое быстродействие

3.9 Преобразователи напряжение-частота

Существует несколько типов преобразователей напряжение — частота (ПНЧ). Наибольшее применение находят ПНЧ с заданной длительностью выходного импульса, функциональная схема ПНЧ представлена на рис.35, временная диаграмма на рис.36.

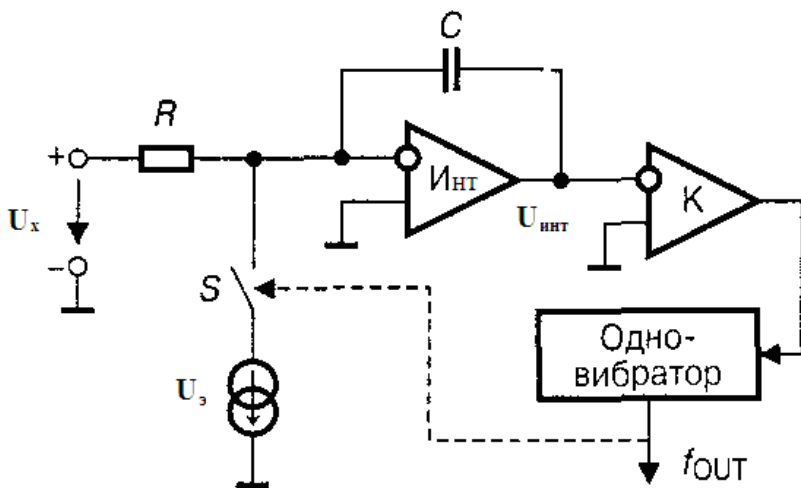


рис.35. Функциональная схема ПНЧ VFC-32

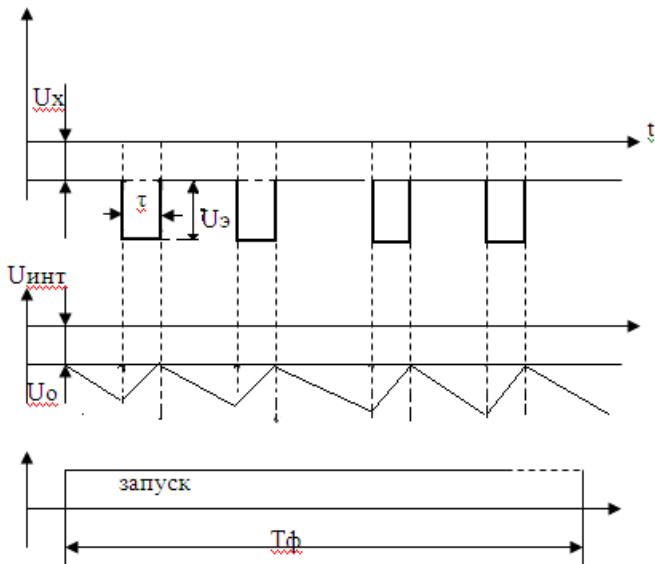


рис.36. Временная диаграмма работы ПНЧ VFC-32

Работает ПНЧ следующим образом. Под действием отрицательного входного сигнала напряжение на выходе интегратора Инт уменьшается. При этом ключ S разомкнут. Когда напряжение уменьшится до нуля, компаратор К переключается, запуская тем самым Одновибратор. Одновибратор формирует импульс стабильной длительности τ , который управляет ключом. Последовательность этих импульсов является выходным сигналом ПНЧ. Ключ замыкается, и напряжение $U_э$ в течение τ поступает на вход интегратора, вызывая увеличение выходного напряжения интегратора. Далее описанный процесс снова повторяется. В установившемся режиме суммарное приращение напряжения на выходе интегратора за единичный цикл интегрирования $T_{инт}$ равен нулю, то есть.

$$\frac{1}{(RC)_{эКВ}} \int_0^{T_{инт}} U_x dt - \frac{1}{(RC)_{эКВ}} \int_0^{\tau} U_э dt = 0 \quad (27)$$

Если значение U_x постоянно в течение $T_{инт}$, то из (27) получим:

$$\frac{U_x T_{\text{инт}}}{(RC)_{\text{ЭКВ}}} - \frac{U_{\text{э}} \tau}{(RC)_{\text{ЭКВ}}} = 0 \quad (28)$$

$$T_{\text{инт}} = \frac{U_{\text{э}}}{U_x} * \tau \quad (29)$$

Следовательно, частота следования импульсов ГИ:

$$f_{\text{out}} = \frac{1}{T_{\text{инт}}} = \frac{U_x}{U_{\text{э}}} * \frac{1}{\tau} = \alpha U_x \quad (30)$$

Число импульсов, прошедших на счетчик за фиксированный временной интервал T_{ϕ} ,

$$N = T_{\phi} \cdot f_{\text{инт}} = \frac{T_{\phi}}{T_{\text{инт}}} = T_{\phi} \alpha U_x \quad (31)$$

Выражение (30) показывает, что точность преобразователя определяется точностью установки опорного напряжения $U_{\text{э}}$, точностью поддержания длительности импульса одновибратора τ .

Таким образом, по существу, ПНЧ преобразует входное напряжение в унитарный код. Для его преобразования в двоичный позиционный код можно использовать счетчик. На базе ПНЧ могут быть построены интегрирующие АЦП, обеспечивающие относительно высокую точность преобразования при низкой стоимости. Схема интегрирующего АЦП на базе ПНЧ приведена на рис. 37

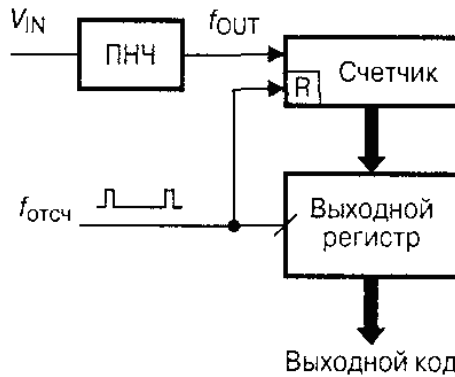


рис.37. Блок-схема АЦП на основе ПНЧ.

Двоичный счетчик подсчитывает число импульсов, поступивших от ПНЧ. Содержимое счетчика заносится в выходной регистр-зашелку. Вслед за этим происходит обнуление счетчика.

3.10 Сигма Дельта АЦП

АЦП многотактного интегрирования имеют ряд недостатков. Во-первых, нелинейность переходной статической характеристики операционного усилителя, на котором выполняют интегратор заметным образом сказывается на интегральной нелинейности характеристики преобразования АЦП высокого разрешения. Для уменьшения влияния этого фактора АЦП изготавливают многотактными. Например, 13-разрядный AD7550 выполняет преобразование в четыре такта. Другим недостатком этих АЦП является то обстоятельство, что интегрирование входного сигнала занимает в цикле преобразования только приблизительно третью часть. Две трети цикла преобразователь не принимает входной сигнал. Это ухудшает помехоподавляющие свойства интегрирующего АЦП. В-третьих, АЦП многотактного интегрирования должен быть снабжен довольно большим количеством внешних резисторов и конденсаторов с высококачественным диэлектриком, что значительно увеличивает место, занимаемое преобразователем на плате и, как следствие, усиливает влияние помех. Эти недостатки во многом устранены в конструкции сигма-дельта АЦП (в ранней литературе эти преобразователи назывались АЦП с уравниванием или балансом зарядов). Своим названием эти преобразователи обязаны наличию в них двух блоков: сумматора (обозначение операции — сигма) и интегратора (обозначение операции — дельта). Один из принципов, заложенных в такого рода преобразователи, позволяющий уменьшить погрешность, вносимую шумами, и, следовательно, увеличить разрешающую способность, — это усреднение результатов измерения на большом интервале времени.

Основные узлы АЦП — это сигма-дельта-модулятор и цифровой фильтр. Схема p -разрядного сигма-дельта модулятора первого порядка приведена на рис. 38.

Работа этой схемы основана на вычитании из входного сигнала величины сигнала на выходе ЦАП, полученной на предыдущем такте работы схемы. Полученная разность интегрируется, а затем преобразуется в код параллельным АЦП невысокой разрядности. Последовательность кодов поступает на цифровой фильтр нижних частот.

Порядок модулятора определяется количеством интеграторов и сумматоров в его схеме.

Сигма-дельта модуляторы второго порядка содержат два сумматора и два интегратора и обеспечивают большее отношение сигнал/шум, чем модуляторы первого порядка.

Наиболее широко в составе ИС используются однобитные сигма-дельта-модуляторы, в которых в качестве АЦП используется компаратор, а в качестве ЦАП — аналоговый коммутатор (рис.39).

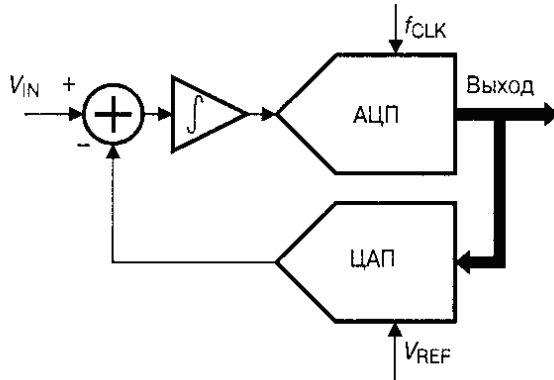


рис.38. Структурная схема n -разрядного сигма-дельта модулятора первого порядка.

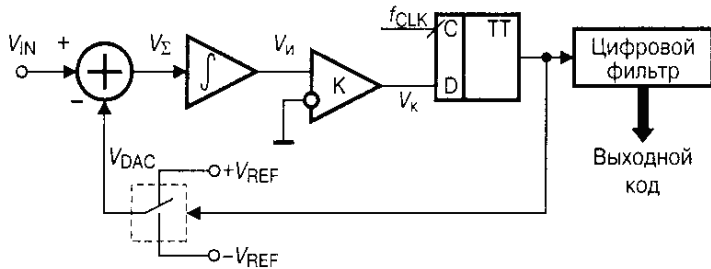


рис.39. Структурная схема 1-разрядного сигма-дельта модулятора

Принцип действия пояснен в Таблице на рис.40 на примере преобразования входных сигналов, равных 0.6 В и 0 В.

Таблица Последовательность состояний 1-битного сигма-дельта АЦП

№ такта	$V_{IN} = 0.6 \text{ В}$				$V_{IN} = 0 \text{ В}$			
	V_s [В]	V_k [В]	V_k [БИТ]	V_{DAC} [В]	V_s [В]	V_i [В]	V_k [БИТ]	V_{DAC} [В]
1	0.6	0.6	1	1	1	1	1	1
2	-0.4	0.2	1	1	-1	0	0	-1
3	-0.4	-0.2	0	-1	1	1	1	1
4	1.6	1.4	1	1	-1	0	0	-1
5	-0.4	1.0	1	1	1	1	1	1
6	-0.4	0.6	1	1	-1	0	0	-1
7	-0.4	0.2	1	1	1	1	1	1
8	-0.4	-0.2	0	-1	-1	0	0	-1
9	1.6	1.4	1	1	1	1	1	1
10	-0.4	1.0	1	1	-1	0	0	-1
11	-0.4	0.6	1	1	1	1	1	1
12	-0.4	0.2	1	1	-1	0	0	-1
13	-0.4	-0.2	0	-1	1	1	1	1
14	1.6	1.4	1	1	-1	0	0	-1
15	-0.4	1.0	1	1	1	1	1	1
16	-0.4	0.6	1	1	-1	0	0	-1

рис.40. Последовательность состояний 1-битного сигма-дельта АЦП при входных напряжениях 0.6 и 0 В.

Пусть постоянная времени интегрирования интегратора численно равна периоду тактовых импульсов. В нулевом периоде выходное напряжение интегратора сбрасывается в нуль. На выходе ЦАП также устанавливается нулевое напряжение. Затем схема проходит через показанную в Таблице последовательность состояний.

В тактовые периоды 2 и 7 состояния системы идентичны, так как при неизменном входном сигнале = 0.6 в цикл работы занимает пять тактовых периодов. Усреднение выходного сигнала ЦАП за цикл действительно дает величину напряжения 0.6 В:

$$(1 - 1 + 1 + 1 + 1) / 5 = 0.6.$$

для формирования выходного кода такого преобразователя необходимо каким-либо образом преобразовать последовательность битов на выходе компаратора в последовательный или параллельный двоичный позиционный код. В простейшем случае это можно сделать с помощью двоичного счетчика. Возьмем в нашем примере 4-разрядный счетчик. Подсчет битов на выходе компаратора за 16-такт-

ный цикл дает число 13. Несложно увидеть, что при $V = 1$ В на выходе компаратора всегда будет единица, что дает за цикл число 16, т. е. переполнение счетчика. Напротив, при $V = -1$ В на выходе компаратора всегда будет ноль, что дает равное нулю содержимое счетчика в конце цикла. В случае если $V = 0$, то, как это видно из Таблицы на Рис.36, результат счета за цикл составит 8_{10} или 1000_2 . Это значит, что выходное число АЦП представляется в смещенном коде. В рассмотренном примере верхняя граница полной шкалы составит 1111_2 , или $+7_{10}$, а нижняя -0000_2 , или -8 . При $V = 0.6$ В, как это видно из левой половины Табл. 3, содержимое счетчика составит 13_{10} в смещенном коде, что соответствует $+5$. Учитывая, что $+8$ соответствует $V = 1$ В, найдем $5 * 1/8 = 0.625 = 0.6$ В. при использовании двоичного счетчика в качестве преобразователя потока битов, поступающих с выхода компаратора, необходимо выделять фиксированный цикл преобразования, длительность которого равна произведению кода счетчика на тактовую частоту. После его окончания этого цикла должно производиться считывание результата, например, с помощью регистра-защелки, и обнуление счетчика.

Более эффективно точки зрения помехоустойчивости применение в сигма-дельта АЦП цифровых фильтров с конечной длительностью переходных процессов. В сигма-дельта АЦП обычно применяются цифровые фильтры с амплитудно-частотной характеристикой

(АЧХ) вида $\left(\frac{\sin(x)}{x}\right)^3$ (передаточная функция) такого фильтра в z -

области определяется выражением $W(z) = \left[\frac{1 - z^{-M}}{M(1 - z^{-1})}\right]^3$, где M —

целое число, которое задается программно и равно отношению тактовой частоты модулятора к частоте отсчетов фильтра.

Частота отсчетов — это частота, с которой обновляются данные. Например, для АЦП AD7714 это может принимать значения от 19 до 4000. В частотной области модуль передаточной функции

фильтра $H(f) = \left|\frac{\sin(M\pi f / f_{clk})}{M \sin(\pi f / f_{clk})}\right|^3$. В то же время применение цифрово-

го фильтра нижних частот в составе сигма-дельта АЦП вместо счетчика вызывает переходные процессы при изменении входного напряжения.

Время установления цифровых фильтров (рис.41) с конечной длительностью переходных процессов, как следует из их названия, конечно и составляет для фильтра вида $(\sin(x)/x)$ четыре периода час-

тоты отсчетов, а при начальном обнулении фильтра — три периода. Сравнение сигма-дельта АЦП с АЦП многотактного интегрирования показывает значительные преимущества первых. Прежде всего, линейность характеристики преобразования сигма-дельта АЦП выше, чем у аналогичной по стоимости АЦП многотактного интегрирования. Это объясняется тем, что интегратор сигма-дельта АЦП работает в значительно более узком динамическом диапазоне, и нелинейность переходной характеристики усилителя, на котором построен интегратор, сказывается значительно меньше.

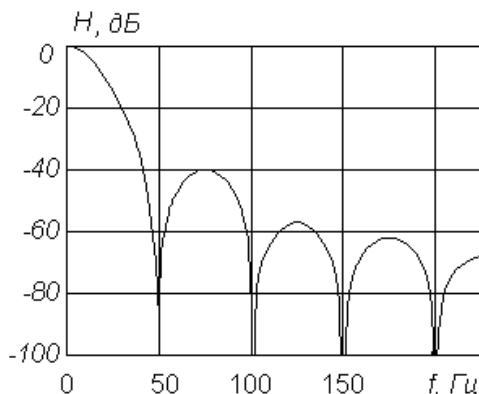


рис. 41. АЧХ цифрового фильтра сигма-дельта АЦП.

Обычно цифровой фильтр изготавливается на том же кристалле, что и модулятор, но иногда они выпускаются в виде двух отдельных ИМС (например, AD1555 - модулятор четвертого порядка и AD1556 - цифровой фильтр).

Емкость конденсатора интегратора у сигма-дельта АЦП значительно меньше (десятки пикофарад), так что этот конденсатор может быть изготовлен прямо на кристалле ИС. Как следствие, сигма-дельта АЦП практически не имеет внешних элементов, что существенно сокращает площадь, занимаемую им на плате, и снижает уровень шумов. В результате, например, 24-разрядный сигма-дельта АЦП ИТС2400 изготавливается в виде однокристалльной ИС в 8-выводном корпусе, потребляет 1 мВт мощности и стоит примерно 7 долларов США, а 18-разрядный АЦП восьми-тактного интегрирования Н 17159 потребляет 75 мВт и стоит около 30 долларов. К тому же сигма-дельта АЦП начинает давать правильный результат через 3.4 отсчета после скачкообразного изменения входного сигнала, что при величине первой частоты режекции, равной 50 Гц, и 20-раз-рядном разрешении составляет

60.. 80 мс, а минимальное время преобразования АЦП Н17159 для 18-разрядного разрешения и той же частоты режекции составляет 140 мс. В настоящее время ряд ведущих фирм-производителей аналого-цифровых ИС, такие как Analog Devices и Texas Instr прекратили производство АЦП многотактного интегрирования, полностью перейдя в области аналого-цифрового преобразования высокого разрешения на сигма-дельта АЦП. Сигма-дельта АЦП высокого разрешения имеют развитую цифровую часть, включающую микроконтроллер. Это позволяет реализовать режимы автоматической установки нуля и самокалибровки полной шкалы, хранить калибровочные коэффициенты и передавать их по запросу внешнего процессора.

3.11 Параметры АЦП

3.11.1 Погрешность усиления и смещения

Пренебрегая нелинейностью в зависимости выходного кода АЦП от входного напряжения, построим линейную функцию $y=a+bx$, где y – выходной код, а x – входное напряжение. В идеальном АЦП, который реально не существует, коэффициент b линейной функции равен единице, а коэффициент a равен нулю.

В реальном АЦП (рис.42) коэффициенты линейной функции b и a принимают отличные от идеальных значения и являются погрешностями и их отклонения от идеальных называются погрешностями усиления и погрешностями смещения соответственно.

Коэффициент a (рис.43) определяется путем подачи на вход АЦП нулевого напряжения. Для этого вход АЦП соединяют с общим проводом. В простейшем случае коэффициент b (Рис.42) определяется по двум точкам.

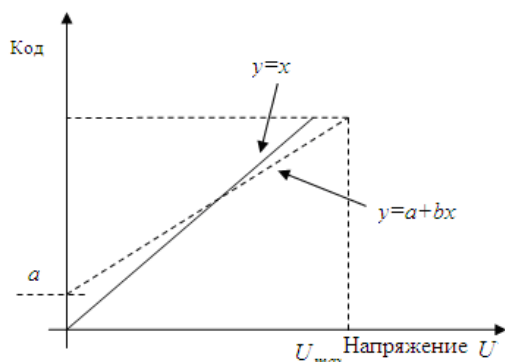


рис. 42. Погрешность усиления (b) и смещения (a)

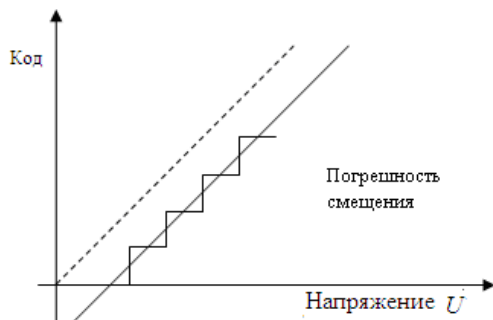


рис.43. Погрешность смещения (a)



рис.44. Погрешность усиления (b)

Погрешность усиления и смещения могут быть устранены с помощью регулировок в схемах АЦП..

3.11.2 Погрешности нелинейности.

В АЦП проявляются два типа нелинейности – интегральная и дифференциальная. Интегральная нелинейность определяется максимальным отклонением передаточной характеристики от идеальной прямолинейной характеристики (рис.45) при нулевых значениях погрешности смещения и усиления. Дифференциальная нелинейность – это отклонение величины одного из квантов от идеального аналогового значения (рис.46). Если дифференциальная нелинейность превышает 1 МЗР, то в выходном сигнале может отсутствовать одна из кодовых комбинаций (выпадающий код).



рис.45. Интегральная нелинейность

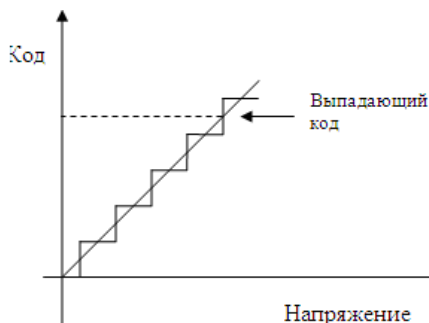


рис.46 Дифференциальная нелинейность

3.11.3 Разрешение и погрешность преобразователя

Разрешение преобразователя – это минимальная величина изменения аналогового напряжения на входе АЦП, вызывающая изменения выходного кода на один младший значащий разряд (МЗР). Эта величина определяет возможности преобразователя. Разрешение может задаваться в процентах от полного диапазона, в милливольтях или числом разрядов преобразователя.

Погрешность преобразователя определяется как максимальная разность между фактическим входным напряжением и аналоговым эквивалентом двоичного выходного кода при заданном полном диапазоне. Этот параметр называют абсолютной точностью, когда его значение указывается в вольтах. Суммарная погрешность – максимальное значение суммы всех его погрешностей, в том числе и погрешности квантования. Для преобразователей, которые не требуют коррекции

смещения или усиления может быть указана полная некорректируемая погрешность ($\pm \frac{1}{2}$ МЗР). Погрешность не всегда включается в технические характеристики АЦП, если указаны отдельные погрешности, но ее просто рассчитать.

3.11.4 Коэффициент гармонических искажений

Коэффициент гармонических искажений ($K_{ГИ}$) определяется нелинейностью характеристики и вычисляется после подачи синусоидального сигнала (рис.47) как отношение суммы мощностей 2,3,4 и 5 гармоник к мощности главной спектральной составляющей или первой гармоники (рис.48)

$$K_{ГИ} = 10 \lg \left(\sum_{k=2}^5 \frac{A_k^2}{A_1^2} \right) \quad (32)$$

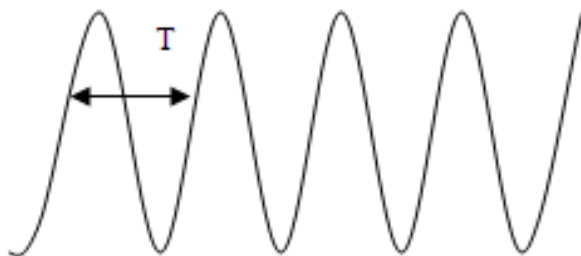


рис. 47 Входной сигнал:

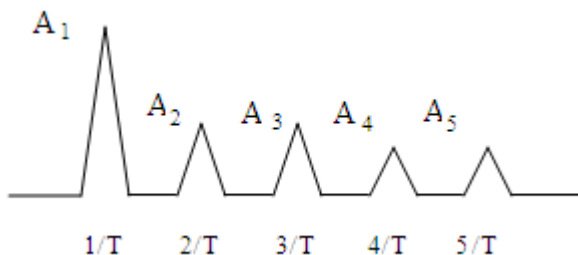


рис. 48. Коэффициенты гармоник, вычисленные с помощью преобразования Фурье:

3.11.4 .Погрешность в зависимости от конца диапазона.

Относительная погрешность квантования по уровню зависит от того, сколько значащих цифр имеет выходной код. Чем ближе выходной код к максимальному значению, тем меньше эта величина погрешности. В технических характеристиках некоторых типов АЦП и цифровых вольтметров приводится выражение для величины относительной погрешности квантования по уровню, которая вычисляется, например, по формуле (33). Первое слагаемое в скобках в зависимости от класса точности прибора может быть больше или меньше. Кроме того для некоторых цифровых вольтметров перед вторым слагаемым в скобках может быть еще множитель, характеризующий свойства шкалы. В общем случае формула для относительной погрешности измерений с помощью АЦП или цифрового вольтметра будет соответствовать формуле (34), где A и B характеризуют класс точности прибора и свойства шкалы.

Примерный вид зависимости относительной погрешности измерений от измеряемой величины представлен на рис. 49.

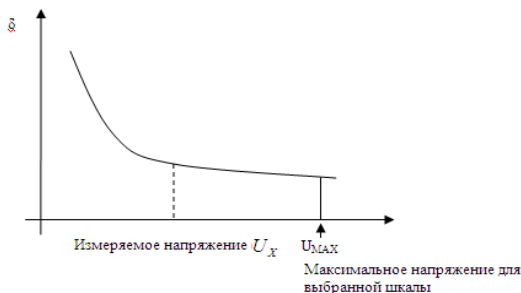


рис.49 Зависимость погрешности от измеряемого сигнала

$$\delta = \pm \left(0,01 + \frac{U_{MAX}}{U_x} \right) \cdot 100\% \quad (33)$$

$$\delta = \pm \left(A + B \frac{U_{MAX}}{U_x} \right) \cdot 100\% \quad (34)$$

3.12 Время преобразования и производительность преобразователя.

После того, как на АЦП поступает команда запуска, требуется некоторое конечное время, называемое временем преобразования t_c , прежде чем он сможет выдать правильные выходные данные. Изменения входного напряжения во время процесса преобразования вносит нежелательную неопределенность в генерируемой выходной сигнал.

Полная точность преобразователя реализуется только в том случае, когда эта неопределенность не превосходит разрешения преобразователя.

Таким образом, для n разрядного преобразователя со временем преобразования t_c необходимо выполнение условия $\left(\frac{dU}{dt}\right)_{MAX} \leq \frac{ПД}{2^n t_c}$, $q = \frac{ПД}{2^n}$ - величина кванта, ПД – полный диапазон.

Рассмотрим, например, синусоидальный входной сигнал с амплитудой A и частотой f : $U_i = A \sin(2\pi f t_i)$ (рис. 50), преобразование которого осуществляется с помощью 8-разрядного преобразователя, и пусть время преобразования $t_c = 100 \mu\text{с}$. Скорость изменения входного сигнала $\frac{dU_i}{dt} = 2\pi f A \cos(2\pi f t)$, а максимальное значение этой величины составляет $\left(\frac{dU_i}{dt}\right) = 2\pi f A$

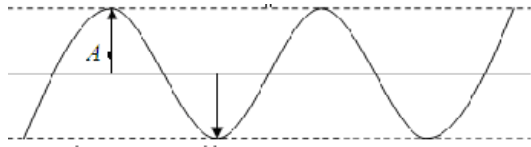


рис. 50. Определение полного диапазона синусоидального входного сигнала. ПД=2А.

$$2\pi f A \leq \frac{2A}{2^n t_c}, \quad f \leq \frac{1}{2^n t_c \pi},$$

$$f_{MAX} = \frac{1}{2,56 \cdot 10^{-2} \cdot 3,14} = \frac{100}{2,56 \cdot 3,14} \approx 12,4 \text{ Гц}.. \text{ Мы ограничены очень}$$

низкой частотой и поэтому диапазон применения АЦП был бы исключительно узок. Эта трудность обходится путем использования схем устройств выборки и хранения (УВХ).

УВХ – аналоговая схема, которая по команде осуществляет отсчет значения входного сигнала и затем сохраняет это значение на

приблизительно постоянном уровне, пока АЦП выполняет преобразование.

Временным интервалом, определяющим допустимую скорость изменения входного сигнала, является теперь время задержки между моментом получения команды и моментом фактического перехода схемы в режим хранения. Это время называется апертурным временем t_a .

При использовании УВХ одноканальная система сбора данных будет состоять из устройств, представленных на рис. 51.



рис.51. Структурная схема одноканальной системы сбора данных

Сигнал, поступающий от измерительного преобразователя, как правило, мал по амплитуде, к нему примешаны нежелательные сигналы и шумы, и, кроме того, может возникнуть необходимость в его линейаризации.

Формирование сигнала с оптимальными характеристиками для последующей обработки осуществляется с помощью усилителей, фильтров и других аналоговых схем. В большинстве применений обязательным является наличие устройство выборки – хранения.

3.13 Устройство выборки – хранения.

Устройства выборки и хранения (рис.52, рис.53) предназначены для уменьшения погрешности в выходном сигнале преобразователя, связанной с неопределенностью значения входного сигнала в течение времени преобразования при очень быстром его изменении.

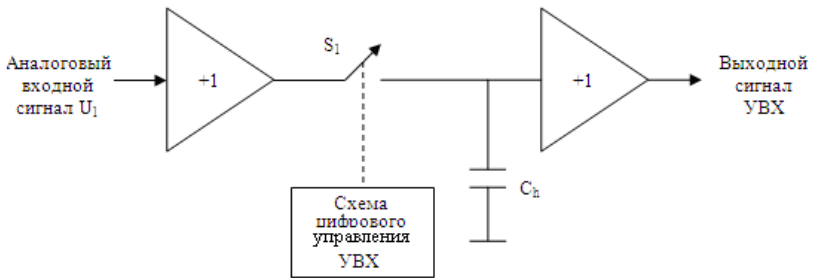


рис.52. Структурная схема устройства выборки и хранения.

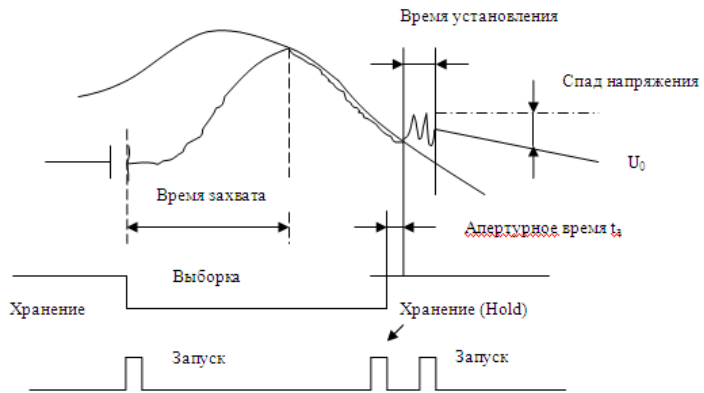


рис.53. Временная диаграмма работы схемы устройства выборки и хранения.

Команда «Запуск» на начало преобразования должна быть после команды хранения на величину немного превышающую апертурное время. Ключ S_1 замыкается по команде «Выборка».

При замыкании ключа S_1 конденсатор C_h начинает заряжаться (или разряжаться) до уровня входного сигнала. После определенной задержки, называемой «временем захвата», напряжение на конденсаторе достигает границ узкой области внутри уровня входного сигнала, ширина которой определяется установленной точностью приближения к этому уровню и остается внутри данной области. Команда HOLD (хранение) вызывает размыкание ключа S_1 , но на самом деле, ключ размыкается после короткого временного интервала, называемого «апертурным временем».

После размыкания ключа должно пройти некоторое «время установления», прежде, чем выходной сигнал УВХ стабилизируется.

После стабилизации уровня этого сигнала медленно падает временам (утечка заряда). Кроме того, наличие паразитной емкости может привести к появлению на выходе УВХ выбросов напряжения, которые являются откликами схемы на большие изменения входного сигнала. Это называется паразитным прохождением сигнала в режиме хранения.

Для УВХ большое значение имеет выбор типа и номинала запоминающего конденсатора. При выборе конденсатора с малой емкостью уменьшается время захвата, но увеличивается спад напряжения в режиме хранения.

Конденсатор с большой емкостью более точно хранит напряжение, но при этом может быть неприемлемо велико время захвата.

Тип конденсатора имеет важное значение, поскольку диэлектрическая абсорбция (диэлектрические потери) в запоминающем конденсаторе являются одним из источников погрешностей. Лучше всего работают конденсаторы с диэлектриком из полипропилена, полистирола и тефлона.

Совсем не следует использовать керамические конденсаторы, которые характеризуются высокой диэлектрической абсорбцией.

Теперь еще раз найдем локальную допустимую частоту входного сигнала, рассмотренного в начале подраздела **3.12** при $t_a = 20нс$

$$f_{\max} = \frac{1}{2^8 t_a \pi} = 62,17кГц .$$

Это вполне приемлемое значение для преобразователя с $t_c = 100мкс$.

3.14 Экспериментальное определение динамической погрешности АЦП.

Динамическая погрешность АЦП возникает в результате того, что в процессе преобразования измеряемый сигнал изменяется на величину превышающую погрешность АЦП, который измеряет постоянный («статический») сигнал. В соответствии с ГОСТом по метрологии под динамической погрешностью понимают разность между погрешностью средства измерения переменной величины и статической погрешностью соответствующей значению величины в данный момент времени. Для оценки скорости изменения сигнала, при которой величина изменения превышает статическую погрешность целесообразно использовать экспериментальную установку, структурная

схема которой представлена на рис. 54. , временная диаграмма входного сигнала на рис.55. Для практических целей важно найти такую скорость изменения входного сигнала, при которой для конкретного АЦП его динамическая погрешность не превышала бы статическую.

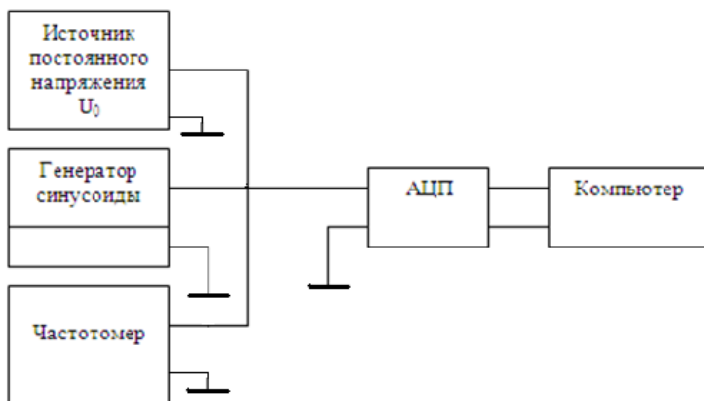


рис.54. Структурная схема установки для определения динамической погрешности.

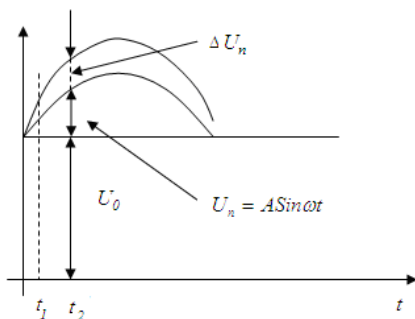


рис.55. Временная диаграмма измерения синусоидального сигнала в моменты времени t_1 и t_2 .

$$\delta U = \frac{\Delta U_0 + \Delta U_n}{U_0 + U_n} \quad (35)$$

$$\delta U = \frac{\delta U_n}{\frac{U_0}{U_n} + 1} \quad (36)$$

Формула (34) представляет собой выражение для относительной ошибки суммарного сигнала, то есть суммы постоянного сигнала

U_0 и переменного сигнала U_n . Величина погрешности постоянного сигнала ΔU_0 может быть достаточно малой по сравнению с величиной погрешности переменного сигнала ΔU_n , так как в качестве генератора постоянного сигнала может применен высоко стабильный источник напряжения, величину которого просто измерить прецизионным вольтметром. Измерить мгновенное значение амплитуды синусоидального сигнала гораздо труднее, чем постоянного. Для этих целей необходимо измерить его действующее значение с помощью вольтметра переменного напряжения, а мгновенное значение найти расчетным путем с использованием значений тригонометрических функций, вычисляемых компьютером. С помощью действующего значения напряжения находим амплитуду синусоидального сигнала. Величину частоты переменного сигнала с достаточной точностью можно измерить частотомером, входящими в состав установки. Произведем преобразование выражения (34) путем деления числителя и знаменателя на величину U_n . Если пренебречь достаточно малой величиной полученной в результате деления ΔU_0 на значение U_n , то получим выражение для суммарной погрешности входного сигнала, представленного выражением (35). В соответствии с этим выражением $\delta U \ll \delta U_n$.

Для моментов времени t_1 и t_2 вблизи перехода через среднюю линию U_0 , где $U_0 \gg U_n$ погрешность $\delta U \ll \delta U_n$. С другой стороны, в этих точках скорость изменения сигнала максимальна. Поэтому при преобразованиях сигнала в эти моменты времени должна наблюдаться максимальная динамическая ошибка преобразования. Если скорость изменения сигнала менять, варьируя амплитуду или частоту синусоидального сигнала и фиксировать коды, соответствующие значению напряжения в момент времени t_1 и t_2 , то можно найти ту скорость, при которой динамическая погрешность превышает статическую.

Будем считать, что параметры входного сигнала известны с высокой точностью. Можно построить график зависимости погрешности измерения от скорости измерения входного сигнала, который представлен на рис 56.

Преобразование сигнала в точках t_1 и t_2 периода синусоиды позволяет найти такую скорость изменения входного сигнала, при которой в точке динамическая погрешность больше, чем статическая, а в точке, соответствующей менее крутому участку синусоиды меньше статической. Найденная скорость является предельно допустимой при проведении измерений данным АЦП с погрешностью, не превышающей статической. Согласно представленным данным такой скоростью является скорость, большая чем 1.25 мВ/мкс. (рис.56.)

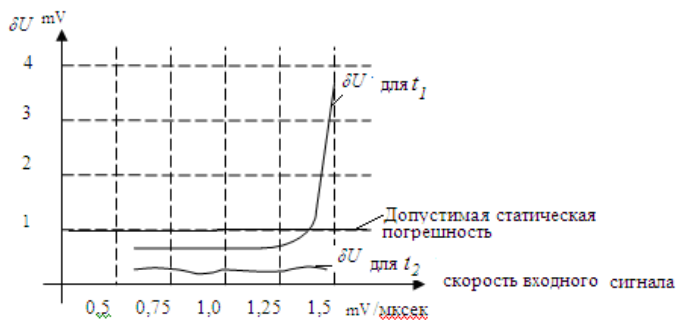


рис.56. Зависимость погрешности АЦП от скорости изменения входного сигнала.

4 Цифро – аналоговые преобразователи

4.1 Базовая схема цифро – аналоговых преобразователей

На Рис.57 представлена структурная схема цифро-аналогового преобразователя (ЦАП).

ЦАП включает в себя регистр из n фиксаторов, в которых содержится двоичный код, подлежащий преобразованию в соответствующее аналоговое напряжение.

На вход фиксаторов поступает параллельный двоичный код $D_0 \dots D_n$, то есть каждый его разряд имеет отдельный провод.

Рассмотрим принцип работы ЦАП на примере четырех разрядного устройства. Схема такого ЦАП представлена на Рис.58.

Четыре бита, фиксируемые в регистре, управляют состояниями четырех ключей и обеспечивают 16 различных комбинаций. Операционный усилитель (ОУ) включен по схеме сумматора.

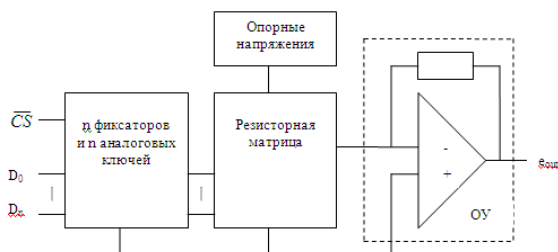


рис.57. Структурная схема цифро – аналогового преобразователя.

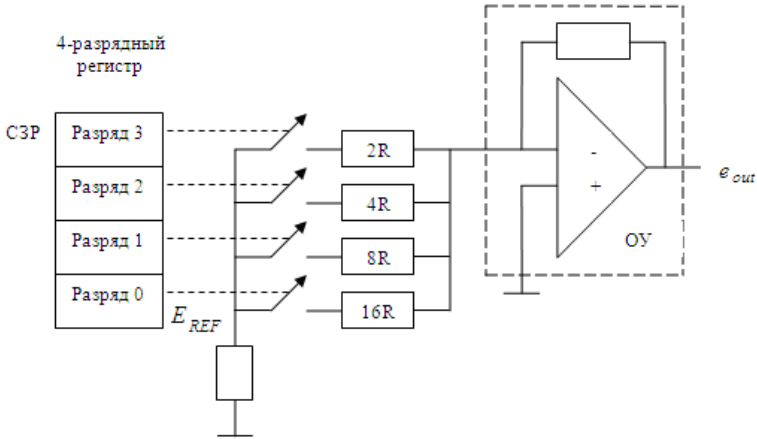


рис.58. Базовая принципиальная схема цифро – аналогового преобразователя для входного кода из четырех бит.

При замыкании одного из ключей выходное напряжение ЦАП определяется произведением опорного напряжения E_{REF} на отношение сопротивления резистора обратной связи и резистора матрицы, находящегося в цепи данного ключа. Если, например, замкнут ключ, соответствующий значению старшего значащего значения (СЗР) регистра (при установке в этом разряде логической 1), то выходное напряжение будет равно:

$$e_{out} = \frac{R}{2R} \cdot E_{REF} = \frac{E_{REF}}{2}.$$

При установке логической единицы в младшем значащем разряде (МЗР) регистра выходное напряжение:

$$e_{out} = \frac{R}{8R} \cdot E_{REF} = \frac{E_{REF}}{8}.$$

При замыкании нескольких ключей результирующее выходное напряжение определяется суммой вкладов от каждого замкнутого ключа. Например, при условии логических единиц в разрядах 1 и 3 выходное напряжение

$$e_{out} = \frac{E_{REF}}{2} + \frac{E_{REF}}{8}.$$

Таким образом, можно получить 16 различных дискретных уровней выходного напряжения, соответствующих 16 различным двоичным комбинациям на входе ЦАП. Соотношение сопротивлений весовых резисторов должны быть выдержаны с высокой точностью для обеспечения необходимой линейности преобразования.

Конструирование такого ЦАП на одном кристалле вызывает определенные трудности. Это связано со слишком большим диапазоном сопротивлений входящих в нее резисторов. В общем, для n -разрядного преобразователя нужны $n+1$ резисторов, а сопротивление резистора в цепи МЗР должно быть в 2 раз больше сопротивления обратной связи. Реальное значение сопротивления R , как части интегральной схемы составляют 5 кОм. Таким образом, в 8 разрядном ЦАПе требуется 9 резисторов от 5 кОм до 1,28 мОм, а в 12 разрядном вплоть до 20,48 мОм. Такие значения сопротивлений трудно реализовать в интегральной технологии, так как площадь кристалла ограничена. Возможность интегральной технологии реализуется наилучшим образом при повторении на одном кристалле одной и той же структуры. При этом получаются функциональные элементы (например, транзисторы) с очень близкими (согласованными) характеристиками. Желательно, таким образом, сконструировать преобразователь с малыми и одинаковыми сопротивлениями резисторов. Таким преобразователем является преобразователь с использованием R-2R резисторной матрицы лестничного типа. Принципиальная схема преобразователя представлена на рис. 59.

В этой схеме используются резисторы только двух номиналов: R и $2R$. Токи утекающие из резисторной матрицы R-2R, утекающий в нее через какую-нибудь ветвь, на своем пути в конце «лестницы» в каждом узле делится на два равных тока, уходящих от узла. Переключение разряда ключей вызывает такое же изменение значения выходного напряжения, как и соответствующих ключей предыдущем примере.

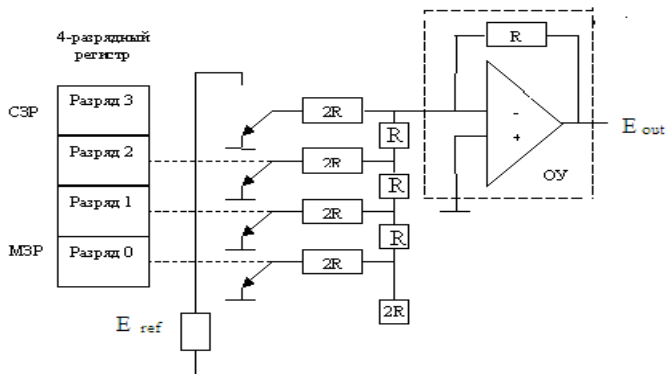


рис.59. Принципиальная схема ЦАП на основе R-2R резисторной матрицы лестничного типа для реализации в однокристалльной микросхеме.

На рис. 60 Показано как опорное напряжение $U_{оп}$ делится пополам на каждой из ступеней «лестницы» $R-2R$. В этой схеме $I_{оп}$ - значение опорного тока, который получается из опорного напряжения. $S_{N-1} - S_0$ – электронные ключи, которые управляются входным кодом, поступающим на вход ЦАП.

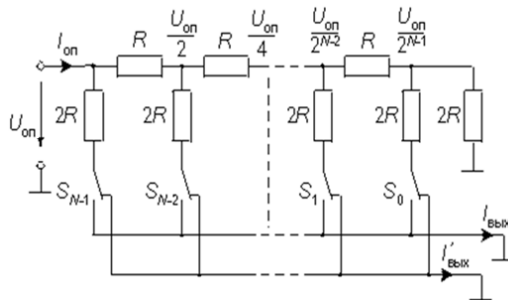


рис.60. Использование матрицы $R-2R$ для деления опорного напряжения $U_{оп}$ пополам на каждой ступени «лестницы».

4.2 Интерполяция сигналов ЦАП.

На выходе ЦАП мы имеем квантовый сигнал. По набору его квантовых уровней нужно восстановить аналоговый сигнал. Процесс восстановления аналогового сигнала по его значениям в дискретный момент времени называется интерполяцией. В математике существует множество методов интерполяции. Мы рассматриваем те методы интерполяции, которые несложно реализовать с помощью электронных схем. Различные виды интерполяции иллюстрируются на Рис. 61, Рис.62 , Рис. 63.

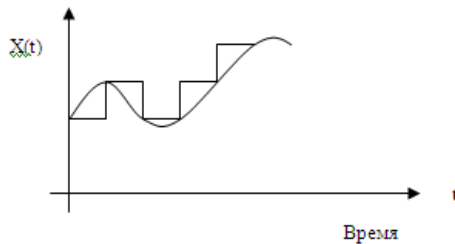


рис.61. Интерполяция нулевого порядка (одноточечная интерполяция).

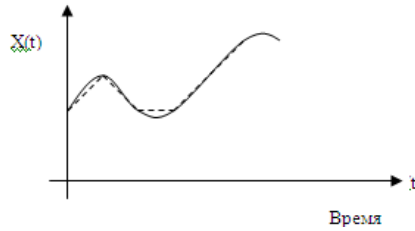


Рис.62. Линейная интерполяция.

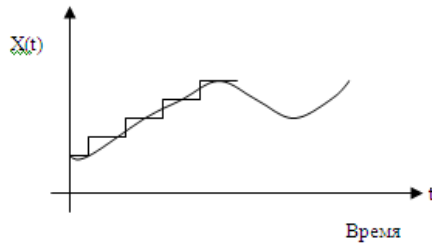


рис.63. Интерполяция с помощью фильтра.

Структурная схема системы с использованием формирователя сигнала представлена на рис.64. Цифровой электрический сигнал из процессора поступает на ЦАП. На выходе ЦАП получатся аналоговый, но квантовый электрический сигнал. После формирователя сигнала получается аналоговый электрический сигнал, пригодный для использования в системах управления или для визуализации с помощью аналоговых средств отображения сигналов.

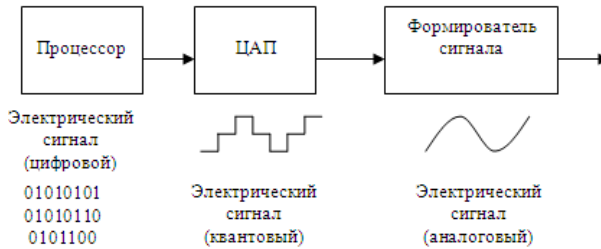


рис. 64. Структурная схема системы с использованием формирователя сигнала.

4.3 Интерфейсы цифро-аналоговых преобразователей

Важную часть цифро-аналогового преобразователя составляет цифровой интерфейс, т. е. схемы, обеспечивающие связь управляющих входов ключей с источниками цифровых сигналов. Структура цифрового интерфейса определяет способ подключения ЦАП к источнику входного кода, например, микропроцессору или микроконтроллеру. Свойства цифрового интерфейса непосредственно влияют и на форму выходной характеристики ЦАП. Так, неодновременность поступления разрядов входного слова на управляющие входы ключей преобразователя приводит к появлению узких выбросов (иглоков) в выходном сигнале при смене кода. При управлении ЦАП от цифровых устройств с жесткой логикой управляющие входы ключей ЦАП могут быть непосредственно подключены к выходам цифровых устройств, поэтому во многих ИС ЦАП, особенно ранних (572ПА1, 594ПА1, AD565 и др.), сколько-нибудь существенная цифровая часть отсутствует. Если же ЦАП входит в состав микропроцессорной системы и получает входной код от шины данных, то он должен быть снабжен схемами, позволяющими принимать входное слово от шины данных, коммутировать в соответствии с этим словом ключи ЦАП и хранить его до получения другого слова. для управления процессом загрузки входного слова должен иметь со ответствующие управляющие входы и схему управления. В зависимости от способа загрузки входного слова различают преобразователи с последовательным и параллельным интерфейсами входных данных.

4.3.1 ЦАП с последовательным интерфейсом входных данных.

Такой преобразователь, помимо собственно ЦАП, содержит на кристалле последовательный регистр загрузки, параллельный регистр хранения и управляющую логику (рис. 65). При активном уровне сигнала CS входное слово длины 12 (равной разрядности ЦАП) загружается по линии DI в регистр сдвига под управлением тактовой последовательности CLK. После окончания загрузки, выставив активный уровень на линию LD, входное слово записывают в регистр хранения, выходы которого непосредственно управляют ключами ЦАП.

В качестве примера на рис. 65б представлена временная диаграмма, отражающая процесс загрузки входного слова в ЦАП AD7233. Минимально допустимые значения интервалов времени (порядка 50 нс), указываются в технической документации на ИС.

На рис. 66 приведен вариант схемы подключения преобразователя с последовательным интерфейсом к микроконтроллеру (МК). На

время загрузки входного слова в ЦАП через последовательный порт микроконтроллера, к которому могут быть также подключены и другие приемники. На вход CS (выбор кристалла) подается активный уровень с одной из линий ввода/вывода МК. После окончания загрузки МК изменяет уровень на входе LD, как это показано на рис. 65б, и, выставив активный уровень на входе LD ЦАП, обеспечивает пересылку входного кода из регистра сдвига ЦАП в регистр хранения. Время загрузки зависит от тактовой частоты МК и обычно составляет единицы микросекунд.

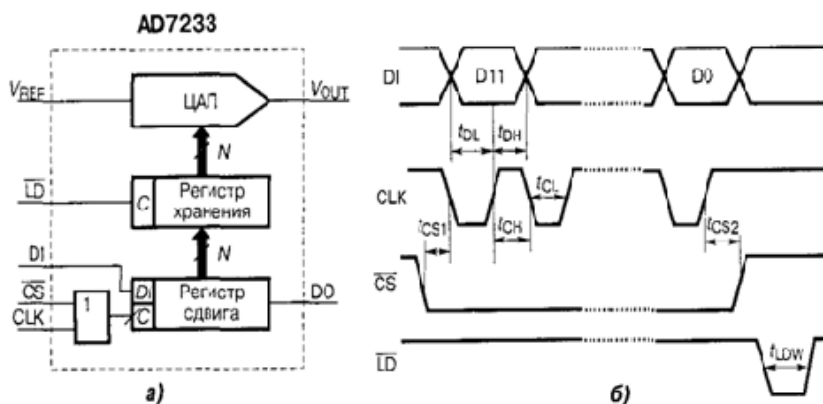


рис.65. ЦАП с последовательным интерфейсом: а – функциональная схема; б- временные диаграммы.

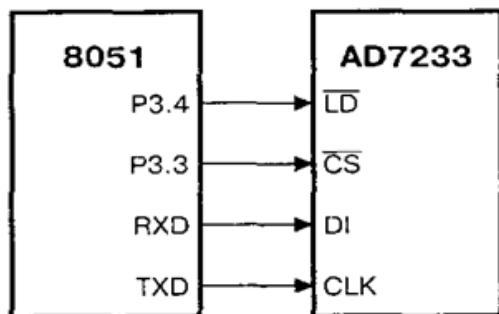


рис.66. Подключение ЦАП к микроконтроллеру 8051

4.3.2 ЦАП с параллельным интерфейсом входных данных.

Чаще используются два варианта в зависимости от разрядности процессора, который выдает цифровые данные. В первом варианте на N входов данных N -разрядного ЦАП подается все входное слово целиком.

Интерфейс такого ЦАП включает два регистра хранения и схему управления (рис. 67а). Два регистра хранения нужны, если пересылка входного кода в ЦАП и установка выходного аналогового сигнала, соответствующего этому коду, должны быть разделены во времени. Подача на вход асинхронного сброса CLR сигнала низкого уровня приводит к обнулению первого регистра и, соответственно, выходного напряжения ЦАП. Пример блок-схемы подключения 12-разрядного ЦАП MAX507 к 16-разрядному микропроцессору (МП) приведен на рис. 67. Процессор посылает входной код в ЦАП как в ячейку памяти данных.

Вначале с шины адреса/данных AD поступает адрес ЦАП, который фиксируется регистром по команде микропроцессора и, после дешифрации, активизирует вход D ЦАП.

Вслед за этим микропроцессор подает на шину AD входной код ЦАП и затем сигнал записи на вход (см. рис. 67б). Для подключения многоразрядных ЦАП к восьмиразрядным микропроцессорам и микроконтроллерам используется второй вариант параллельного интерфейса. Этот вариант предусматривает наличие двух параллельных загрузочных регистров для приема младшего байта входного слова МБ и старшего байта — СБ (рис. 68).

Пересылка байтов входного слова в загрузочные регистры может происходить в любой последовательности.

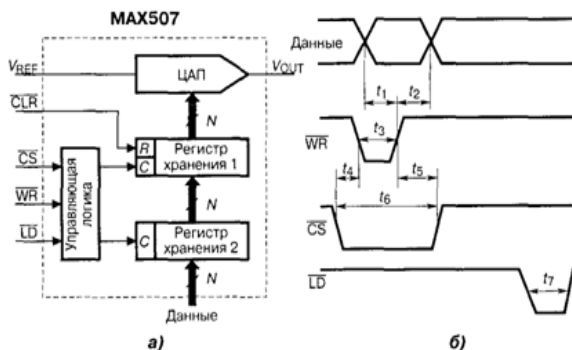


рис.67 ЦАП с параллельным интерфейсом: а- структурная схема; б- временные диаграммы.

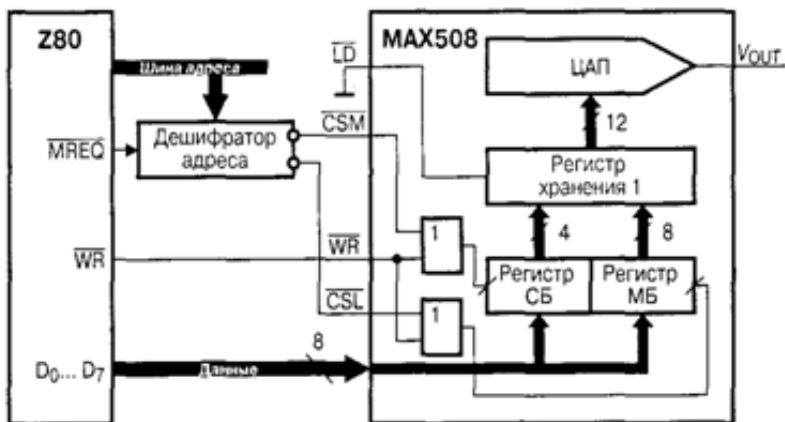


рис.68. Подключение 12 разрядного ЦАП с параллельным интерфейсом к восьмиразрядному процессору.

5 Интерфейсные подсистемы

Они служат для организации связи и обеспечения взаимодействия между другими подсистемами. Наиболее типичными в системах автоматизации аналитических приборов являются следующие способы организации интерфейсов: магистральный, радиальный, цепочечный (рис.69, рис.70, рис.71): 1) Магистральный, 2) Радиальный, 3) Цепочечный.

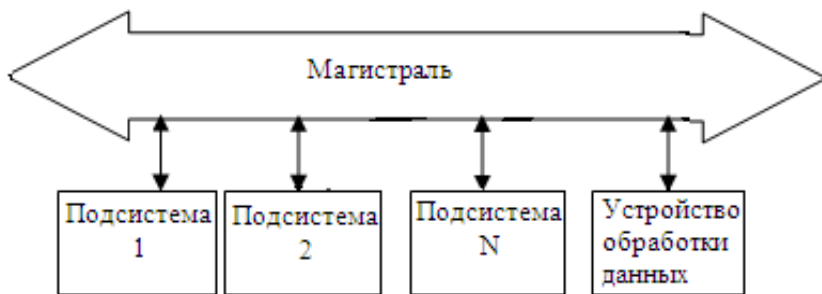


рис.69. Магистральный способ организации интерфейса.

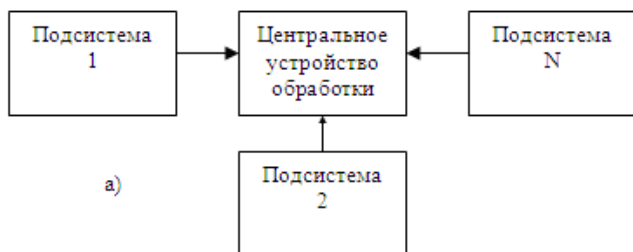


рис.70а. Радиальный способ организации интерфейса с одним устройством обработки.

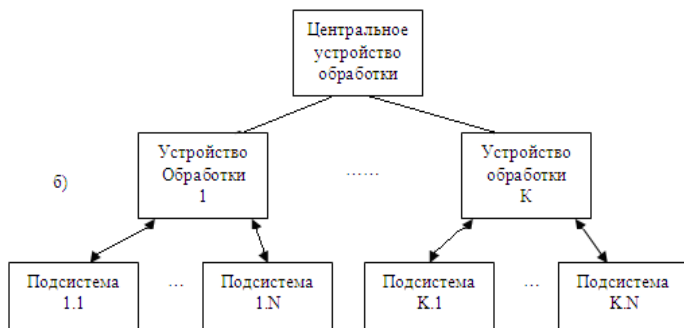


рис.70б. Радиальный способ организации интерфейса с несколькими устройствами обработки.

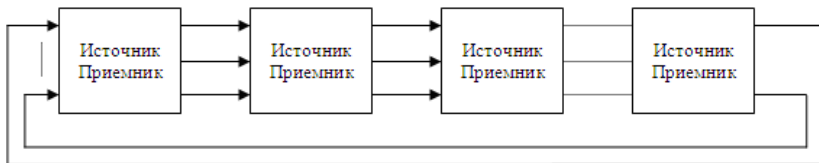


рис.71. Цепочечный способ организации интерфейса.

В системах с магистральной структурой имеются коллективные шины (наборы проводов), к которым подсоединяются все источники и приемники сигналов и контроллер. Для магистрали характерно, что все сигналы, возникающие в шинах интерфейса, в принципе доступны всем блокам (подсистемам), подключенным к интерфейсу.

В магистрали возможны запросы на связь одновременно от двух и более устройств.

Поэтому необходимо задание приоритетов, в соответствии с которыми контроллер сортирует требования на передачу или прием дан-

ных и разрешает связь устройству с наибольшим приоритетом. Примерами магистральных интерфейсных систем являются VME, VXI, ISA, PCI.

Если в системе несколько контроллеров (процессоров) на одной магистрали, то для организации многопроцессорного обмена необходим арбитраж, то есть определение приоритетного использования общих подсистем.

В системе с радиальной структурой выделяется центральное устройство обработки, с которым каждое из устройств источников или приемников сигналов связывается с помощью индивидуальной группы шин. Каждая группа шин содержит ту же номенклатуру линий (проводов), расположенных в том же порядке, что и другие группы.

Обмен данными между каждым устройством и контроллером происходит непосредственно под управлением контроллера. В некоторых системах с радиальной структурой устанавливается определенная система приоритетов.

Подсистемы с более высоким приоритетом обслуживаются в первую очередь. Приоритет присваивается приборам и блокам в зависимости от их типа, технических характеристик и важности поступления информации. Примерами радиальных интерфейсов являются: RS-232, RS-422, ..., CETRONICS..., и т.д.

В системах, выполненных по цепочечной структуре каждая пара функциональных устройств источник - приемник соединена попарно. Обмен данными происходит непосредственно между блоками и приборами.

Управляющие функции распределены между этими устройствами. В некоторых случаях для управления используют контроллер. Пример цепочечной структуры интерфейса: IEEE-488.

Для обеспечения работы многообразных интерфейсных систем создали международные стандарты, обеспечивающие: электрическую, конструктивную и информационную совместимость интерфейсных подсистем.

5.1 Радиальный последовательный интерфейс.

Одним из преимуществ последовательного интерфейса (рис.72) перед параллельным (рис.73) – это передача данных на относительно удаленные периферийные устройства.

Для такой передачи требуется всего один провод, тогда как в параллельном интерфейсе, как минимум 8 проводов для передачи одного байта.

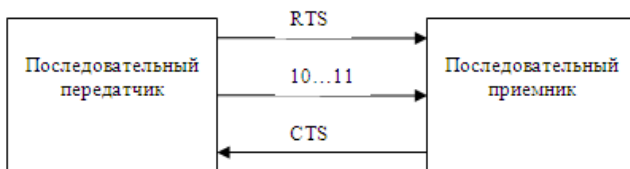


рис.72. Последовательный интерфейс передачи данных.

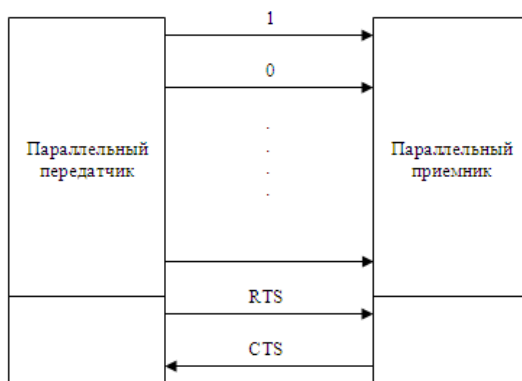


рис.73. Параллельный интерфейс передачи данных.

RTS – запрос посылки данных. CTS – готовность приемника (сброс передатчика).

Кроме того, последовательная передача данных дает возможность использовать коммерческие системы связи, например телефонную сеть.

В последовательном интерфейсе обычно первым передается младший разряд (рис.74).

Для обеспечения правильности передачи требуется выполнить процедуру квитирования: установление связи между передатчиком и приемником.

Это обмен сигналами между передатчиком и приемником, которые информируют друг друга о том, имеются ли у них данные для передачи или готов ли приемник к приему данных и т.п.

Чтобы информировать приемник о наличии данных для передачи, передатчик направляет сигнал «запрос передачи» (RTS).

Получив такой сигнал, приемник заканчивает текущую операцию и отвечает передатчику сигналом «сброс передатчика» (CTS), указывающий, что приемник готов к приему сигналов.

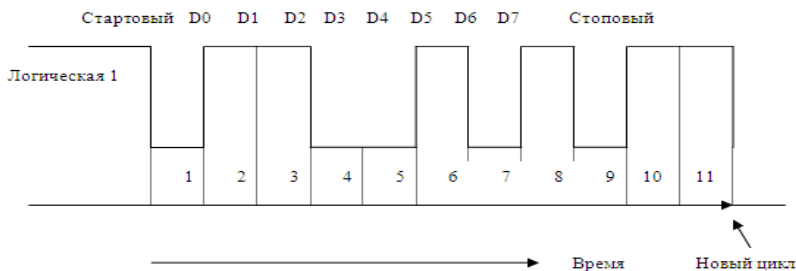


рис.74. Формат одного байта при последовательной передаче.
 Передается код 01010011.

Иногда передается еще разряд четности. При проверке на четность дополнительный бит имеет такое значение, чтобы число единиц в передаваемом слове, включая проверочный бит четности, всегда было истинно и при проверке на нечетность должно быть нечетным. Длительность одного двоичного разряда определяется выбранной скоростью передачи. Скорость передачи – стандартная величина: 9600, 19200 ... 38400, 59600, 115600 бод (бит/сек).

Циклы передачи бывают следующие: 1) 1 бит сигнала «Старт», 8 бит данных, 1 бит четности, 1 бит сигнала «Стоп»; 2) 1 бит сигнала «Старт», 7 бит данных, 1 бит четности, 2 бита сигнала «Стоп».

Если требуется передать слово данных, то прежде всего опрашивается разряд регистра состояния, соответствующий передаче. (рис.75). Он содержит единицу, если предыдущее слово данных передано полностью, то есть. если регистр передачи пуст. Если это условие выполняется, то в регистр передачи записывается следующее слово данных.

После этого осуществляется вывод его из адаптера. Если процессор ожидает ввода, то опрашивается разряд регистра состояния, соответствующий приему. Он содержит единицу, если регистр приема заполнен, то есть, если слово данных принято полностью. При выполнении этих условий с помощью соответствующей индикации в контрольном регистре можно осуществлять передачу данных.

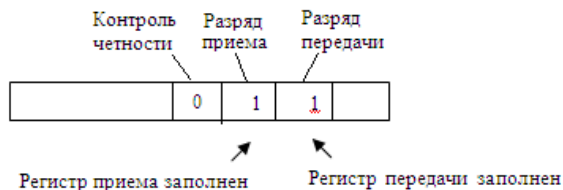


рис.75. Регистр состояния.

Из следующих битов состояния можно определить, выполнено ли условие четности, или произошла потеря информации.

Уровни сигналов

Уровни сигналов на передающем и приемном конце соединительной линии для одного из распространенных последовательных интерфейсов RS-232C показаны на Рис.76. Низкий уровень сигнала соответствует логическому нулю, а верхний уровень соответствует логической единице.

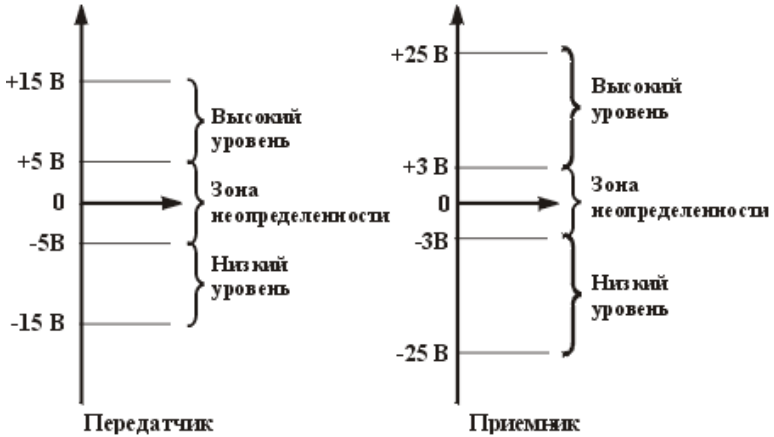


рис.76. Уровни сигналов RS-232C на передающем и принимающем концах линии связи

Соединительные линии.

Сигналы по соединительным линиям при передаче от одного узла к другому могут быть искажены. Вероятность искажения тем больше, чем круче фронт сигнала.

На практике принято считать, что простой провод можно использовать в качестве соединительной линии, если время прохождения по нему на порядок меньше, чем время нарастания сигнала на выходе схемы. Отсюда получается следующее ограничение: максимальная длина соединения должна составлять 3 сантиметра на наносекунду фронта сигнала.

Если длина проводника будет большой, возникнут существенные искажения формы импульса, отражения и сильно затухающие

колебания. Такие ошибки могут быть исключены введением линий с определенным волновым сопротивлением (коаксиальные кабели, плосковые линии), которые нагружаются на согласованную нагрузку. Их волновое сопротивление лежит в диапазоне 50-300 Ом.

Коаксиальная линия обладает существенным недостатком: ее сложно подводить к разъемам. Значительно проще передавать сигнал по двум скрученным изолированным проводам.

Если число витков составляет 100 на метр, то волновое сопротивление равно 110 Ом.

Простейшая возможность передачи данных по витой линии показана на рис.77.

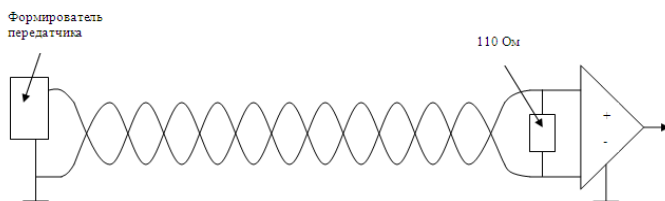


рис.77. Соединительная линия на основе витой пары с резисторами, согласующими волновое сопротивление.

Учет особенностей линий передачи.

По мере того, как растет длина линий, соединяющих передатчик и приемник, и увеличивается частота передачи необходимо учитывать характеристики линий передачи. Линию представляют моделью в виде следующей схемы (рис.78). На этом рисунке R , L , C и G – соответственно удельные сопротивления, индуктивность, емкость и активная проводимость (на единицу длины линии). Параметр G служит мерой потерь, обусловленных утечкой между двумя проводниками. Примерная форма исходного и искаженного линией сигнала представлены на рис.78.

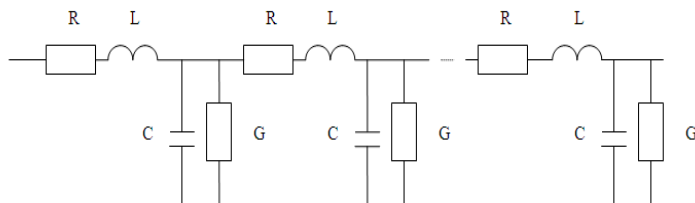


рис.78.Схема модели соединительной линии.

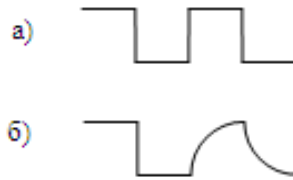


рис. 79. Исходный (а) и искаженный линией (б) цифровой сигнал.

Проблемы, возникающие из-за особенностей линии передачи.

1. Если нагрузка не согласована с линией, то в линии возникают отражения. При этом может возникнуть ошибка при передаче байтов.

2. Ослабление сигнала при очень большой длине линий может оказаться весьма значительным. В результате возможна ошибка при детектировании логического уровня. Данная проблема может быть решена путем установки повторителей.

При передаче на большие расстояния в стандартных каналах следует уменьшать скорость, тогда 1 и 0 будут лучше различаться.

После обнаружения перехода из 1 в 0 приемник считывает сигнал с входной линии через интервал времени равный половине длительности разряда – это гарантирует, что данный уровень соответствует стартовому сигналу, а не помехе.

После обнаружения стартового разряда такт увеличивается в два раза и становится равным длительности одного разряда. Передача символа заканчивается передачей одного или двух стоповых разрядов (логических единиц).

RS-232 – до 17 метров (50 футов), скорость 200 кбод. RS-422 – до 1300 метров, скорость 10 мбод.

В RS-422 применяются специальные формирователи сигналов и специальные скрученные кабели.

Волоконная оптика.

Функционирует как общий кабель с последовательным кодом, но используется для передачи электромагнитной волны инфракрасного диапазона.

Замена электрических соединений волоконной оптикой снижает искажения сигналов и повышает быстродействие приема и передачи данных.

В качестве формирователей сигналов используются ИК светодиоды, в качестве приемников – ИК детектор (рис.80).

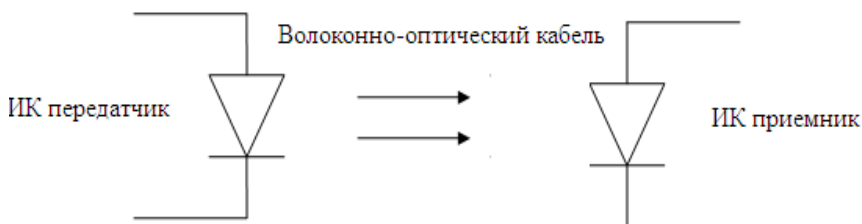


рис. 80. Структурная схема передачи данных по волоконно-оптическому кабелю.

5.2 Родственные RS-232 последовательные интерфейсы.

Последовательный интерфейс на физическом уровне может иметь различные реализации, различающиеся способом передачи электрических сигналов. Существует ряд родственных международных стандартов: RS-232C, RS-432A, RS-422A, RS-485.

Несимметричные линии интерфейсов RS-232C, RS-432A имеют самую низкую защищенность от синфазной помехи. Лучшие параметры имеет двухточечный интерфейс

В последовательном интерфейсе далеко не всегда используют двуполярные сигналы RS-232c - это неудобно, хотя бы из-за необходимости использования двуполярного питания приемопередатчиков.

Сами микросхемы приемопередатчиков UART (Universal Asynchronous Receiver - Transmitter, универсальный асинхронный приёмопередатчик), работают с сигналами по логике, например, ТТЛ: логический ноль: 0...0.5 В, логическая единица: 2.5...5 В.

Сигналы обычной логики не имеют столь высокой помехоустойчивости, как RS-232c, но не всегда это и требуется.

Для взаимного преобразования уровней RS-232c и логики специально выпускаются буферные микросхемы приёмников и передатчиков двуполярного сигнала.

В специальных кабелях-адаптерах часто применяют преобразователи уровней фирм Maxim и Surplex; они удобны тем, что содержат и приёмник, и передатчик.

Когда требуется большая помехоустойчивость, дальность и скорость передачи, применяются иные электрические варианты последовательных интерфейсов: RS-422A, RS-423A, RS-485 и другие.

На рис.81 приведены схемы соединения приемников и передатчиков, а также показаны ограничение на длину линии (L) и максимальную скорость передачи данных (V).

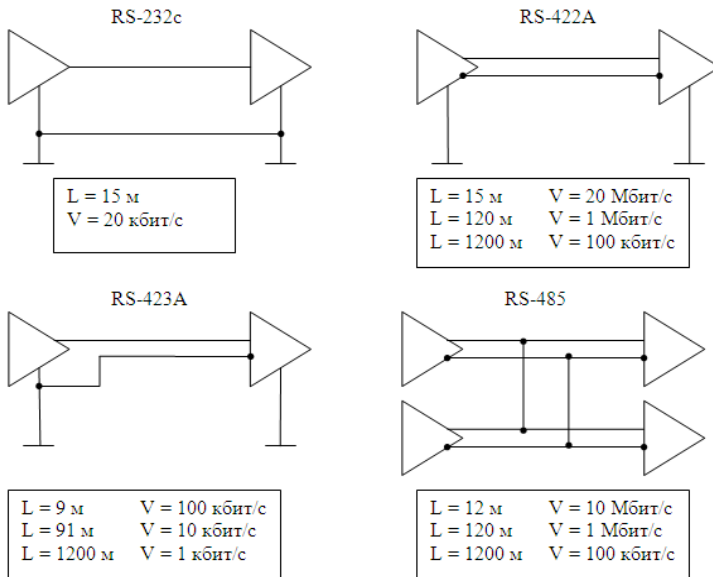


рис. 81. Стандарты пользовательских интерфейсов.

Несимметричные линии интерфейсов RS-232 и RS-423 имеют самую низкую защищённость от синфазной помехи. Хотя дифференциальный вход приёмника позволяет в какой-то мере исправить ситуацию.

Лучшие параметры имеют интерфейсы RS-422A и RS-485, работающие на симметричных линиях связи. В них для передачи каждого сигнала используются дифференциальные приёмопередатчики с отдельной (витой) парой проводов для каждой сигнальной цепи.

Интерфейсы EIA - RS-422 и EIA - RS-485 используют симметричную передачу сигнала и допускают как двухточечную, так и шинную топологию соединений. В них информативной является разность потенциалов между проводниками А и В.

Интерфейсы электрически совместим между собой, хотя и имеют некоторое отличие в ограничениях. Принципиальное отличие передатчиков RS-485 - возможность переключения в третье состояние. Интерфейс RS - 422 часто используется для подключения периферийных устройств. Интерфейс RS - 485 популярен в качестве шин устройств промышленной автоматики.

5.3 Системы промышленной автоматики на основе интерфейса RS -485и протокола ADAM.

Ряд фирм в большом количестве выпускают отдельные модули и наборы модулей в стандарте ADAM с различными номерами для организации систем промышленной автоматизации.

Отдельные модули в этом стандарте представляют собой устройства ввода и обработки данных и устройства вывода и управления узлами и подсистемами объектов промышленной автоматизации.

Модули имеют стандартные размеры и могут собираться либо в специализированную линейку, либо в специализированную стойку стандартных размеров.

Стандартное количество узлов, подключаемых по интерфейсу RS – 485 тридцать два, но с использованием специальных модулей RS – 485 repeater, это количество может быть увеличено до 256.

Структурная схема RS – 485 сети представлена на рис. 82.

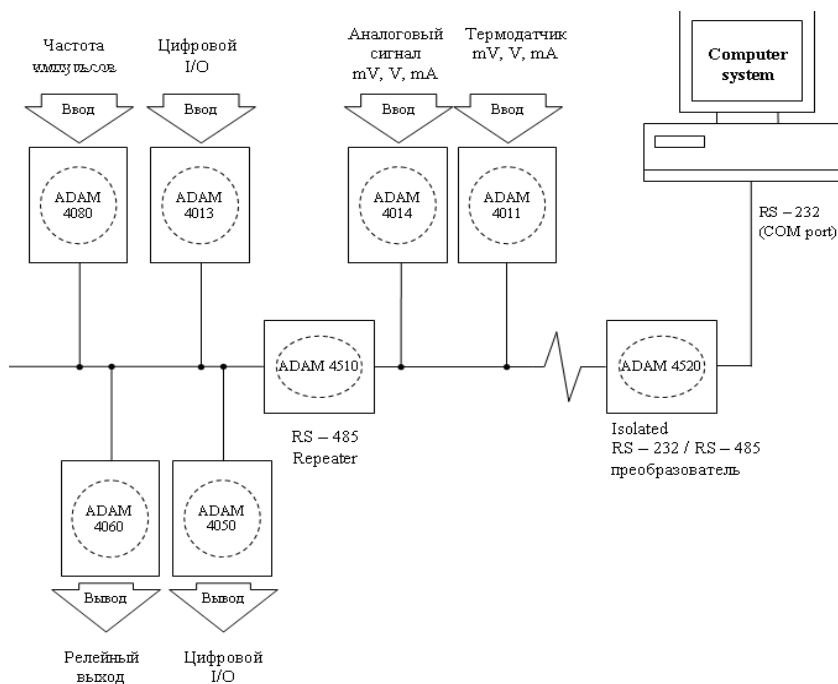


рис.82. Структурная схема сети RS – 485 до 256 модулей ADAM.

5.4 Интерфейс CAN

CAN (Control Area Network) – последовательная магистраль, обеспечивающая увязку в сеть «интеллектуальных» устройств ввода/вывода, датчиков и исполнительных устройств некоторого механизма или даже предприятия. Характеризуется протоколом, обеспечивающим возможность нахождения на магистрали нескольких ведущих устройств, обеспечивающим передачу данных в реальном масштабе времени и коррекцию ошибок, высокой помехоустойчивостью. Система CAN обеспечена большим количеством микросхем, обеспечивающих работу подключённых к магистрали устройств, разработку которых начала фирма BOSCH для использования в автомобилях, и в настоящее время широко используемых в автоматизации промышленности. Структурная схема системы приема и передачи данных системы CAN, а также «цоколёвка» разъёма приведена на Рис. 83.

Интерфейс CAN для организации высоконадёжных недорогих каналов связи в распределённых системах управления. Интерфейс широко применяется в промышленности, энергетике и на транспорте. Позволяет строить как дешёвые мультиплексные каналы, так и высокоскоростные сети. Скорость передачи задаётся программно и может быть до 1 Мбит/с. Пользователь выбирает скорость, исходя из расстояний, числа абонентов и ёмкости линий передачи скорость, исходя из расстояний, числа абонентов и ёмкости линий передачи.

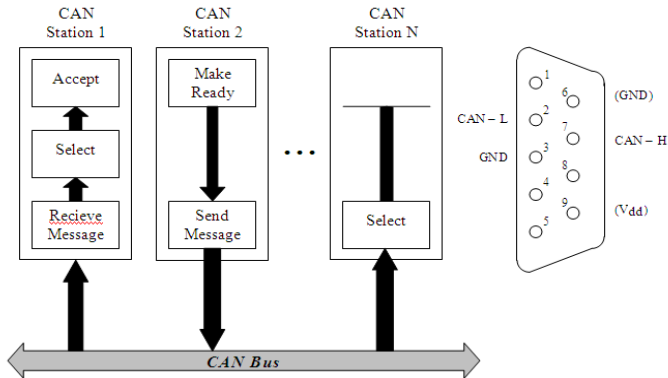


рис. 83. Структурная схема системы приема и передачи данных системы CAN,и «цоколёвка» разъёма

Максимальное число абонентов, подключённых к данному интерфейсу, фактически определяется нагрузочной способностью при-

менённых приёмопередатчиков. Например, при использовании трансивера фирмы PHILIPS PCA82C250 она равна 110. Протокол CAN использует оригинальную систему адресации сообщений.

Каждое сообщение снабжается идентификатором, который определяет назначение передаваемых данных, но не адрес приёмника. Любой приёмник может реагировать как на один идентификатор, так и на несколько. На один идентификатор могут реагировать несколько приёмников.

Протокол CAN обладает развитой системой обнаружения и сигнализации ошибок. Для этих целей используется поразрядный контроль, прямое заполнение битового потока, проверка пакета сообщения CRC – полином, контроль формы пакета сообщений, подтверждение правильного приёма пакета данных.

Хемминговый интервал $d=6$. Общая вероятность необнаруженной ошибки 4.7×10^{-11} .

Система арбитража протокола CAN исключает потерю информации и времени при «столкновениях» на шине. Интерфейс с применением протокола CAN легко адаптируется к физической среде передачи информации. Это может быть дифференциальный сигнал, оптоволокно, просто открытый коллектор и т.п. Несложно делается гальваническая развязка.

Элементная база, поддерживающая CAN, широко выпускается в индустриальном исполнении. CAN использует положительные сигналы. Различие между 1 и 0 определяется разностью напряжения относительно общего уровня (рис.84).

Разъемы для сети CAN до сих пор НЕ СТАНДАРТИЗОВАНЫ. Каждый протокол высокого уровня обычно определяет свой тип разъемов для CAN-сети.

Логический ноль регистрируется, когда на линии CAN_H сигнал выше, чем на линии CAN_L.

Логическая единица - в случае когда сигналы CAN_HI и CAN_LO одинаковы (отличаются менее чем на 0.5 В).

Использование такой дифференциальной схемы передачи делает возможным работу CAN сети в очень сложных внешних условиях.

Логический ноль - называется доминантным битом, а логическая единица - рецессивным. Эти названия отражают приоритет логической единицы и нуля на шине CAN.

При одновременной передаче в шину лог. нуля и единицы, на шине будет зарегистрирован только логический ноль (доминантный сигнал), а логическая единица будет подавлена (рецессивный сигнал).

Физический уровень (Physical Layer) протокола CAN определяет сопротивление кабеля, уровень электрических сигналов в сети и т.п.

Существует несколько физических уровней протокола CAN (ISO 11898, ISO 11519, SAE J2411).

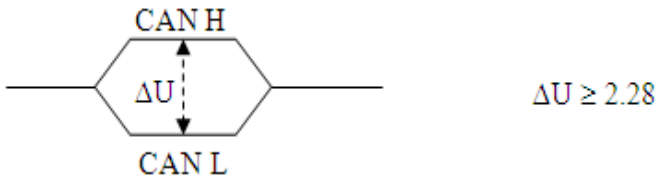


рис.84 Различие между верхним и нижним уровнями в интерфейсе CAN

В подавляющем большинстве случаев используется физический уровень CAN определенный в стандарте ISO 11898.

ISO 11898 в качестве среды передачи определяет двухпроводную дифференциальную линию с импедансом (терминаторы) 120 Ом (допускается колебание импеданса в пределах от 108 Ом до 132 Ом).

Максимальная скорость сети CAN в соответствии с протоколом равна 1 Mbit/s. При скорости в 1 Mbit/s максимальная длина кабеля равна примерно 40 метрам.

Ограничение на длину кабеля связано с конечной скоростью распространения сигнала и механизмом побитового арбитража (во время арбитража все узлы сети должны получать текущий бит передачи одновременно, те сигнал должен успеть распространиться по всему кабелю за единичный отсчет времени в сети).

Соотношение между скоростью передачи и максимальной длиной кабеля приведено в таблице: скорость передачи максимальная длина сети 1000 Кбит/сек 40 метров 500 Кбит/сек 100 метров 250 Кбит/сек 200 метров 125 Кбит/сек 500 метров 10 Кбит/сек 6 километров.

Объектный уровень в CAN интерфейсе

Объектный и канальный уровни включают весь сервис и функции передачи данных определяемых ISO/OSI моделью. Область объектного уровня включает:

1. Поиск сообщений для передачи.
2. Фильтрация сообщений, полученных от канального уровня
- 3 .Обеспечение связи между прикладным уровнем и аппаратными средствами.

Объектный уровень можно реализовывать различными способами.

Канальный уровень в CAN интерфейсе

Область канального уровня главным образом - протокол передачи, то есть. управление кадрами, выполнение арбитража, проверка и сигнализация ошибок, типизация ошибок. Внутри канального уровня решается, является ли шина свободной для начала новой передачи. Все что находится внутри канального уровня, не имеет ни какой свободы к модификации.

Как осуществляется арбитраж в CAN интерфейсе.

Когда шина свободна, любой узел может начать передачу сообщения. Если два или больше узла начинают передавать сообщения в одно и тоже время, конфликт при доступе к шине будет решен поразрядным арбитражем используя идентификатор. Механизм арбитража гарантирует, что ни время, ни информация не будут потеряны. Если кадр данных и кадр удаленного запроса данных начинают передаваться в одно время, то кадр данных имеет более высокий приоритет, чем кадр удаленного запроса данных. В течение арбитража каждый передатчик сравнивает уровень переданного бита с уровнем, считываемым с шины. Если эти уровни одинаковы, узел может продолжать посылать данные дальше. Если был послан уровень лог. '1' (recessive), а с шины считан уровень лог. '0' (dominant), то узел теряет право дальнейшей передачи данных и должен прекратить посылку данных на шину.

5.5 Интерфейс Hewlett Packard

Магистраль приборного интерфейса изначально была разработана фирмой Hewlett Packard (HP) для подключения настольных измерительных приборов с ручным управлением к ЭВМ, с целью обеспечения стандартного автоматизированного управления и сбора данных. Спецификация международного стандарта, описывающая интерфейс такой магистральной подключения к шине цифровых измерительных приборов была впервые создана HP в конце 1960-х для использования в оборудовании для автоматических измерений (англ. *automated test equipment*, АТЕ) под названием интерфейсная шина Hewlett-Packard (англ. *Hewlett-Packard Interface Bus*, HP-IB). Внешний вид стандарт-

ных разъемов для подключения измерительных приборов показан на рис. 85.



рис. 85. Разъемы интерфейса Hewlett-Packard

В 1975 такая магистраль была стандартизирована американским Институтом инженеров электротехнической и электронной промышленности (IEEE) и стала называться IEEE-488 (по номеру стандарта), и до сих пор применяется в данном качестве. IEEE-488 шина также известна под названием Интерфейсная шина общего назначения (англ. *General Purpose Interface Bus*, GPIB), стандарт IEC-625 (МЭК625.1), а также другими названиями. В аналогичном советском (русском) стандарте, ГОСТ 26.003-80 Система интерфейса для из-

мерительных устройств с байт последовательным и бит параллельным обменом информацией называется каналом общего пользования многопроходным магистральным каналом общего пользования (КОП). Каждое устройство на шине имеет уникальный пяти битный первичный адрес в диапазоне от 0 до 30 (таким образом, возможное количество устройств — 31). Адреса устройств не обязаны быть непрерывными, но во избежание конфликтов обязаны быть различными. Стандарт позволяет подключить до 15 устройств к одной двадцатиметровой физической шине, используя для наращивания соединители цепочечного типа.

Определено три различных типа устройств, которые могут быть подключены к шине: «listener» (слушатель), «talker» (спикер) и/или контроллер (точнее, устройства могут находиться в состоянии «listener» либо «talker» либо быть типа «контроллер»). Устройство в состоянии «listener» считывает сообщения с шины; устройство в состоянии «talker» посылает сообщения на шину. В каждый конкретный момент времени в состоянии «talker» может быть одно и только одно устройство, в то время как в состоянии «listener» может быть произвольное количество устройств. Контроллер выполняет функции арбитра и определяет, какие из устройств в данный момент находятся в состоянии «talker» и «listener».

К шине может быть одновременно подключено несколько контроллеров. В этом случае один из контроллеров (как правило, расположенный на интерфейсной карте GPIB) является ответственным контроллером (Controller-in-Charge, CIC) и делегирует по мере надобности свои функции другим контроллерам. Элемент управления и функции передачи данных логически отдельные; диспетчер может обратиться к одному устройству как «спикер» (talker) и к одному или более устройствам как к «слушателям» (listeners) без необходимости участвовать в передаче данных, что даёт возможность совместно использовать одну и ту же шину для множества контроллеров.

В любое данное время, только одно шинное устройство может быть активно как ответственный контроллер. Данные передаются по шине во время трёхфазной процедуры установления соединения *готовность / доступность / приём*, логике в которой самое медленное участвующее устройство определяет скорость транзакции. Максимальная скорость передачи данных составляла 1 МБ/сек в оригинальном издании стандарта и была увеличена до 8 МБ/сек в расширениях стандарта.

Электрически IEEE-488 восьми битная параллельная шина, содержащая шестнадцать сигнальных линий (восемь двусторонних используются для передачи данных, три — для установки соединения,

пять — для управления шиной) плюс восемь — обратные провода для земли. Все сигнальные линии используют отрицательную логику: наибольшее положительное напряжение интерпретируется как логический «0», а наибольшее отрицательное — как логическая «1».

Линии данных (DIO) пронумерованы от 1 до 8, а линии данных (ЛД) в ГОСТ от 0 до 7. Пять линий управления интерфейсом сообщают устройствам, присоединенным к шине, какие действия предпринимать, в каком режиме находиться и как реагировать на команды КОП.

Команды GPIB всегда передаются с использованием классического протокола IEEE-488.1. Стандарт задает формат команд, посылаемых измерительным приборам (инструментам), и формат и кодировку откликов. Команды, как правило, являются аббревиатурами соответствующих слов английского языка. Команды-запросы снабжаются на конце вопросительным знаком.

Все обязательные команды «префиксируются» астериском (*). Стандарт определяет минимальный набор возможностей, которыми должен обладать каждый инструмент, а именно: принимать и передавать данные, посылать запрос на обслуживание и реагировать на сигнал «Очистить Интерфейс». Все команды и большинство данных используют 7-битный набор ASCII (американский стандарт на кодировку буквенных и цифровых символов), в котором 8 бит не используется или используется для четности.

Стандарт IEEE 488 описывает также физическую среду передачи данных (типы разъемов, уровни напряжений, подключение линий), а также протоколы адресации и управления магистралью.

Согласно IEEE 488 к магистрали могут подключаться до 15 приборов на скорости передачи данных до 1 Мбайт/с. Общее развитие промышленности требовало расширения возможностей магистрали и вышла спецификация стандарта IEEE 488.1 позволяющего подключать до 30 приборов на скорости передачи данных до 1 Мбайт/с. С повышением быстродействия микросхем стало возможным повысить скорость передачи, а повышение функциональности потребовало расширения системы команд, поэтому в 1992 году вышла спецификация стандарта IEEE 488.2 позволяющего подключать до 30 приборов на скорости передачи данных до 20 Мбайт/с с расширенным набором функций.

GPIB или русскими буквами КОП является 24-проводной параллельной шиной, состоящей из 8-ми линий данных, 5-ти линий управления шиной (ATN, EOI, IFC, REN, и SRQ), 3-х линий синхронизации и 8-ми заземляющих линий. Поскольку в качестве единицы данных используется 1 байт, то передаваемые сообщения кодируются как символьные строки ASCII.

Адреса устройств обмена передаются по линиям данных. Их идентификация производится с помощью управляющего сигнала ATN (*Attention*). Передача данных происходит не синхронно с тактовым сигналом, а асинхронно по принципу подтверждения. Для этого служат управляющие сигналы RFD (*Ready for Data*), DAV (*Data Valid*) и DAC (*Data Accepted*).

С помощью асинхронного способа обмена возможна передача данных от источника к любому необходимому количеству приемников без ограничений по скорости передачи. Данные передаются до тех пор, пока их не воспримет самый медленнодействующий приемник.

Процедура обмена данных представлена на рис. 86. Обмен данных состоит из следующих девяти этапов:

1. В исходном состоянии "говорящий" ожидает готовности "слушателей" к приему следующего байта сообщения. "Говорящий" при этом поддерживает высокий уровень управляющего сигнала синхронизации данных СД (DAV-Data Valid).

2. "Слушатели" при готовности к приему поднимают уровень сигнала ГП (NRFD) при низком уровне сигнала ДП (NDAC). За счет включения по схеме "монтажное ИЛИ" высокий уровень сигнала ГП (NRFD) определяется самым медленным из "слушателей" (момент t_1 на рисунке).

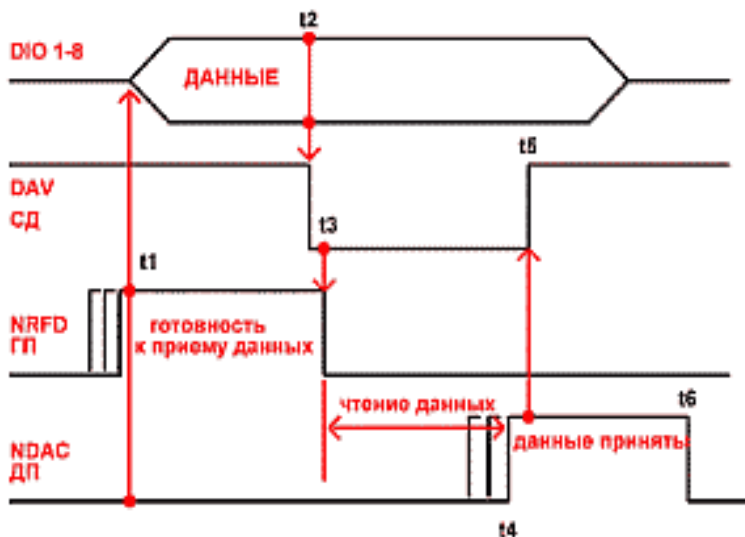


рис. 86 Процедура обмена данных в интерфейсе IEEE-488

3. "Говорящий" фиксирует высокий уровень шины ГП (NRFD) при низком уровне шины ДП (NDAC) как готовность "слушателей" к обмену и выставляет на шину данных следующий байт данных.

4. "Говорящий" фиксирует корректность информации на шине данных и опускает уровень сигнала на шине СД (DAV). (момент t_2 на рисунке).

5. "Слушатель" фиксирует низкий уровень шины СД (DAV) и начинает прием информации с шины данных, опуская уровень сигнала на шине ГП (NRFD) (момент t_3 на рисунке).

6. "Слушатель" фиксирует информацию на шине данных (и шине управления) для правильной идентификации полученных данных. После этого «слушатель» идентифицирует фиксацию принятых данных, поднимая уровень сигнала на шине ДП (NDAC). За счет включения по схеме "монтажное ИЛИ" высокий уровень сигнала ДП (NDAC) определяется самым медленным из

7. "Говорящий" в ответ на высокий уровень шины ДП (NDAC) поднимает уровень сигнала на шине СД (DAV) (момент времени t_5). Высокий уровень сигнала на шине СД (DAV) разрешает "говорящему" снять информационный байт с шины данных, то есть (перевести шину данных в пассивное состояние).

8. "Слушатель" в ответ на высокий уровень шины СД (DAV) опускает уровень сигнала на шине ДП (NDAC) и переходит к дешифровке полученных данных и выполнению полученных команд.

9. После завершения интерпретации полученных данных, по мере готовности «слушателей» к возобновлению обмена по шине КОП, «слушатели» поднимают уровень сигнала на шине ГП (NRFD), сигнализируя о готовности к приему следующего информационного байта.

Гарантии синхронизации

1. «Говорящий» помещает новые данные на шину только тогда, когда все устройства типа «слушатель» готовы к приему.

2. Процедура синхронизации гарантирует, что скорость передачи данных по шине не превышает скорость их обработки самым медленным из клиентов. Это следует иметь ввиду при использовании КОП для соединения устройств, работающих с разной скоростью.

Передача адреса

При передаче данных от передатчика к приемнику не требуется устройства управления. Оно впервые вступает в действие, когда необходимо адресовать новый передатчик или новый приемник. Для этого

устройство управления устанавливает $ATN=1$ и передает соответствующий адрес по линиям данных. После этого передача при асинхронном обмене заканчивается. Для обеспечения правильной работы стандартом предусмотрено, что все устройства должны быть готовы к обмену не позднее чем через 200 нс после выдачи сигнала $ANT=1$.

Подключение к компьютеру

Для подключения к компьютеру по КОП или GPIB следует использовать стандартные устройства, например адаптеры шины PCI или USB. Фотография устройства для подключения к GPIB представлена на рис. 87.



рис.87. Устройство для подключения компьютера к GPIB через шину PCI

Примеры подключения стандартных измерительных приборов к компьютеру через КОП (GPIB) представлены на рис.88 , рис.89, рис.90.

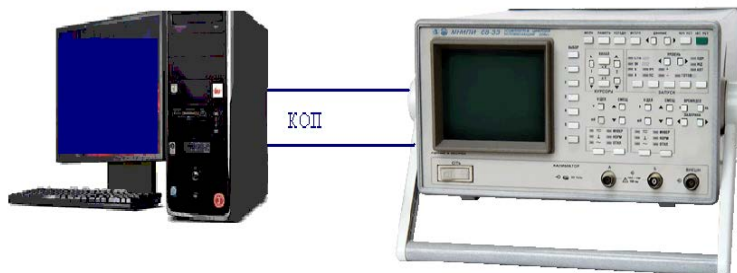


рис.88. Осциллограф с компьютером



рис.89 Цифровой вольтметр с компьютером

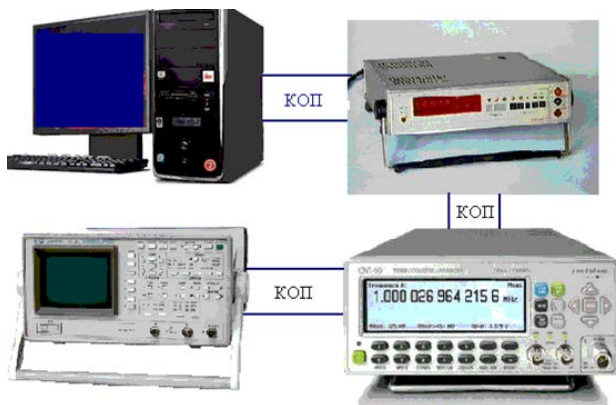


рис.90. Объединение измерительных приборов в компьютеризированную систему

5.6 Интерфейс USB

Интерфейс **USB** (Universal Serial Bus - универсальный последовательный интерфейс) предназначен для подключения периферийных устройств к персональному компьютеру. Интерфейс позволяет производить обмен информацией с периферийными устройствами на трех скоростях (спецификация *USB 2.0*):

- Низкая скорость (*Low Speed - LS*) - 1,5 Мбит/с;
- Полная скорость (*Full Speed - FS*) - 12 Мбит/с;
- Высокая скорость (*High Speed - HS*) - 480 Мбит/с.

Для подключения периферийных устройств используется 4-жильный кабель: питание +5 В, сигнальные провода *D+* и *D-*, общий провод

Кабель USB содержит две пары проводов: одну для сигнальных цепей (*D+* и *D-*) и одну для схемной «земли» (*GND*) и питания +5 В (*Vbus*). Допустимая длина сегмента (кабеля от устройства до хаба) — до 5 м.

Ограничения на длину сегмента диктуются затуханием сигнала и вносимыми задержками.

Максимальное удаление устройства от хост-контроллера составляет 30 м (5 хабов, 6 кабельных сегментов). Оно определяется задержкой, вносимой кабелями, промежуточными хабами и самими устройствами. В кабеле USB по спецификации 1.0 используются витая пара проводов для сигнальных цепей и неперевитая пара для питания; требований к экранированию кабелей не выдвигалось.

Для низкой скорости может применяться кабель с неперевитой парой сигнальных проводов (он тоньше и дешевле), но его длина не должна превышать 3 м. В кабелях USB 2.0 обязателен экран и связанный с ним дополнительный проводник. Такой кабель пригоден для работы на любых скоростях, включая и HS (480 Мбит/с). Разъемы USB сконструированы с учетом простоты подключения и отключения устройств.

Для реализации «горячего» подключения разъемы обеспечивают более раннее соединение и более позднее отсоединение питающих цепей по отношению к сигнальным. В USB определено несколько типов разъемов, представленных на рис.91.

Структурная схема топологии интерфейса USB представлена на рис.92. Топология интерфейса USB представляет собой набор из 7 уровней (*tier*): на первом уровне находится хост и корневой хаб, а на последнем - только функции. Устройство, в состав которого входит хаб и одна или несколько функций, называется **составным** (*comprand device*).

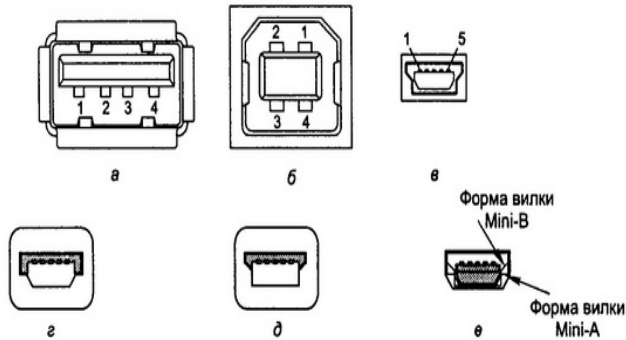


рис. 91 Разъемы интерфейса USB

Интерфейс USB соединяет между собой *хост* (*host*) и устройства. Хост находится внутри персонального компьютера и управляет работой всего интерфейса. Для того, чтобы к одному порту USB можно было подключать более одного устройства, применяются **хабы** (*hub*). Хаб - устройство, обеспечивающее подключение к интерфейсу других устройств. **Корневой хаб** (*root hub*) находится внутри компьютера и подключен непосредственно к хосту. В интерфейсе USB используется специальный термин "**функция**" - это логически законченное устройство, выполняющее какую-либо специфическую функцию. Шина USB представляет собой хост-центрическую аппаратно-программную систему подключения множества периферийных устройств. Хост-центричность понимается в нескольких аспектах: хост отвечает за конфигурирование всех устройств; хост управляет всеми обменами (транзакциями) на шине; обмен информацией возможен только между хостом (его памятью) и устройствами однорангового взаимодействия.

Восходящие и нисходящие потоки

Порт хаба или функции, подключаемый к хабу более высокого уровня, называется восходящим портом (*upstream port*), а порт хаба, подключаемый к хабу более низкого уровня или к функции называется нисходящим портом (*downstream por*).

Разновидности пакетов

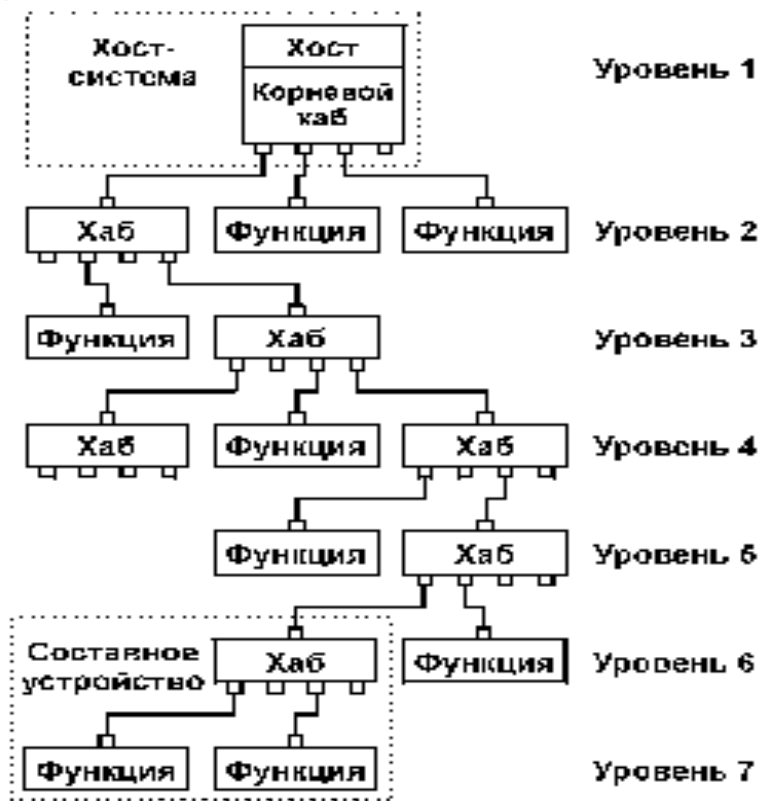
Все передачи данных по интерфейсу инициируются хостом. Структурная схема топологии интерфейса представлена на рис.92.

Данные передаются в виде пакетов. В интерфейсе USB используется несколько разновидностей пакетов: порядковый номер конечной точки (КТ - адресуемая часть USB-устройства); пакет-признаки бывают нескольких типов: *IN*, *OUT*, *SOF*, *SETUP*;

пакет-признак (*token packet*) описывает тип и направление передачи данных, адрес устройства;

пакет с данными (*data packet*) содержит передаваемые данные;

пакет согласования (*handshake packet*) предназначен для общения о результатах пересылки данных; пакеты согласования бывают нескольких типов: *ACK*, *NAK*, *STALL*



Фазы транзакций

Каждая транзакция состоит из трех фаз: фаза передачи пакета-признака, фаза передачи данных фаза согласования.

Типы пересылок информации

- **Управляющая пересылка** (*control transfer*) используется для конфигурации устройства, а также для других специфических для конкретного устройства целей.
- **Потоковая пересылка** (*bulk transfer*) используется для передачи относительно большого объема информации.
- **Пересылка с прерыванием** (*interrupt transfer*) используется для передачи относительно небольшого объема информации, для которого важна своевременная его пересылка. Имеет ограниченную длительность и повышенный приоритет относительно других типов пересылок.
- **Изохронная пересылка** (*isochronous transfer*) также называется потоковой пересылкой реального времени. Информация, передаваемая в такой пересылке, требует реального масштаба времени при ее создании, пересылке и приеме.

Блоки USB в микропроцессорах

В связи с тем, что в интерфейсе USB реализован сложный протокол обмена информацией, в устройстве сопряжения с интерфейсом USB необходим микропроцессорный блок, обеспечивающий поддержку протокола. Поэтому основным вариантом при разработке устройства сопряжения является применение микроконтроллера, который будет обеспечивать поддержку протокола обмена.

В настоящее время все основные производители микроконтроллеров выпускают продукцию, имеющую в своем составе блок USB

5.7 Интерфейс PCI

PCI (*Peripheral component interconnect*, дословно — *взаимосвязь периферийных компонентов*) — шина ввода/вывода для подключения периферийных устройств к материнской плате компьютера

Стандарт на шину PCI определяет:

- физические параметры (например, разъёмы и разводку сигнальных линий);
- электрические параметры (например, напряжения);
- логическую модель (например, типы циклов шины, адресацию на шине).

Вид части материнской платы с разъемами шины PCI представлен на рис. 93.

Частота первой версии

Первая версия шины имела тактовую частоту 33 МГц, могла быть 32 или 64 битной, а устройства могли работать с сигналами в 5 В или 3,3 В. Теоретически, пропускная способность шины 133 Мбайт/с, однако в реальности пропускная способность составляла около 80 Мбайт/с.

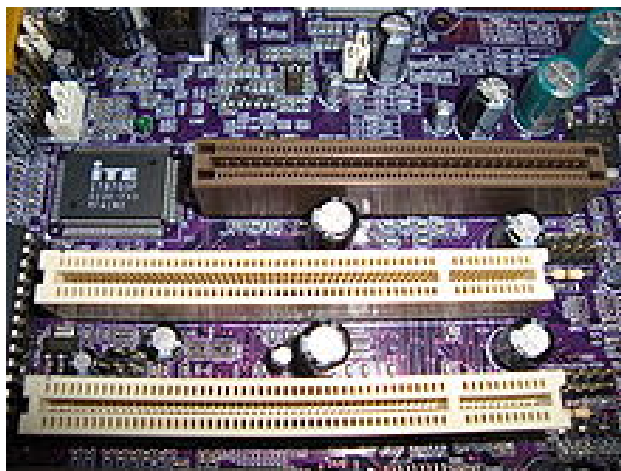


рис. 93 Белые разъёмы на материнской плате — 32-разрядные PCI

Основные сведения

Шина децентрализована, нет главного устройства, любое устройство может стать инициатором транзакции. Для выбора инициатора используется арбитраж с отдельно стоящей логикой арбитра. Арбитраж «скрытый», не отбирает времени — выбор нового инициатора происходит во время транзакции, исполняемой предыдущим инициатором.

Транзакция состоит из 1 или 2 циклов адреса. 2 цикла адреса используются для передачи 64-битных адресов, но поддерживаются не всеми устройствами, дают поддержку прямого доступа в память (DMA) на памяти более 4 Гб и одного или многих циклов данных.

Транзакция со многими циклами данных называется «пакетной» (burst), понимается как чтение/запись подряд идущих адресов и даёт более высокую скорость- один цикл адреса на несколько, а не на каждый цикл данных, и отсутствие простоев (на «успокоение» проводников) между транзакциями.

Прямой доступ в память

Современные персональные компьютеры (ПК) способны осуществлять передачу данных с помощью функций программируемого ввода/вывода и с использованием прерываний. Передача данных с использованием прямого доступа к памяти (ПДП, англ. – DMA), осуществляется при помощи специального аппаратного контроллера, который производит запись информации с системной шины компьютера напрямую в его ОЗУ, минуя процессор и тем самым повышая общую производительность системы. При этом процессор освобождается от задач управления передачей данных, что освобождает его для выполнения более сложных вычислительных задач

Конфигурирование шины PCI

PCI-устройства с точки зрения пользователя являются самонастраиваемыми то есть Plug and Play.

После старта компьютера системное программное обеспечение обследует конфигурационное пространство PCI каждого устройства, подключённого к шине, и распределяет ресурсы. Каждое устройство может затребовать до шести диапазонов в адресном пространстве памяти PCI или в адресном пространстве ввода-вывода PCI.

Настройка прерываний осуществляется также системным программным обеспечением. Запрос на прерывание на шине PCI передаётся с помощью изменения уровня сигнала на одной из линий IRQ.

Поэтому имеется возможность работы нескольких устройств с одной линией запроса прерывания; обычно системное программное обеспечение (ПО) пытается выделить каждому устройству отдельное прерывание для увеличения производительности.

Спецификация шины PCI

Частота шины — 33,33 или 66,66 МГц, передача синхронная; разрядность шины — 32 или 64 бита, шина мультиплексированная (адрес и данные передаются по одним и тем же линиям); пиковая пропускная способность для 32-разрядного варианта, работающего на частоте 33,33 МГц— 133 Мбайт/с;

Адресное пространство памяти — 32 бита (4 байта);

адресное пространство портов ввода-вывода — 32 бита (4 байта);

Конфигурационное адресное пространство (для одной функции) 256 байт;

напряжение 3,3 или 5 В.

Спецификация шины PCI определяет три типа ресурсов: два обычных (диапазон памяти и диапазон ввода/вывода, как их называет компания Microsoft) и configuration space - "конфигурационное пространство

Конфигурационное пространство устройства PCI

Согласно спецификации, каждое устройство PCI имеет конфигурационное пространство (configuration space) размером 256 байт, в котором содержится информация о самом устройстве и о ресурсах, занимаемых устройством.

Это пространство не приписано ни к пространству памяти, ни к пространству ввода-вывода. Доступ к нему осуществляется по специальным циклам шины Configuration Read и Configuration Write.

После аппаратного сброса (или по включении питания) устройства PCI доступны только для операций конфигурационного чтения и записи.

Для того чтобы всегда можно было найти работоспособную конфигурацию, все ресурсы, занимаемые картой, должны быть перемещаемыми в своих пространствах.

Для многофункциональных устройств каждая функция должна иметь свое конфигурационное пространство.

5.8 Интерфейс CompactPCI

CompactPCI - стандарт для разъёмов и карт расширения, применяемый в промышленных и встраиваемых компьютерах.

Механически не совместим ни с одним из "общих" стандартов.

CompactPCI — системная шина, широко используемая в промышленной автоматике. Электрически шина отличается от PCI тем, что позволяет подключить большее число устройств.

Физически разъём **CompactPCI** выполнен по-другому по сравнению с разъемом **PCI** и позволяет использовать «горячее подключение» плат — то есть устанавливать и извлекать плату, не прерывая работоспособности компьютера.

Изделия **CompactPCI** широко используются в телекоммуникациях. Основной конкурент — шины **VME**, **VME32**, **VME 64**, являющиеся фактическим стандартом в военной технике НАТО.

Широкое применение сдерживается высокой ценой изделий по сравнению с **VME**.

Корпуса для устройств **CompactPCI** представлены на рис.94., а платы: процессорная и ввода-вывода на рис.95 и на рис.96..

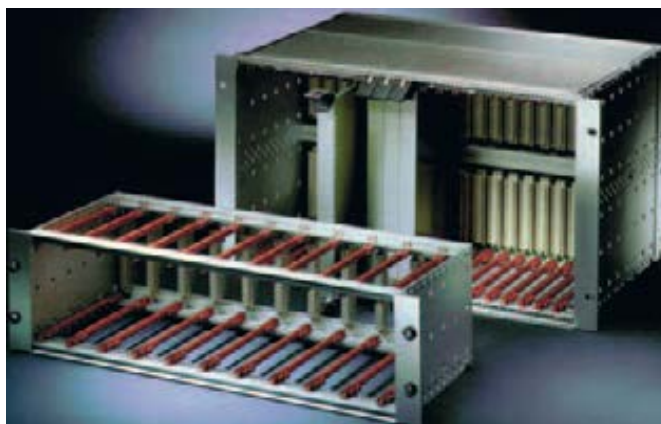


рис.94 Корпуса систем **CompactPCI** для устройств высотой 3U и 6U



рис.95 Процессорная плата CompactPCI высотой 3 U

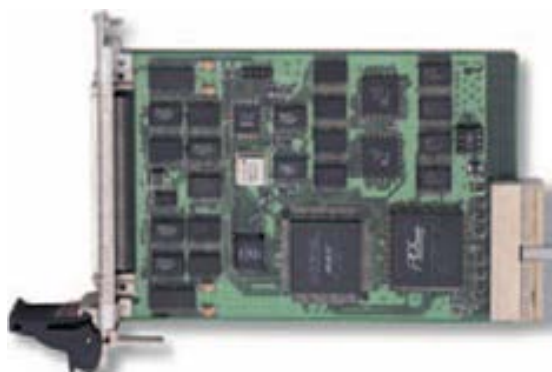


рис.96 Плата ввода-вывода CompactPCI высотой 3 U

6. Специализированные вычислительные подсистемы

Специализированные вычислительные подсистемы построены на микроконтроллерах и микропроцессорах различных типов. Для знакомства с основами их структуры и особенностях программирования таких устройств рассмотрим ряд общих положений вычислительной техники и примеры организации конкретного микроконтроллера и простой программы для него.

6.1 Архитектура компьютера и основные ее типы

Архитектура компьютера - логическая организация, структура и ресурсы компьютера, которые может использовать программист. Архитектура определяет принципы действия, информационные связи и взаимное соединение основных логических узлов компьютера

Архитектура

включает: - описание пользовательских возможностей программирования; - описание системы команд и системы адресации; - организацию памяти и т.д.

RISC архитектура

В Беркли (США, Калифорния) была разработана RISC(Restricted (reduced) instruction set computer)-архитектура (регистро-ориентированная архитектура). Компьютеры с такой архитектурой иногда называют компьютерами с сокращенным набором команд. Суть ее состоит в выделении наиболее употребительных операций и создании архитектуры, приспособленной для их быстрой реализации. Это позволило в условиях ограниченных ресурсов разработать компьютеры с высокой пропускной способностью.

Основные принципы RISC-архитектуры

- каждая команда независимо от ее типа выполняется за один машинный цикл, длительность которого должна быть максимально короткой;
- все команды должны иметь одинаковую длину и использовать минимум адресных форматов, что резко упрощает логику центрального управления процессором;
- обращение к памяти происходит только при выполнении операций записи и чтения, вся обработка данных осуществляется исключительно в регистровой структуре процессора;
- система команд должна обеспечивать поддержку языка высокого уровня.

Основной закон RISC

Основной закон RISC был и остается неизменным: обработка данных должна вестись только в рамках регистровой структуры и только в формате команд "регистр – регистр – регистр

Отличительные черты RISC- и CISC- архитектур

Двумя основными архитектурами набора команд, используемыми компьютерной промышленностью на современном этапе развития вычислительной техники, являются архитектуры CISC и RISC. Основоположителем CISC-архитектуры – архитектуры с полным набором команд (CISC – Complete Instruction Set Computer) можно считать фирму IBM с ее базовой архитектурой IBM/360, ядро которой используется с 1964 г. и дошло до наших дней, например. Лидером в разработке микропроцессоров с полным набором команд считается компания Intel с микропроцессорами X86 и Pentium. Это практически стандарт для рынка микропроцессоров.

Простота архитектуры RISC-процессора обеспечивает его компактность, практическое отсутствие проблем с охлаждением кристалла, чего нет в процессорах фирмы Intel, упорно придерживающейся пути развития архитектуры CISC. Формирование стратегии CISC-архитектуры произошло за счет технологической возможности перенесения "центра тяжести" обработки данных с программного уровня системы на аппаратный, так как основной путь повышения эффективности для CISC-компьютера виделся, в первую очередь, в упрощении компиляторов и минимизации исполняемого модуля. На сегодняшний день CISC-процессоры почти монопольно занимают на компьютерном рынке сектор персональных компьютеров, однако RISC-процессорам нет равных в секторе высокопроизводительных серверов, рабочих станций систем управления.

Операции типа «регистр– регистр»

Операции типа «регистр–регистр» становятся очень мощным средством повышения производительности процессора. Вместе с тем опора на регистры является ахиллесовой пятой RISC-архитектуры. Проблема в том, что в процессе выполнения задачи RISC-система неоднократно вынуждена обновлять содержимое регистров процессора, причем за минимальное время, чтобы не вызывать длительных простоев арифметического устройства. Для CISC-систем подобной проблемы не существует, поскольку модификация регистров может происходить на фоне обработки команд формата «память– память».

Архитектура фон Неймана

Архитектура фон Неймана (англ. Von Neumann architecture) — широко известный принцип совместного хранения программ и данных

в памяти компьютера. Вычислительные системы такого рода часто обозначают термином «Машина фон Неймана», однако, соответствие этих понятий не всегда однозначно. В общем случае, когда говорят об архитектуре фон Неймана, подразумевают физическое отделение процессорного модуля от устройств хранения программ и данных.

Наличие заданного набора исполняемых команд и программ было характерной чертой первых компьютерных систем. Изменение встроенной программы для такого рода устройств требует практически полной их переделки, и в большинстве случаев невозможно. Впрочем, перепрограммирование ранних компьютерных систем всё-таки выполнялось, однако требовало огромного объёма ручной работы по подготовке новой документации, перекоммутации и перестройки блоков и устройств и тому подобное.

Всё изменила идея хранения компьютерных программ в общей памяти. Ко времени её появления использование архитектур, основанных на наборах исполняемых инструкций, и представление вычислительного процесса как процесса выполнения инструкций, записанных в программе, чрезвычайно увеличило гибкость вычислительных систем в плане обработки данных.

Один и тот же подход к рассмотрению данных и инструкций сделал лёгкой задачей изменения самих программ.

Структурная схема компьютера, построенного по архитектуре фон Неймана представлена на рис.97.

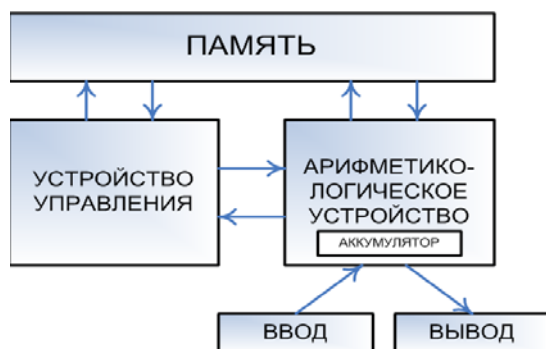


рис.97 Структурная схема компьютера, построенного по архитектуре фон Неймана

Гарвардская архитектура

Гарвардская архитектура — архитектура компьютера, отличительным признаком которой является раздельное хранение и обработка команд и данных. Архитектура была разработана Говардом Эйкеном в конце 1930-х годов в Гарвардском университете

Типичные операции (сложение и умножение) требуют от любого вычислительного устройства нескольких действий: выборку двух операндов, выбор инструкции и её выполнение, и, наконец, сохранение результата.

Идея, реализованная Эйкеном, заключалась в физическом разделении линий передачи команд и данных. В первом компьютере Эйкана «Марк I» для хранения инструкций использовалась перфорированная лента, а для работы с данными — электромеханические регистры. Это позволяло одновременно пересылать и обрабатывать команды и данные, благодаря чему значительно повышалось общее быстродействие.

Соответствующая схема реализации доступа к памяти имеет один очевидный недостаток — высокую стоимость.

При разделении каналов передачи команд и данных на кристалле процессора последний должен иметь почти в два раза больше выводов (так как шины адреса и данных составляют основную часть выводов микропроцессора).

Способом решения этой проблемы стала идея использовать общую шину данных и шину адреса для всех внешних данных, а внутри процессора использовать шину данных, шину команд и две шины адреса. Такую концепцию стали называть **модифицированной Гарвардской архитектурой**.

Такой подход применяется в современных сигнальных процессорах. Еще дальше по пути уменьшения стоимости пошли при создании однокристалльных компьютеров — микроконтроллеров. В них одна шина команд и данных применяется и внутри кристалла.

Разделение шин в модифицированной Гарвардской структуре осуществляется при помощи раздельных управляющих сигналов: чтения, записи или выбора области памяти.

Расширенная Гарвардская архитектура

Часто требуется выбрать три составляющие : два операнда и инструкцию (в алгоритмах цифровой обработки сигналов это наиболее распространенная задача в реализации быстрого преобразования Фурье (БПФ) и цифровых фильтрах). Для этого существует кэш-память. В ней может храниться инструкция — следовательно, обе шины остаются свободными и появляется возможность передать два опе-

ранда одновременно. Использование кэш-памяти вместе с разделёнными шинами получило название «Super Harvard Architecture» («SHARC») — расширенная Гарвардская архитектура.

Примером могут служить процессоры «Analog Devices»: ADSP-21xx — модифицированная Гарвардская Архитектура, ADSP-21xxx(SHARC) — расширенная Гарвардская Архитектура

6.2 Микроконтроллеры Гарвардской архитектуры

PIC — микроконтроллеры Гарвардской архитектуры, производимые американской компанией Microchip Technology Inc. Название PIC является сокращением от Peripheral Interface Controller, что означает «периферийный интерфейсный контроллер».

Название объясняется тем, что изначально PIC предназначались для расширения возможностей ввода-вывода 16-битных микропроцессоров CP1600.

В номенклатуре Microchip Technology Inc. представлен широкий спектр 8-и, 16-и и 32-битных микроконтроллеров и цифровых сигнальных контроллеров под маркой PIC.

Отличительной особенностью PIC-контроллеров является хорошая преемственность различных семейств.

Это и программная совместимость (единая бесплатная среда разработки MPLAB IDE, C-компиляторы от GCC), и совместимость по выводам, по периферии, по напряжениям питания, по средствам разработки, по библиотекам и стекам наиболее популярных коммуникационных протоколов.

Номенклатура насчитывает более 500 различных контроллеров со всевозможными вариациями периферии, памяти, количеством выводов, производительностью, диапазонами питания и температуры и т. д.

Что такое PIC

Pic –peripheral interface controller-это 8-разрядные микроконтроллеры с RISC архитектурой, производимые фирмой Microchip Technology. Это семейство микроконтроллеров отличается низкой ценой, низким энергопотреблением и высокой скоростью. Микроконтроллеры имеют встроенное ЭПЗУ программы, ОЗУ данных и выпускаются в 18 и 28 выводных корпусах.

PIC OTP - это однократно программируемые пользователем контроллеры, предназначенные для полностью оттестированных и

законченных изделий, в которых не будет проходить дальнейших изменений кода.

Эти контроллеры выпускаются в дешевых пластиковых корпусах с предварительно заданным типом внешнего генератора - кварцевым или RC цепочкой.

Микроконтроллеры семейства PIC

Микроконтроллеры семейства PIC имеют очень эффективную систему команд, состоящую всего из 35 инструкций. Все инструкции выполняются за один цикл, за исключением условных переходов и команд, изменяющих программный счетчик, которые выполняются за 2 цикла. Один цикл выполнения инструкции состоит из 4 периодов тактовой частоты.

Таким образом, при частоте 4 МГц, время выполнения инструкции составляет 1 мксек. Каждая инструкция состоит из 14 бит, делящихся на код операции и операнд (возможна манипуляция с регистрами, ячейками памяти и непосредственными данными).

Высокая скорость выполнения команд в PIC достигается за счет использования двухшинной Гарвардской архитектуры вместо традиционной одношинной Фон-Неймановской.

Гарвардская архитектура основывается на наборе регистров с разделенными шинами и адресным пространством для команд и для данных.

Набор регистров означает, что все программные объекты, такие как порты ввода/вывода, ячейки памяти и таймер, представляют собой физически реализованные аппаратные регистры.

6.3 Контроллер PIC16F84

Для изделий, программа которых может меняться, либо содержит какие-либо переменные части, таблицы, параметры калибровки, ключи и т.д., выпускается электрически стираемый и перепрограммируемый контроллер PIC16F84. Он также содержит электрически перепрограммируемое ПЗУ данных.

Блок-схема контроллера PIC16F84 представлена на рис.98.

FIGURE 3-1: PIC16F8X BLOCK DIAGRAM

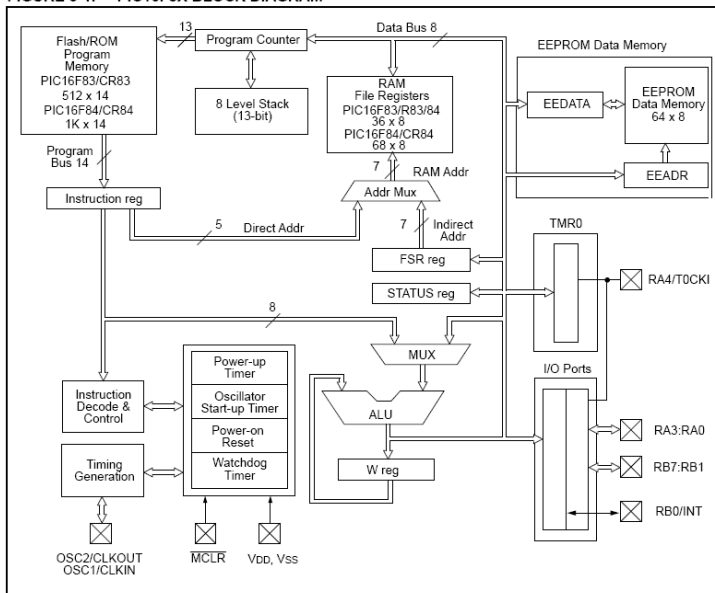


рис.98. Блок-схема контроллера PIC16F84
Набор регистров PIC

Программные объекты, с которыми может работать PIC, представляют собой физические регистры.

Набора операционных регистров.PIC состоит из следующих регистров :

- регистр косвенной адресации (f0),
- регистр таймера счетчика (f1),
- программный счетчик (f2),
- регистр слова состояния (f3),
- регистра выбора (f4),
- регистры ввода/вывода (f5,f6).

Эти регистры представляют основную часть программно доступных объектов микроконтроллера.

Конвейерная выборка и выполнение команд

Каждый цикл выполнения команды состоит из четырех тактов Q1,Q2,Q3,Q4. Выборка следующей команды и выполнение текущей

совмещены по времени, таким образом, что выполнение команды происходит за один цикл.

Если команда изменяет счетчик команд PC (команды ветвления, например GOTO), то необходимо два машинных цикла для выполнения команды.

Цикл выборки команды начинается с приращения счетчика команд PC в такте Q1. В цикле выполнения команды, код загруженной команды помещается в регистр команд IR в такте Q1. Операнд из памяти данных читается в такте Q2, а результат выполнения команды записывается в такте Q4.

Такт Q равен по длительности периоду тактового генератора Tosc. Такты Q обеспечивают жесткую синхронизацию декодирования, чтения данных, обработки данных, записи результата для каждого цикла команды.

На рис.99 показано соотношение тактов Q к циклу команды. Цикл команды Tcy1... Tcy3 состоящий из 4-х тактов обобщенно выглядит следующим образом.

Q1: -детектирование команды или пустой операции (NOP);

Q2: -операция чтения данных или отсутствие операции;

Q3: -обработка данных;

Q4: -операция записи данных или отсутствие операции.

Выборка и выполнение команд в конвейерном режиме показана на рис. 100.

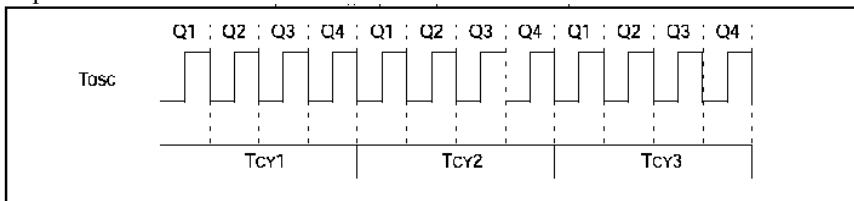


рис.99. Временная диаграмма циклического выполнения тактов Q



рис.100. Выборка и выполнение команд в конвейерном режиме

Структура команд

Структура основных команд представлена на рис.101.

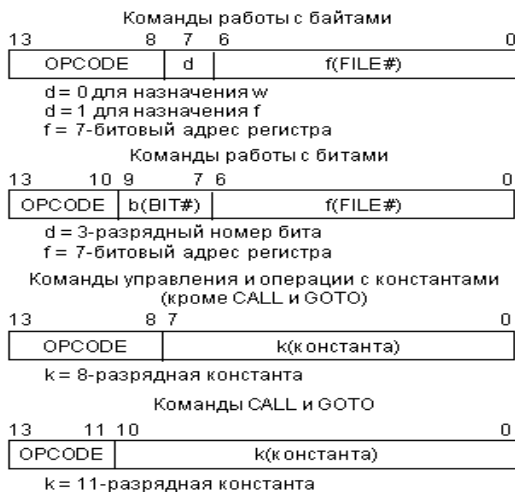


рис.101. Структура основных команд микроконтроллера PIC

Диаграмма контактов представлена на рис.102 , а пример системы управления светодиодами на рис.103.

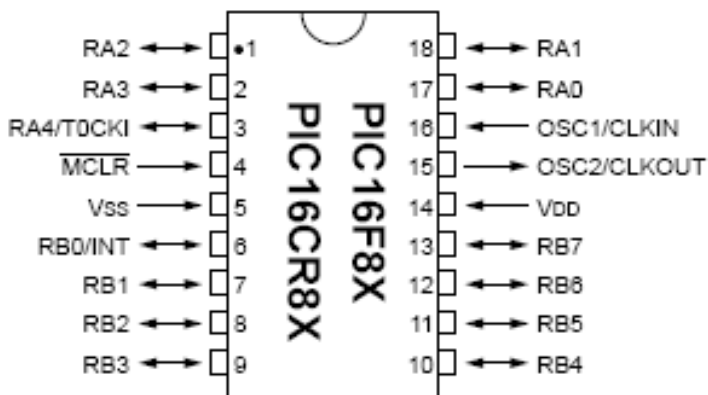


рис. 104 Диаграмма контактов микроконтроллера PIC 16F8X

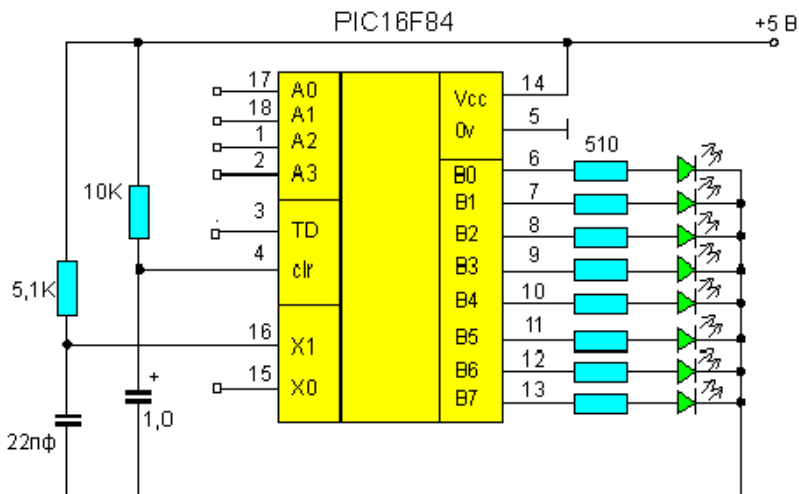


рис. 105 Схема управления светодиодами

Программирование микроконтроллеров с системой команд RISC на языке ассемблера производится в операционной среде: MPLAB IDE.

6.4 Система команд контроллера PIC16F84

Байт-ориентированные команды

Mnemonic, Operands	Description	Cycles	14-Bit Opcode				Status Affected	Notes
			MSb		LSb			
ADDWF f, d	Add W and f	1	00	0111	dfff	ffff	C,DC,Z	1,2
ANDWF f, d	AND W with f	1	00	0101	dfff	ffff	Z	1,2
CLRF -	Clear f	1	00	0001	1fff	ffff	Z	2
CLRWF -	Clear W	1	00	0001	0000	0011	Z	
COMF f, d	Complement f	1	00	1001	dfff	ffff	Z	1,2
DECf f, d	Decrement f	1	00	0011	dfff	ffff	Z	1,2
DECFSZ f, d	Decrement f, Skip if 0	1(2)	00	1011	dfff	ffff	None	1,2,3
INCF f, d	Increment f	1	00	1010	dfff	ffff	Z	1,2
INCFSZ f, d	Increment f, Skip if 0	1(2)	00	1111	dfff	ffff	None	1,2,3
IORWF f, d	Inclusive OR W with f	1	00	0100	dfff	ffff	Z	1,2
MOVF f, d	Move f	1	00	1000	dfff	ffff	Z	1,2
MOVWF f	Move W to f	1	00	0000	1fff	ffff	None	
NOP -	No Operation	1	00	0000	0xxx	0000	None	
RLF f, d	Rotate left f through carry	1	00	1101	dfff	ffff	C	1,2
RRF f, d	Rotate right f through carry	1	00	1100	dfff	ffff	C	1,2
SUBWF f, d	Subtract W from f	1	00	0010	dfff	ffff	C,DC,Z	1,2
SWAPF f, d	Swap nibbles in f	1	00	1110	dfff	ffff	None	1,2
XORWF f, d	Exclusive OR W with f	1	00	0110	dfff	ffff	Z	1,2

Бит-ориентированные команды

BIT-ORIENTED FILE REGISTER OPERATIONS								
BCF f, b	Bit Clear f	1	01	00bb	bfff	ffff	None	1,2
BSF f, b	Bit Set f	1	01	01bb	bfff	ffff	None	1,2
BTFSC f, b	Bit Test f, Skip if Clear	1(2)	01	10bb	bfff	ffff	None	3
BTFSS f, b	Bit Test f, Skip if Set	1(2)	01	11bb	bfff	ffff	None	3

Команды с константами и управления

LITERAL AND CONTROL OPERATIONS								
ADDLW k	Add literal and W	1	11	111x	kkkk	kkkk	C,DC,Z	
ANDLW k	AND literal with W	1	11	1001	kkkk	kkkk	Z	
CALL k	Call subroutine	2	10	0kkk	kkkk	kkkk		
CLRWDt -	Clear Watchdog Timer	1	00	0000	0110	0100	$\overline{TO}, \overline{PD}$	
GOTO k	Go to address	2	10	1kkk	kkkk	kkkk	None	
IORLW k	Inclusive OR literal with W	1	11	1000	kkkk	kkkk	Z	
MOVLW k	Move literal to W	1	11	00xx	kkkk	kkkk	None	
RETFIE -	Return from interrupt	2	00	0000	0000	1001	None	
RETLW k	Return with literal in W	2	11	01xx	kkkk	kkkk	None	
RETURN -	Return from subroutine	2	00	0000	0000	1000	None	
SLEEP -	Go into standby mode	1	00	0000	0110	0011	$\overline{TO}, \overline{PD}$	
SUBLW k	Subtract W from literal	1	11	110x	kkkk	kkkk	C,DC,Z	
XORLW k	Exclusive OR literal with W	1	11	1010	kkkk	kkkk	Z	

Пример программы

; Инициализация порта A
BCF STATUS,RP ;Выбор банка 0

```

CLRF CNTRLPORT ;Очистить регистр CNTRLPORT
MOVLW INITA ; Загрузить B'00000000' в
регистр W
BSF STATUS,RP ;Выбор банка 1
MOVWF TRISA ;Все разряды порта A установить
как выходы;

```

```

Инициализация порта B
BCF STATUS,RP ;Выбор банка 0
CLRF DATAPORT ;Очистить регистр
DATAPORT
MOVLW INITB ; Загрузить B'00000000' в
регистр W
BSF STATUS,RP ;Выбор банка 1
MOVWF TRISB ;Все разряды порта B
установить как выходы

```

Пример базового кода

```

; Секция заголовка
; описание операционных регистров
TMR0 EQU 01h
PC EQU 02h
STATUS EQU 03h
FSR EQU 04h; регистры ввода/вывода
CNTRLPORT EQU 05h
DATAPORT EQU 06h
; ячейки ОЗУ
SCRATCH EQU 0Ch
DIGIT EQU 0Dh
; биты регистра STATUS
C EQU 0h
DC EQU 1h
Z EQU 2h
PD EQU 3h
TO EQU 4h
RP EQU 5h
; управляющие регистры
TRISA EQU 85h
TRISB EQU 86h
; слова инициализации для портов ввода/вывода
INITA EQU B'00000000'
INITB EQU B'00000000'

```

Разбор строк кода

1. Все строки, начинающиеся со знака ";", воспринимаются ассемблером как комментарии

2. Выражение TMR0. Мы задали ассемблеру, что каждый раз, когда встретится слово TMR0, необходимо подставить значение 01h (01 шестнадцатиричное). Слово "EQU" означает равенство

Использование символьных имен устраняет двусмысленность и позволяет облегчить чтение исходного текст

3. Выражения для определения регистров PC, STATUS и FSR :
02h,03h,04h

4. Имена для портов ввода/вывода, CNTRLPORT (05h) и DATAPORT (06h). Ячейки ОЗУ также могут иметь имена. Мы выбрали имена "SCRATCH" для ячейки с адресом 0Ch и "DIGIT" для ячейки с адресом 0Dh.

Исполняемый код

Выражение ORG 0 - Это указатель для ассемблера, что код, следующий за этим выражением, начинается с нулевого адреса ЭППЗУ. Выражение "ORG" используется для размещения сегментов кода по различным адресам в пределах размеров ЭППЗУ. Еще одно выражение ORG находится перед меткой BEGIN, имеющей адрес 100h, как задано выражением ORG 100h. Исполняемый код должен заканчиваться директивой **END**, означающей, что за этой директивой отсутствуют исполняемые команды

Первая программа

Для первой программы нам хватит всего трех команд:

MOVLW k

MOVWF f

GOTO k

Команда MOVLW загружает байтовый литерал или константу в рабочий регистр W. Следующая команда MOVWF пересылает байт из рабочего регистра W в заданный регистр f. Команда GOTO передает управление на адрес k

Следующая программа

Следующая программа записывает в рабочий регистр W значение 01010101 и затем выдает его содержимое на порт B. После запуска этой программы четыре светодиода, включенные по схеме Рис.104 должны светиться и вы увидите свечение четырех светодиодов.

```
MOVLW B'01010101' ;загрузить 01010101 в регистр W
MOVWF DATAPORT ;записать W в порт B
(DATAPORT)
GOTO $ ;зациклиться навсегда
```

Директива ассемблера "\$" означает текущее значение программного счетчика (PC). Поэтому команда GOTO \$ означает переход туда, где мы в данный момент находимся. Такой цикл бесконечен, поскольку не существует способа (кроме прерывания) выйти из него. Команда GOTO \$ часто применяется для остановки кода при отладке.

Ассемблирование

Для работы с микроконтроллером 16F84 используется макроассемблер MPASM, он содержит все необходимые нам возможности. MPASM входит в пакет программ Microchip MPLAB фирмы Microchip Technology. Работать с программой очень просто. Запустите файл Mpsasmwin.exe. В строке Processor установите 16F84, Tab Size - 8, Case Sensitive - включен. В строке Source File Name с помощью кнопки Browse выберите файл, который должен быть ассемблирован. По умолчанию расширение файла исходного текста - .ASM. Итак, возьмите файл EXAMPLE.ASM, содержащий текст базового кода, в котором строка "Сюда вставьте код примера" заменена тремя строками кода первого примера. Нажмите кнопку Assemble.

В результате работы ассемблера создаются файлы со следующими расширениями:

- * HEX - объектный файл
- * LST - файл листинга
- * ERR - файл ошибок и предупреждений
- * COD

Объектный файл создается в 16-ричном формате и содержит код, который должен быть записан в микросхему. Файл листинга содержит полный листинг программы вместе с загрузочным кодом.

В файл ошибок и предупреждений записываются все ошибки и предупреждения, возникающие в процессе ассемблирования. Они также присутствуют и в файле листинга.

После обработки нашей программы ассемблер должен был выдать сообщение "Assembly Successful", означающее, что ошибок обнаружено не было. Файл ошибок не должен был создаваться. Если у Вас ассемблер выдал какие-либо сообщения об ошибках, либо не создались файлы EXAMPLE.HEX, EXAMPLE.LST и EXAMPLE.COD, проверьте еще раз, все ли правильно Вы сделали.

Заключение

Итогом проведенного изложения структуры и функций основных аппаратных средств систем автоматизации аналитических приборов в рамках данного учебного пособия стало раскрытие принципов действия различных подсистем, обеспечивающих сбор и предварительную обработку информации. В их числе подсистемы измерения малых токов, наблюдаемых в аналитических приборах, устройства преобразования измеренных аналоговых сигналов в цифровые коды и обратно, устройства согласования полученных кодов с системами ввода-вывода вычислительных устройств и их передачи в эти устройства по интерфейсным каналам, а также специализированные вычислительные устройства, построенные на основе микроконтроллеров. Рассмотрение указанных выше подсистем основано на комплексном подходе и понимание принципов их работы требует от студентов развитие навыков системного анализа, который позволяет с одной стороны разделять сложные системы на совокупность отдельных элементов и с другой стороны объединять отдельные элементы в сложные комплексы и проводить их исследование. Такой подход является весьма полезным для специалистов по проектированию и эксплуатации приборов, позволяющих получить новую информацию о анализируемых веществах и материалах.

Список литературы

1. Баркер Ф. Компьютеры в аналитической химии: Перевод с английского. М., Мир.1987 г., 520 с.
2. Кацнельсон Б.В. и др. Электровакуумные электронные и газоразрядные приборы: Справочник М.: Энергия, 1976 г. 920 с.
3. Энциклопедический словарь «Электроника», М., «Советская энциклопедия», 1991 г., 432 с. .
4. Берковский А. Г., Гаванин В. А., Зайдель И. Н., Вакуумные фотоэлектронные приборы, М., 2-е изд., испр. М.: Изд-во "Радио и связь", 1988 г. - 272 с.

5. Айнбунд М. Р., Поленов Б. В., Вторично-электронные умножители открытого типа и их применение, М., 1981; 140 с.
6. Бейнон Дж. Масс-спектрометрия и её применение в органической химии М.: Мир. 1964. 701 с
7. Жигарев А.А. «Электронная оптика и электронно-лучевые приборы» М. : Энергия, 1965. - 335 с.
8. Жигарев А.А., Шамаева Г.Г. Электронно-лучевые и фотоэлектронные приборы - М. : Высш.школа, 1982. - 463 с
9. Морозова Н.Г. Физика электронных приборов. – М.: Атомиздат, 1980 г., 391с.
10. Добрецов Л.Н., Гомаюнова М.В. Эмиссионная электроника. – М.: Наука, 1966., 564 с.
11. Ван Дер Зил А Шумы электронной аппаратуры Пер. с англ.М.: Мир, 1979. – 293с.
12. Илюкович А.М. Техника электротрии, М. «Энергия», 1976, 400 с.
13. Ансо М.Х. Зарядочувствительные усилители и быстродействующие измерители малых токов // Теоретические проблемы электротрии: Тез. докл. Всес. науч.-техн. семинара, Тарту, 17-19 сент., 1985. - Тарту, 1985. - С.22-23. - Библ.: 9.
14. Ансо М.Х. Расширение полосы пропускания усилителя с динамическим конденсатором при помощи параллельного канала // ИТ. - 1976. - N 9. - С.55-57. - Библ.: 4.
15. Антоновский А.А., Блинов В.Н. Электротрический усилитель // ПТЭ. - 1977. - N 4. - С.137-139.
16. Басалаев Г.В., Яцун М.А. Стабильный электротрический предусилитель // ПТЭ. - 1976. - N 3. - С.127-128.
17. Березин Л.Ф. Электротрический усилитель на полевом транзисторе и интегральной микросхеме // ПТЭ. - 1973. - N 5. - С.150-151. - Библ.: 2.
18. Березин Л.Ф. Электротрический усилитель с большим динамическим диапазоном // ПТЭ. - 1975. - N 4. - С.111-112
19. Бурман А.В., Илюкович А.М. К вопросу о построении электротрических усилителей с малым дрейфом нуля // ИТ. - 1966. - N 7. - С.68-71.
20. Возжаев В.Г. Широкополосные предварительные усилители для работы с пьезоэлектрическими датчиками // Приборы и системы управления. - 1979. - N 6. - С.31-32.
21. Волков Ю.П., Ткаченко А.Н. Усилитель постоянного тока для приборов с высокой чувствительностью по напряжению // Приборы и системы управления. - 1976. - N 7. - С.44-45.

22. Жилинскас Ю.П., Лазовский Т.Л. Электрометрический усилитель напряжения // ПТЭ. - 1977. - N 3. - С.134.
23. Зеленин А.Е. Электрометрический усилитель типа модулятор-демодулятор // ПТЭ. - 1981. - N 1. - С.136-138.
24. Илюкович А.М., Куликова И.А. Электрометрический интегрирующий усилитель для измерения ионизационных токов и электрических зарядов с высокой точностью // ИТ. - 1967. - N 8. - С.47.
25. Карлашук В.И. Электрометрический усилитель с динамическим конденсатором // ПТЭ. - 1975. - N 4. - С.112-114.
26. Нагайкин А.С., Масыгин В.П. Высокостабильный малощумящий электрометрический предусилитель // ПТЭ. - 1981. - N 2. - С.148-149
27. Подъячев В.Н. Блок детектирования с корреляционным зарядочувствительным предусилителем // ПТЭ. - 1980. - N 4. - С.131-133.
28. Прилуцкий Р.Е. Электрометрический усилитель как система автоматического регулирования второго порядка // Приборы и системы управления. - 1982. - N 7. - С.25-26.
29. Романова Н.Н., Паршин А.В., Устинова Л.Б. Собственный шум широкополосных электрометрических усилителей // ПТЭ. - 1964. - N 3. - С.94-102.
30. Самсонов В.А., Полонников Д.Е. Методы уменьшения дрейфа усилителей постоянного тока на МОП транзисторах // Операционные и измерительные усилители постоянного тока. - М., 1974. - С.56-63.
31. Слуцкий М.Е., Зархин Б.И., Пушкина М.А. Малогабаритный широкополосный электрометрический усилитель // Космические исследования. - 1963. - Т.1, N 2. - С.296-302.
32. Фечин Н.И., Сивоконь В.И. Электрометрические усилители в модульном исполнении // ИТ. - 1982. - N 10. - С.36-40.
33. Шепелевский Л.Ю., Семенченко В.Л., Свиридова Л.Г. Простой электрометрический усилитель // ИТ. - 1980. - N 6. - С.69-70
34. М.Х.Джонс, Электроника — практический курс Москва: Техносфера, 2006.,512с.
35. Ланин Е.В., Масленников А.И. Компьютеризация масс-спектрометрического эксперимента. Уфа. Башкирский филиал АН СССР 1986 г. 136 с.
36. Гитис Э.И., Пискулов Е.А. Аналого-цифровые преобразователи. М. Энергоатомиздат 1981 г. 340 с.
37. Хоровиц П., Хилл У. Искусство схемотехники: Т. 2. Пер. с англ. — 4-е изд., перераб. и доп.— М.: Мир, 1993. — 371 с
38. Вольфганг Райс. Устройство и принципы действия аналого-цифровых преобразователей различных типов WBC GmbH //Журнал «Компоненты и технологии» № 3 2005

<http://www.efo.ru/doc/Silabs/Silabs.pl?2089>. Режим доступа : открытый. Последнее посещение 27.09.2012.

39. Аналого-цифровые преобразователи, теория и принципы работы с сайта Рынок Микроэлектроники. Режим доступа: открытый. Последнее посещение 27.09.12 <http://www.gaw.ru/html.cgi/txt/doc/adc/index.htm>.

40. Сопряжение датчиков и устройств ввода данных с компьютерами IBM PC Пер. с англ./Под ред. У. Томпкинса, Дж. Уэбстера 1992 г. 592 с.

41. Ан П. Сопряжение ПК с внешними устройствами М.: ДМК Пресс, 2001 г. - 320 с: ил.

42. Лапин А.А. Интерфейсы. Выбор и реализация Москва: Техносфера, 2005 г. - 168с

43. Гук.М.И.Аппаратные средства IBN PC. Энциклопедия. 3-е издание –СПб.: Питер, 2006 г.-1072 с.

44. Елизаров А.С. Электрорадиоизмерения Учебник для вузов по спец. «Радиотехника». — Мн.: Выш. шк. , 1986 г. — 320 с.

45. Колесниченко О. В. Шишигин И. В. Аппаратные средства PC: Энциклопедия аппаратных ресурсов персональных компьютеров: Наиболее полное руководство 4 –е издание БХВ ВП –Петербург 2010 г. 1024с.

46. Микросхемы АЦП и ЦАП. – М.: Издательский дом «Додэка-XXI» ,2005.-432с. (Серия «Интегральные микросхемы»

47 Гнатек Ю. Р. Справочник по цифро-аналоговым и аналого-цифровым преобразователям.Пер. с англ. / Под ред. Ю. А. Рюжина. М.:Радио и связь, 1982 г. 420 с.: ил.

48. Шевкопляс Б. В. Микропроцессорные структуры. Инженерные решения: Справочник. 2-е изд. перераб. и доп.М.: Радио и связь, 1990 г. 512 с.: ил

49. Федорков Б. Г., Телец В. А. Микросхемы ЦАП и АЦП: функционирование, параметры, применение М.: Энергоатомиздат, 1990 г. 320 с.: ил

50. Новиков Ю. В., Калашников О. А., Гуляев С. Э. Разработка устройств сопряжения для персональных компьютеров типа IBM PC. Практ. Пособие.М.: ЭКОМ, 1997 г. 224 с.: ил

51. Бродин. Б. А , Калинин А. В. Системы на микроконтроллерах и БИС программируемой логики М.: ЭКОМ, 2002 г. 400 с.: ил

52.. Мышляева И. М Цифровая схемотехника. Учебник М.: Академия, 2005 г. 400 с.: ил

53. Опадчий Ю. Ф., Глудкин О. П., Гуров А. И. Аналоговая и цифровая электроника. Полный курс. Учебник для вузов М.: Горячая линия Телеком, Радио и связь, 2005 г. 768 с.: ил

54. Угрюмов Е. П. Цифровая схемотехника. Учебное пособие Спб.: ВHV-Санкт-Петербург, 2004 г. 782 с.: ил
55. Глинкин Е.И., Глинкин М. Технология аналого-цифровых преобразователей Тамбовский государственный технический университет, Тамбов 2008 г. 78 с.
56. Аналого-цифровое преобразование Под ред. Уолта Кестера, Техносфера 2007 г. 1016 с.
57. Никамин В.А Аналого-цифровые и цифро-аналоговые преобразователи. Справочник СПб. 158 с.
58. Analog-digital conversion. Walt Kester. Editor. Analog Devices Inc.. Chapter 1-9, 1179 pp.
59. Першиков В. И., Савинков В. М. Толковый словарь по информатике / Рецензенты: канд. физ.-мат. наук А. С. Марков и д-р физ.-мат. наук И. В. Поттосин. — М.: Финансы и статистика, 1991 г. 245 с.
60. Джефф Раскин Интерфейс: новые направления в проектировании компьютерных систем Символ плюс, 2005 г., 161 с.
61. Гук М. Аппаратные интерфейсы ПК. Энциклопедия. СПб.: Питер, 2002 г.- 528 с.: ил.
62. Агуров П.В. Интерфейсы USB. Практика использования и программирования. СПб.: БХВ-Петербург, 2004 г. — 576 с.: ил.
63. Лапин А.А. Интерфейсы. Выбор и реализация/ Москва: техносфера, 2005 г. - 168с.
64. Ключев А.О., Ковязина Д.Р. Интерфейсы периферийных устройств 2010 г. Издательство: ИТМО 290 с.
65. Рябенский В.М., Ходаков В.Е., Ушкаренко А.О Компьютерное управление внешними устройствами через стандартные интерфейсы, Издательство: ОЛДИ+, 2008 г., 380 с.
66. Магда Ю.С. Программирование последовательных интерфейсов. ВHV Санкт-Петербург. 2009 г. 304 с.
67. Авдеев В.А. Периферийные устройства: интерфейсы, схемотехника программирование. Учебное пособие. АНК, 2009 г., 848 с.
68. Сид Катцен .PIC-микроконтроллеры. Все, что вам необходимо знать. Издательство Додека, 2008 г., 656 с
69. Бойт К. Цифровая электроника Мир электроники Техносфера М., 2007, 472с
70. Ратхор Т.С. Цифровые измерения АЦП/ЦАП Мир электроники ,Техносфера М. 2006,392 с
71. Хартор В.Я. Микроконтроллеры AVR. Практикум для начинающих ДМК пресс 2004 г. 257 с.
72. Тавернье К PIC-микроконтроллеры. Практика применения ДМК пресс , М., 2004 г. 272 [с](#)

73. Тавернье К Электронные средства контроля и наблюдения НК пресс, М., 2007 г., 192 с
74. Шпак Ю.А Программирование на языке Си для AVRи PIC микроконтроллеров МК пресс, Спб «Корона-Век» 2011 г., 544 с.
75. Заец Н. И. Радиолюбительские конструкции на PIC-микроконтроллерах. С алгоритмами работы программ и подробными комментариями к исходным текстам. — М.: СОЛОН-Пресс, 2003 г.. — 368 с.: ил — (Серия .СОЛОН — радио- любителям., выпуск 22)
76. . Заец Н. И. Радиолюбительские конструкции на PIC-микроконтроллерах. С алгоритмами работы программ и подробными комментариями к исходным текстам. — М.: СОЛОН-Пресс, 2005 г. — 192 с.: ил — (Серия .СОЛОН — радио- любителям., выпуск. Книга 2.— М.):
77. Евстифеев А.В.Микроконтроллеры AVR семейства. Руководство пользователя. Mega,; 2007 г. ,592 с.
78. М. Предко - PIC-микроконтроллеры: архитектура и программирование 2010 / ДМК Пресс,2010 г: 512
79. Гоноровский И.С., Демин М.П. Радиотехнические цепи и сигналы. Учебник для вузов. М., Радио и связь , 1994 г. 540 с.
80. Баскаков С.И. Радиотехнические цепи и сигналы. Учебник для вузов по специальности «Радиотехника», М., Высшая школа 2000 г. 489 с.
81. Сиберт У.М. Цепи, сигналы, системы: в 2 частях Пер. с англ. М.. Мир 1988 г 689 с.
- 82.Френкс Л. Теория сигналов. Пер. с англ. Под редакцией Вакмана Д.Е. М., Сов.радио, 1974 г. 580 с.
83. Финк Л.М. Сигналы, помехи, ошибки... Заметки о некоторых неожиданных, парадоксах и заблуждениях в теории связи. 2-е издание переработанное и дополненное М., Радио и связь, 1984 г. 280 с
84. Голд Б., Рейдер Ч. Цифровая обработка сигналов. Пер. с англ. Под ред. А.М. Трахтмана,- М, Сов. Радио, 1973 г, 368 с.
85. Рабинер Л., Голд Б. Теория и применение цифровой обработки сигналов / Пер. с англ.; Под ред. Ю. И. Александрова. — М. Мир, 1978.г 848 с.
86. Хэмминг Р. Теория кодирования и теория информации. — М.: Радио и связь, 1983 г. 379 с.
87. М. Месарович, Я. Такахага. Общая теория систем: Математические основы: Перевод с английского./ Под ред. С.В.Емельянова М., Мир г, 1978 г. 254 с.
88. Олифер В. Г., Олифер Н. А. . Компьютерные сети. Принципы, технологии, протоколы. Учебник для вузов Издательство: Питер, 2004г. 360 с.

89. Ж.Макс Методы и техника обработки сигналов при физических измерениях. Том 1. Москва «МИР» 1983 г. 290 с.
90. Автоматизация обработки масс-спектрометрической информации . Авторы: Гуревич А.Л., Русинов Л.А., Могильницкий А.М., Иванова Г.В., Борнгардт А.Ф., Шутов М.Д. Серия «Физические и физико-химические методы контроля состава и свойств вещества». «ЭНЕРГИЯ» Москва 1978. 110 с.
91. Румшинский Л.З. Математическая обработка результатов эксперимента. «Наука» Москва 1971 130 с..
92. Манойлов В.В., Ланин Е.В., Борозенцов И.К., Жулин А.И., Пашков А.Н., Устройства на основе VME и VXI-шин для автоматизации аналитических приборов. VME-bus in research and technology Сборник докладов, Международное рабочее совещание Новосибирск, 1991г. стр. 23-25.
93. Манойлов В.В., Ланин Е.В., Борозенцов И.К., Пашков А.Н. Особенности базовых конструкторско-технических решений проектирования крейтов в стандарте VXI. Eighth International symposium on modular information computer systems and networks CAMAC - 91 ABSTRACT'S Dubna, 1991 p 45-46.
94. Манойлов В.В., Забелина С.В., Стародубцев Н.А., Фридман П.А. Устройства модульных систем автоматизации научных приборов в виде гибридных и интегральных микросхем. Eighth International symposium on modular information computer systems and networks CAMAC - 91 ABSTRACT'S Dubna, 1991 p 64-65.-
95. Манойлов В.В., Забелина С.В., Макаренко Ю.П., Борозенцов И.К., Пашков А.Н., Фридман П.А. Модульные системы автоматизации научных приборов на VME и VXI интерфейсах. 5-International shcool-seminar Computers and automation in Nuclear Physics and Astrophysics (Abstracts of lectures and reports) | М, МГУ 1992, pp 45-46.
96. Манойлов В.В., Ланин Е.В., Новиков Л.В., Стародубцев Н.А., Быстров С.А. Особенности проектирования VME/VXI систем для автоматизации научных приборов. VME and VXI systems in industry and research. Conference and exhibition 2-4 June, 1993, Moscow, Russia. Proceedings. pp. 40-52.
97. Манойлов В.В., Сирвидас С.И., Новиков Л.В. The mass-spectrometer ion current adaptive estimation in dynamic range 10^9 by the electrometer counter module system. Abstracts of reports X international symposium on problems module information computer systems and networks. S. Petersburg 1993, pp45-48.
98. Манойлов В.В. Системы автоматизации аналитических приборов. Измерительные и аналогово-цифровые подсистемы. Учебное пособие. СПбГЭТУ 1993 г. 61 стр.

99. Манойлов В.В., Сирвидас С.И., Новиков Л.В. Адаптивные оценки ионного тока в комбинированном канале.// Научное приборостроение. Том 4, №1-2, 1994 г. стр.88-94.
100. Манойлов В.В., Сирвидас С.И. Regularization and high resolution in spectrometry's instruments 11-Международный симпозиум по проблемам модульных информационно-вычислительных систем и сетей (abstracts) РАН, МГУ М., Санкт-Петербург 1995 г., p 50.
101. Манойлов В.В., Сирвидас С.И. The Software Outliers' Eliminator and Noise Smoother for Spectral Data. 7th International school –seminar on automation and computing in science , engineering and industry РАН, МГУ , Ялта, 1996, p 32.
102. Манойлов В.В., Аракелянц М.М., Чернышев И.В., Сердюк Г.И. Software of measurement-computational system on the base IBM/PC-AT for determination age of geological samples by potassium-argon method on mass-spectrometer Mi-1201-IG. 12-Международный симпозиум по проблемам модульных информационно-вычислительных систем и сетей (abstracts) report:3.7 РАН, МГУ М., Санкт-Петербург 1997 p. 43.
103. Манойлов В.В., Курочкин В.Е., Макарова Е.Д., Сирвидас С.И. Тест отношения правдоподобия для проверки гипотезы изменения углового коэффициента калибровочной зависимости. 1-й Международный симпозиум «Электроника в медицине.» (тезисы) Вестник аритмологии 8, 1998, стр.141 №553 Санкт Петербург.
104. Манойлов В.В. Костоянов А.И., Ефис Ю.М., Родионов М.В. Масс-спектрометрический комплекс для определения изотопного состава трудноионизируемых металлов. XV Симпозиум по геохимии изотопов имени академика А.П.Виноградова Научный совет по.
105. Манойлов В.В., Беленький Б.Г., Белов Ю.В., Касалайнен Г.Е., Медведева М.И., Идентификация анализируемых компонентов в сложных смесях на приборах высокоэффективного капиллярного электрофореза (ВЭКЭ) и хроматографах «Научное приборостроение» 1999, том 9, № 1, 44-48 сс.
106. Манойлов В.В., Шубин В.М., Стародубцев А.А., Ширшова И.В., Болотников В.Д. Измерительно-вычислительная система для оценки атомных долей изотопов металлов на твердотельном масс-спектрометре МИ1201 с непрерывной разверткой «Научное приборостроение» 2000, том 10, № 2, 63-68 сс.
107. Манойлов В.В., Могильницкий А.М., Гуревич А.Л., Русинов Л.А. Генератор функций Уолша для вычислительных устройств цифрового анализа спектров. Сборник «Системы управления и вычислительные устройства в процессах химической технологии» Л., «Химия», 1973 г., 63-69 сс.

108. Манойлов В.В., Могильницкий А.М., Русинов Л.А., Певзнер А.С. Автоматизация масс-спектрометрических изотопных измерений с использованием ЭВМ. IX Всесоюзная научно-техническая конференция «Кибернетические методы в теории и практике измерений» (тезисы докладов). Л., 1974 г. стр 30-31.
109. Манойлов В.В., Могильницкий А.М., Русинов Л.А., Певзнер А.С. Автоматизированная система регистрации и статистической обработки изотопных отношений . 2-я Всесоюзная конференция по масс-спектрометрии (тезисы докладов) Л., «Наука», 1974 г. стр.60-61.
110. Манойлов В.В., Могильницкий А.М., Русинов Л.А., Певзнер А.С. Экспериментальное определение динамической погрешности преобразователя напряжение-код. //Известия ВУЗов «Приборостроение» т. XVIII, 1975 г., № 6., стр. 26-30.
111. Манойлов В.В., Могильницкий А.М., Русинов Л.А., Певзнер А.С. Организация автоматизированной измерительной системы для регистрации и обработки данных в изотопной масс спектрометрии. Сборник статей «Системы автоматизации научных
112. Чернышев И.В., Соколов Б.Н., Комаров М.С., Троицкий В.А., Галль Р.Н., Шанин Л.Л., Манойлов В.В., Сердюк Н.И. Исследования аналитических возможностей масс-спектрометра МИ-1320 в связи с его использованием в геохронологии. Сборник тезисов докладов 3 методического симпозиума «Методические исследования в области абсолютной геохронологии» М. 1976 г. стр. 56-57.
113. Павленко В.А., Шутов М.Д., Комаров М.С., Галль Р.Н., Соколов Б.Н., Манойлов В.В., Захарова Г.Н., Исаков Ю.А., Шанин Л.Л., Чернышев И.В., Сердюк Н.И. Предварительные результаты исследования основных аналитических характеристик масс-спектрометра МИ-1320. VI Всесоюзный симпозиум по стабильным изотопам в геохимии (тезисы докладов). М., 1976., стр. 51-52.
114. Манойлов В.В., Могильницкий А.М., Гуревич А.Л., Русинов Л.А. Повышение точности оценок в автоматических системах измерения изотопных отношений. Известия ВУЗов "Приборостроение" том XX, N 7, 1977 г. стр. 22-26.
115. Манойлов В.В., Русинов Л.А. Информационно-измерительная система для автоматизации изотопного масс-спектрометрического анализа. «Информационно-измерительная техника». Межвузовский сборник научных трудов, вып. 7 1977г. Стр. 77-91.
116. Манойлов В.В. Обработка информации изотопных масс-спектров в реальном масштабе времени. Международная конференция «Науч-прибор СЭВ-78» (тезисы докладов) М., 1978 г. стр. 23-24.
117. Павленко В.А., Шутов М.Д., Комаров М.С., Галль Р.Н., Соколов Б.Н., Ганзбург В.С., Гольдин А.А., Манойлов В.В., Исаков Ю.А., Ша-

нин Л.Л., Чернышев И.В., Тальрозе В.Л., Троицкий В.А., Сердюк Н.И. Масс-спектрометр МИ-1320 и его аналитические параметры в связи с использованием в геологии. Известия АН СССР, серия геологическая, № 10, 1979 г. стр.20 -36.

118. Манойлов В.В. Обработка результатов измерения изотопных отношений в реальном масштабе времени. «Приборы для научных исследований». Материалы международной научно –технической стран-членов СЭВ. М., 1980 стр. 30-34.

119. Манойлов В.В., Сапожков Л.К., Аналитические информационно-измерительные системы. Глава в монографии «Приборы контроля окружающей среды» Атомиздат, 1980 г. стр. 45-71.

120. Манойлов В.В., Гольдин А.А., Исаков Ю.А., Либерман А.З., Берестецкий А.А. Автоматизация измерений ионных токов в изотопной масс-спектрометрии. Третья Всесоюзная конференция по масс-спектрометрии (тезисы докладов). Ленинград, 1981 г., стр. 89-90.

121. Манойлов В.В., Гольдин А.А., Исаков Ю.А., Гузиков Е.С., Либерман А.З. Измерение изотопных отношений в масс-спектрометрах с использованием непосредственного интегрирования ионных токов. Сборник статей // Приборы для научных исследований и автоматизации эксперимента, НТО АН СССР, Л., «Наука», 1982 г., стр. 34-43.

122. Гольдин А.А., Исаков Ю.А., Либерман А.З. Манойлов В.В. Автоматизация измерений ионных токов изотопного масс-спектрометра МИ-1320. //Приборы и техника эксперимента № 4, 1983 г., стр. 89-93.

123. Манойлов В.В., Гольдин А.А., Либерман А.З. Алгоритмические средства определения изотопных отношений в автоматизированной измерительной системе с электрометрическим интегратором. 1-е Всесоюзное научно-техническое совещание «Разработка и применение специализированных масс-спектрометрических установок» (тезисы докладов) М., 1983 г. стр. 93-94.

124. Манойлов В.В., Гольдин А.А., Исаков Ю.А., Гузиков Е.С., Либерман А.З. Автоматизированная измерительная система изотопного масс-спектрометра с непосредственным интегрированием ионных токов. Сборник статей «Приборы для научных исследований» НТО АН СССР, Л., «Наука», 1984 г.стр. 68-76.

125. Гудкова И.В., Исаков Ю.А., Манойлов В.В. Пронин В.И., Рутгайзер Ю.С., Соколов Б.Н., Фуксман Б.Е. Масс-спектрометр МИ-1321 для изотопного анализа газов и твердых веществ. Сборник статей «Приборы для научных исследований» НТО АН СССР, Л., «Наука», 1984 г.стр. 48-56.

126. Манойлов В.В., Гольдин А.А., Баранов С.И., Иванов И.А. Аппаратное и математическое обеспечение систем автоматизации масс-спектрометрических приборов. Вторая Международная конференция

ученых и специалистов стран-членов СЭВ по научным приборам (тезисы докладов), Пловдив, 1984 г., стр. 81-82.

127. Манойлов В.В., Ланин Е.В., Новиков Л.В. Архитектура нового поколения систем автоматизации на основе стандарта VME, встраиваемых в приборы для научных исследований. Международный семинар по проблемам реализации Комплексной программы научно-технического прогресса стран-членов СЭВ. Сборник статей. Кишинев, 1987 г., стр. 12-24.

128. Манойлов В.В., Белов В.Д., Чубинский И.В., Шустров Н.Б., стробоскопическая система измерений время-пролетного масс-спектрометра на основе аппаратуры КАМАК. «Приборы и техника эксперимента» №2, 1987 г. стр 90-91.

129. Манойлов В.В., Ланин Е.В., Новиков Л.В. Архитектура нового поколения систем автоматизации на основе стандарта VME, встраиваемых в приборы для научных исследований. //Новости ИАИ Выпуск 4 (61) 1987 г., стр.15-20.

130. Манойлов В.В., Агапитов О.В, Новиков Л.В., Фирсов А.А. Состояние разработок и производства изделий в стандарте VME. VII Всесоюзный симпозиум «Модульные информационно-вычислительные системы » Новосибирск 1989г. Тезисы докладов стр. 68-69.

131. Манойлов В.В. Аппаратура систем автоматизации аналитических приборов СКБ и Института аналитического приборостроения Российской академии наук //Научное приборостроение 1999, том 9, № 3, стр. 93-104.



В 2009 году Университет стал победителем многоэтапного конкурса, в результате которого определены 12 ведущих университетов России, которым присвоена категория «Национальный исследовательский университет». Министерством образования и науки Российской Федерации была утверждена программа его развития на 2009–2018 годы. В 2011 году Университет получил наименование «Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики»

КАФЕДРА НАНОТЕХНОЛОГИЙ И МАТЕРИАЛОВЕДЕНИЯ (НТМ)

Свое название кафедра получила в 2006 году в связи с расширением исследований в область нанотехнологий. Сотрудники кафедры являются специалистами по рентгеновским, электронным, оптическим, жидкокристаллическим методам исследования и приборам на их основе, а также системам автоматизации измерений и обработки данных в таких приборах. За последние несколько лет на кафедре выполнено ряд работ в области аппаратно-программных комплексов, которые расширяют возможности современных приборов для анализа структуры и состава материалов: К таким работам следует отнести аппаратно-программный комплекс для анализа внутреннего трения в металлах, программные комплексы для травления зондов и управления сканером в зондовой микроскопии. аппаратно-программный комплекс для цифрового управления сканирующим зондовым микроскопом на основе сигнального процессора. а также цикл работ по повышению разрешающей способности масс-спектрометрических приборов и приборов электронной спектроскопии математическими методами.

МАНОЙЛОВ ВЛАДИМИР ВЛАДИМИРОВИЧ
АППАРАТНЫЕ СРЕДСТВА СИСТЕМ АВТОМАТИЗАЦИИ
АНАЛИТИЧЕСКИХ ПРИБОРОВ

Учебное пособие

В авторской редакции
Редакционно-издательский отдел НИУ ИТМО
Зав. РИО

Н.Ф. Гусарова

Лицензия ИД № 00408 от 05.11.99

Подписано к печати

Заказ №

Тираж

Отпечатано на ризографе

Редакционно-издательский отдел
Санкт-Петербургского национального
исследовательского университета
информационных технологий,
механики и оптики



197101, Санкт-Петербург, Кронверкский пр., 49